

Punctured Woven卷积码的设计与仿真

魏琴芳¹, 王琳^{1,2}, 余格非¹

(1. 重庆邮电大学编码技术研究所 重庆 南岸区 400065; 2. 厦门大学通信工程系 福建 厦门 361005)

【摘要】 编织(Woven)码是一类包容性极强的新型纠错码, 由于其自身的组合性导致它的编码效率不高、译码延迟大及硬件复杂性高, 这些缺点制约了编织卷积码(WCCs)的应用。为了推动WCCs在实际通信系统中的应用, 提高其编码效率, 该文采用了删余技术, 提出将其内外成员码分别进行删余。对删余WCCs在加性的变斯噪声(AWGN)信道上进行了设计与仿真, 证实了删余后的外经结构WCCs在相同的码率和相同的外编码器个数情况下有比非删余的WCCs更优的误码率(BER)性能, 且大大降低了其编译码的复杂性, 提高了其编码效率。

关键词 高码率; 删余; 删余卷积码; 编织卷积码
中图分类号 TN911.22 **文献标识码** A

Design and Simulation of Punctured Woven Convolutional Codes

WEI Qin-fang¹, WANG Lin², YU Ge-fei¹

(1. Institute of coding technology, Chongqing University of Posts and Telecommunications Nan'an Chongqing 400065;
2. Department of Communication Engineering, Xiamen University Xiamen Fujian 361005)

Abstract Woven convolutional codes (WCCs) is a novel class error-correcting codes with high compatibility. But woven convolutional codes has some disadvantages, such as lower coding efficiency, higher decoding delay, and complexity of hardware realization. These flaws restrict the applications of WCCs. In this paper the puncturing technology is employed to enhance the coding efficiency and promote the application of WCCs. The puncturing technology is used to punctured outer warp and inner warp at first, respectively. Over additional white Gaussian noise (AWGN) channel, simulations show that the performance of punctured WCCs with outer warp is better than that of non-punctured WCCs with outer warp in same rate and same number outer encoders, and the complexity of encoding and decoding for WCCs based on puncturing is reduced greatly and the coding efficiency is improved.

Key words high rate; puncture; puncture woven convolutional codes; woven convolutional codes

编织卷积码(WCCs)是一类综合了串行级联和并行级联卷积码(Turbo码)特征的新型的组合纠错编码^[1-4]。由于其结构特性, 使它能较好地克服突发错误, 在低信噪比时保持了Turbo码的优异性能, 在高信噪比时几乎没有地板效应^[5]。但WCCs的编码结构决定了其编码效率不高, 目前的设计码率难于超过1/3, 限制了该码型的进一步应用。为了提高编码效率, 且降低其硬件实现复杂性, 删余(punctured)技术是一种获得高码率的重要方法^[6-7]。本文提出将删余卷积码应用于WCCs。

1 Woven卷积码的编码结构

WCCs编码根据内外编码器个数的不同分为三种形式, 内经(inner warp)、外经(outer warp)和斜纹

(twill)^[1,8], 图1是删余WCCs的编码器结构, 图中去除删余装置即为WCCs的编码器。外编码器由 l_o 个码率为 $R_o = b_o / c_o$ 的普通二进制卷积编码器并行级联组成, $G_i^o (i = 1, 2, \dots, l_o)$ 表示成员编码器的生成矩阵和外编码器; 内编码器由 l_i 个码率为 $R_i = b_i / c_i$ 的二进制卷积编码器并联组成, $G_i^i (i = 1, 2, \dots, l_i)$ 表示成员编码器的生成矩阵和内编码器。由文献[4]知, 当不对内外成员码进行删余时, WCCs的总码率为:

$$R_{tw} = \frac{l_o l_i b_o}{l_o l_i c_o \frac{c_i}{b_i}} = \frac{b_o b_i}{c_o c_i} = R_o R_i$$

即WCCs的码率为内外编码器的码率之积。可见编织卷积码的码率较低。

收稿日期: 2006-02-13; 修回日期: 2006-07-20

基金项目: 国家自然科学基金(60272005); 教育部新世纪优秀人才支持计划(NCET-04-0601); 重庆市科委自然科学基金(CSTC, 2007BB2387)

作者简介: 魏琴芳(1971-), 女, 硕士, 高级工程师, 主要从事信道编译码技术方面的研究。

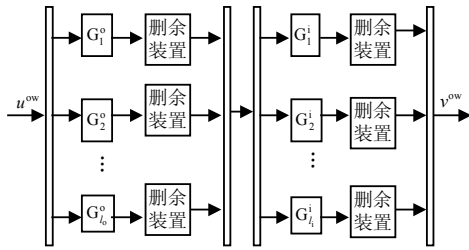


图1 删余Woven码编码器结构

2 Punctured Woven卷积码的设计

2.1 Punctured卷积码的实现方法

Punctured卷积码的编码实现就是在编码器输出端有选择地删除一些编码比特，删除是按周期、有规律进行的^[6]。以一个 $1/n$ 的卷积码为母码，并定义一个删余周期 p 。在这样一个周期里，共有 p 个信息比特输入到编码器，经码率 $1/n$ 的编码器编码后输出 p 个码组或 np 个编码比特。与 np 个编码比特相联系的是一个 $n \times p$ 的删余矩阵 \mathbf{P} ：

$$\mathbf{P} = \begin{pmatrix} p_{11} & p_{12} & \cdots & p_{1p} \\ p_{21} & p_{22} & \cdots & p_{2p} \\ \vdots & \vdots & \ddots & \vdots \\ p_{n1} & p_{n2} & \cdots & p_{np} \end{pmatrix} \quad p_{ij} \in \{0,1\}$$

显然，矩阵 \mathbf{P} 的每一列对应输入 1 b信息时编出的 n b码组。矩阵 \mathbf{P} 的每个元素取值为 0 或 1 ($p_{ij} \in \{0,1\}$)。当 $p_{ij} = 1$ 时，表示对应位置上的编码比特未被删除；反之表示对应位置上的编码比特被删除，未被发送到接受端。对一个特定的卷积码，被删除码元的个数最终决定了编码的速率。如删余矩阵 $\mathbf{P} = \begin{bmatrix} 1 & 1 \\ 1 & 0 \end{bmatrix}$ 可以将码率从 $1/2$ 提高到 $2/3$ 。删余

的主要好处是利用相同的编码器，通过改变删除输出码元的数目可实现较大范围内的不同码率。

在WCCs中，也就是通过这种删余方法来实现高码率的Woven卷积码。

2.2 Punctured WCCs的设计

图1给出了删余WCCs的编码器结构框图。由图可看出WCCs的成员编码器后都增加了一个删余装置，该删余装置对成员卷积码的输出码字进行有规律的删除部分位置上的比特，以此来达到提高单个成员码的编码效率，从而提高整个WCCs的编码效率。图1中成员编码器都采用RSC编码器，删余装置对编码器的输出码字进行删余时，码字中相应位置的比特是否被删除，由删余矩阵 \mathbf{P} 确定，信息序列不应删除。各个成员编码器的输出码序列经相应的删余处理后按行或列写入缓冲器中作为内经的输入

序列，其过程与未删余的编码过程一样。为了提高其性能，仍要在删余后进行交织处理。可见，删余WCCs编码器只在内外成员编码器后增加了删余装置，其他没有变化。编码器的复杂性增加不多，也易于硬件实现。

2.3 Punctured WCCs的译码

删余WCCs的译码与未删余的WCCs的译码几乎一样，译码算法也是采用基于BCJR的迭代译码^[9-10]，网格图仍然采用未删余卷积码的。所不同的是在译码过程中，被删余的比特在接收端要用 0 插入。删余WCCs的译码过程如图2所示，图中，接收到的信道信息 v' 经 0 b插入(恢复内码数据)后，再解交织分别进入各个内译码器APPⁱ；内译码器经过各自的译码，再通过交织形成内译码器的外信息；内译码器的外信息经过 0 b插入(恢复外码数据)，再解交织，然后由各自的外译码器进行译码；译码后的信息经过再次交织，一部分($P_e(v^o)$)经与外码相似的删余后作为迭代时外译码器的外信息 $P(u^i)$ ，一部分直接作为译码的软输出 $P(u_o | y)$ 。删余WCCs的迭代译码过程与未删余的WCCs一样。

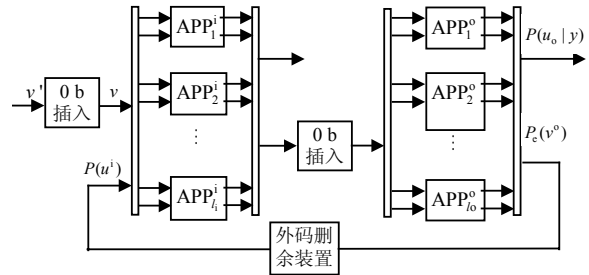


图2 删余Woven码译码过程

3 仿真结果及分析

限于篇幅，本文仅对外经结构的WCCs进行删余仿真。

3.1 仿真参数

对删余WCCs的编码器本文采用卷积码(15,14)码为WCCs的成员码，内外编码器生成矩阵相同。交织器采用行内伪随机交织器^[3]，译码方法与未删余的WCCs一样。信道为二进制对称AWGN信道；编码器归零方式采用加尾比特归零，且外编码器归零，内编码器不归零；交织器采用行内伪随机交织器；译码方案采用基于BCJR算法的迭代译码，迭代次数为10次。

对 $R = 1/3$ 的删余WCCs编码系统采用外编码器进行删余，内编码器未删余，外编码器的删余矩阵为 $\mathbf{P} = \begin{pmatrix} 1 & 1 \\ 0 & 1 \end{pmatrix}$ ；对 $R = 1/2$ 的删余WCCs编码系统采

用内、外编码器分别进行删余, 外编码器的删余矩阵为 $\mathbf{P} = \begin{pmatrix} 1 & 1 & 1 \\ 0 & 0 & 1 \end{pmatrix}$, 内编码器的删余矩阵为 $\mathbf{P} = \begin{pmatrix} 1 & 1 \\ 0 & 1 \end{pmatrix}$; 对 $R=2/3$ 的删余WCCs编码系统, 外编码器的删余矩阵为 $\mathbf{P} = \begin{pmatrix} 1 & 1 & 1 & 1 & 1 \\ 0 & 0 & 0 & 0 & 1 \end{pmatrix}$, 内编码器的删余矩阵为 $\mathbf{P} = \begin{pmatrix} 1 & 1 & 1 & 1 \\ 0 & 0 & 0 & 0 \end{pmatrix}$ 。编码器的归零为外编码器归零, 内编码器不归零。系统接收数据帧长为 $T=14\ 400$ b。

3.2 仿真结果及分析

图3是内外编码器的生成矩阵相同、编码器个数都为4、不同码率的性能曲线对比。

由图3可看出, 随编码效率的提高(码率), 外经结构的删余WCCs的BER性能快速下降, 这与Shannon的编码定理是相符的。这也要求在实际应用中, 必须在编码效率、编译码复杂性、硬件实现难易及其传输数据的BER性能中综合考虑。但也可看出, $R=1/2$ 的删余WCCs比 $R=1/3$ 的删余WCCs在同等情况下性能下降小于0.5 dB; $R=2/3$ 的删余WCCs比 $R=1/2$ 的删余WCCs在同等情况下性能下降不到1 dB, 比 $R=1/3$ 的删余WCCs在同等情况下性能下降小于1.5 dB。它们的性能损失并不是很大, 而编码效率却得到了明显的提高。

图4是 $R=1/3$ 的Turbo码、未删余的WCCs和删余WCCs在不同生成矩阵及相同外编码器个数时的性能曲线对比。其中Turbo码的生成矩阵也为 $\begin{pmatrix} 1 & 1+D \\ 1+D+D^3 \end{pmatrix}$, 编码器采用加尾比特归零; 交织器、译码方案、迭代次数与删余WCCs相同。未删余外经结构的WCCs, 其外编码器个数为16, 外编码器生成矩阵为 $\begin{pmatrix} 1 & 1+D \\ 1+D+D^3 \end{pmatrix}$, 内编码器生成矩阵为 $\begin{pmatrix} 1 & 0 & 1 \\ 0 & 1 & 1+D+D^2 \\ 0 & 1 & 1+D^2 \end{pmatrix}$; 删余WCCs同前。图中黑虚线表示2/3码率时的香农限。图3可以发现随着删余WCCs码率增加系统性能虽有所下降, 但2/3码率时的删余WCCs其系统性能离香农限的距离仍在1 dB之内, 表现出优异的纠错性能。

由图4可知, 删余WCCs在码率 $R=1/3$ 时有比相同码率的Turbo码更优的性能, 仅在低信噪比时比Turbo码稍差。这证明了删余编织卷积码在高信噪比

时也有比Turbo码更优越的性能^[5]。更特别的是外经结构的删余WCCs在相同的码率、相同的外编码器个数情况下性能接近未删余的WCCs的性能。而采用母码码率为 $R=1/2$ 的删余卷积码构成高码率的WCCs要比采用约束长度相同的高码率卷积码构成高码率WCCs节省大约一半的寄存器。可见删余WCCs在实际的电路实现中要比非删余的WCCs容易。由图3、图4也可知, 删余WCCs在 $BER=10^{-6}$ 时也没出现地板效应。

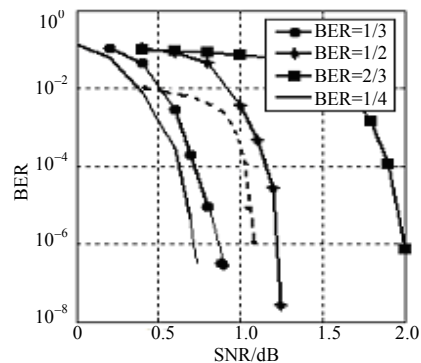


图3 相同内外编码器结构, 不同码率性能曲线

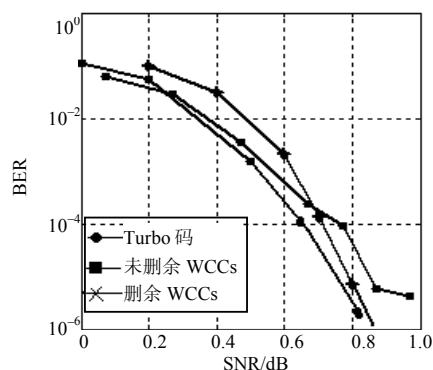


图4 $R=1/3$ 时三种码型的性能曲线

4 结论

通过外经结构删余WCCs编译码的设计及在AWGN信道下的系统仿真, 表明了基于删余技术的高码率WCCs有较好的BER性能, 2/3码率时离香农限的距离可以在1 dB以内, 这样的设计克服了未删余WCCs难于进行高于1/3码率设计的缺陷。在1/3码率、相同外编码器个数时, 其性能与未删余的WCCs相当, 而内编码器可以更容易实现, 这为WCCs的简化设计和应用提供了重要的参考手段。因此预计采用删余方式实现高码率的WCCs将比非删余的WCCs更有应用前景。

(下转第64页)

基于该方案和SMIC 0.35 μm CMOS工艺模型实现的8位250 MSPs ADC, 达到了8位分辨率, INL和DNL均小于 ± 0.5 LSB, 而其面积仅为 $1\text{ mm} \times 0.8\text{ mm}$, 功耗85 mW。

该方法可望用于小面积低功耗高速ADC进一步的理论与工程开发。

参 考 文 献

- [1] LI Y, EDGAR S S. A wide input bandwidth 7-bit 300-MSample/s folding and current-mode interpolating ADC [J]. IEEE JSSC, 2003, 38(8): 1405-1410.
- [2] ROBERT C T, MARIA R. A 100-MSPs 8-bit CMOS subranging ADC with sustained parametric performance from 3.8 V down to 2.2 V[J]. IEEE JSSC, 2001, 36(3): 331-338.
- [3] LI J P, AHN G C, CHANG D Y, et al. A 0.9-V 12-mW 5-MSPs algorithmic ADC with 77-dB SFDR[J]. IEEE JSSC, 2005, 40(4): 960-969.
- [4] SANROKU T, WILLIAM G S, TOSHIKI E. A CMOS 6-b,400-MSample/s ADC with Error Correction[J]. IEEE JSSC, 1998, 33(12): 1939-1947.
- [5] CHOUDHURY J, MASSIHA G H. Efficient encoding scheme for ultra-fast flash ADC[C]//Topical Conference on Wireless Communication Technology. Hawaii: IEEE, 2003: 38-39.
- [6] GINSBURG B P, CHANDRAKASAN A P. An energy-efficient charge recycling approach for a SAR converter with capacitive DAC[C]//Proc of the 5th IEEE ISCAS. Kobe, Japan: IEEE, 2005: 184-187.
- [7] YU Q, WANG X Z, NING N, et al. A 10-Bit 100MSPs 0.35 μm Si CMOS Pipeline ADC[C]//Proc of the 7th IEEE ICSICT. Beijing: IEEE, 2004: 1523-1525.
- [8] CHEN C, WANG Z, REN J, et al. An embedded 200-MSPs 8-bit 177mW folding and interpolating CMOS ADC in 0.25-mm²[C]//Proc of 5th International Conference on ASIC. Beijing, Piscataway(NJ): IEEE, 2003: 661-664.

编辑 张俊

(上接第49页)

参 考 文 献

- [1] HOST S, JOHANNESSON R, ZY ABLOV V. A first encounter with binary woven convolutional codes[C]//Proc Int Symp Communication Theory Applications. U K: [s.n.], 1997: 13-18.
- [2] BERROU C, GLAVIEUX A, THITIMAJSHIMA P. Near Shannon limit error-correcting coding and decoding: Turbo codes[EB/OL]. (1993-12-18)[2005-08-09]. http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=397441.
- [3] FORNEY G D J. Concatenated codes[M]. Cambridge, Massachusetts: Massachusetts Institute of Technology, 1966.
- [4] 魏琴芳, 王琳, 罗智勇. 编织卷积码的编码原理及其分类[J]. 无线通信技术, 2004, 13(1): 13-17.
- [5] 王军勇, 王琳, 王丹, 等. 斜纹结构的编织卷积码的性能仿真[J]. 重庆邮电学院学报(自然科学版), 2005, 17(4): 414-417.
- [6] YASUDE Y, KASHIKI K H. High-rate punctured convolutional codes for soft decision Viterbi decoding[J]. IEEE Trans Commun, 1984, 32(3): 315-318.
- [7] BEGIN G, HACCOUN D. High-rate punctured convolutional codes: Structure properties and constructing techniques[J]. IEEE Trans Commun, 1997, 38(11): 1922-1928.
- [8] FREUDENBERGER J, BOSSERT M, ZYABLOV V, et al. Woven codes with outer block codes[C]//ISIT2000. Italy: Sorrento, [s.n.], 2000.
- [9] JORDAN R, HÖST S, JOHANNESSON R, et al. Woven convolutional codes II: Decoding aspect[J]. IEEE Trans on Information Theory, 2004, 50(10): 2522-2529.
- [10] BENEDETTO S, MONTOMI G. Serial concatenation of interleaved codes: Performance analysis, design, and iterative decoding[J]. IEEE Trans on Information Theory, 1998, 44: 909-926.

编辑 漆蓉