

53(1): 173-183.

[7] CHEN B, WANG H. Blind estimation of OFDM carrier frequency offset via oversampling[J]. IEEE Transactions on Signal Processing, 2004, 52(7): 2047-2057.

[8] GAO F, NALLANATHAN A. Blind maximum likelihood CFO estimation for OFDM systems via polynomial rooting. IEEE Signal Processing Letters[J]. 2006, 13(2): 73-76.

[9] VAN DE BEEK J J, SANDELL M, BORJESSON P O. ML estimation of time and frequency offset in OFDM

Systems[J]. IEEE Transactions on Signal Processing, 1997, 45(7): 1800-1805.

[10] PROAKIS J G. Digital communications[M]. 4th Ed. Columbus, OH: McGraw-Hill, 2001.

[11] SHAYAN Y R. All digital phase-locked loop: concept, design and applications[J]. IEE Proceedings, 1989, 136(1): 53-56.

编辑 张俊

(上接第365页)

本文采用XILINX公司的FPGA器件XC2V1500-4进行仿真试验, 仿真时序如图4所示。采用基于查找表算法实现混频综合后的速度157 MHz, 而采用基

于CORDIC算法实现混频运算综合后的速度为217 MHz, 可以看出用CORDIC算法实现混频运算可以有效地提高混频的实现速度。

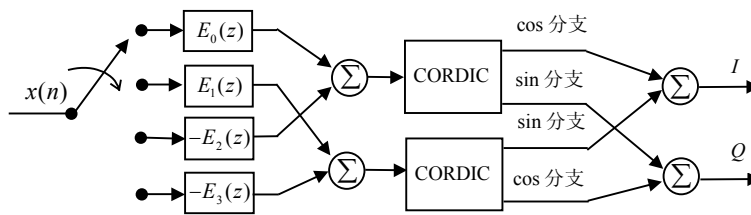


图3 高效接收机结构的FPGA设计

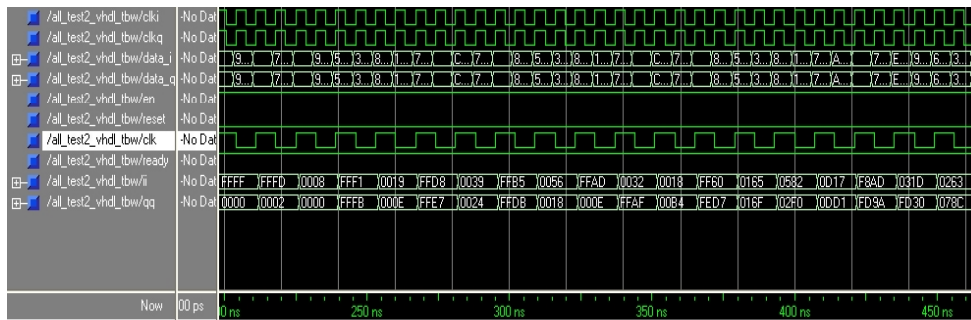


图4 接收机的仿真时序图

4 结束语

本文提出了一种宽带数字接收机的FPGA设计方案, 采用二次变频结构和CORDIC算法产生NCO数据, 对数字接收机的工作速度和消耗资源进行了优化, 仿真结果证明由CORDIC算法实现数字混频运算, 不但可以提高混频器实现速度, 而且还增加了系统的可移植性。

参考文献

[1] 胡国荣, 孙允恭. CORDIC算法及其应用[J]. 信号处理, 1991, 7(4): 229-234.

[2] 李滔, 韩月秋. 基于流水线CORDIC算法的三角函数发生器[J]. 电子技术应用, 1996, (6): 52-53.

[3] 张进, 苏凯雄. 基于FPGA的数控振荡器的设计与实现

[J]. 福州大学学报, 2005, 33(5): 584-587.

[4] 郑立岗, 吕幼新, 向敬成, 等. 一种基于CORDIC算法的数字鉴频方法[J]. 信号处理, 2003, 19(1): 6-10.

[5] WANG Hong, LÜ You-xin, WANG Xue-gang, et al. Design of wideband digital receiver[C]//2005 International Conference on Communication, Circuit and Systems. Hong Kong: [s.n.], 2005:794-797.

[6] TSUI J B Y, STEPHENS J P Sr. Digital microwave receiver technology[J]. IEEE Trans on Microwave Theory and Techniques, 2002, 50(3): 699-705.

[7] HARRIS F J, DICK C, RICE M, et al. Digital receivers and transmitters using polyphase filter banks for wireless communication[J]. IEEE Trans on Microwave Theory and Techniques, 2003, 51(4): 1395-1412.

编辑 税红