

硬件资源消耗少的IMDCT分解算法

李 辉, 李 平, 王忆文

(电子科技大学电子薄膜与集成器件国家重点实验室 成都 610054)

【摘要】提出一种新的改进离散余弦反变换(IMDCT)分解算法,把变换长度为 N 点的IMDCT分解为一对 $N/4$ 点的IV-型离散余弦变换(DCT-IV/DCT-IV)。该变换的实现可以共享部分资源,从而减少所需的硬件。与已有的一些IMDCT快速算法相比,新的分解算法计算效率提高了3倍;硬件实现减少了1个锁存器(20%)、4个加法器(44%)和3个乘法器(50%)。设计相应的IMDCT硬件加速器并应用于AC-3音频的实时解码,验证了该算法的实用性。

关键词 加速器; 解码; 硬件; 改进离散余弦反变换; 时域混叠抵消

中图分类号 TN911.72

文献标识码 A

doi:10.3969/j.issn.1001-0548.2011.01.005

Hardware-Efficient Decomposition Algorithm for IMDCT Computation

LI Hui, LI Ping, and WANG Yi-wen

(State Key Laboratory of Electronic Thin Films and Integrated Devices, University of Electronic Science and Technology of China Chengdu 610054)

Abstract A new decomposition algorithm for inverse modified discrete cosine transform (IMDCT) computation is presented. The algorithm converses an N -point IMDCT to a pair of $N/4$ -point type-IV discrete cosine transforms (DCT-IV/DCT-IV). Due to resource sharing, the implementation of DCT/DCT is hardware-efficient. Comparing with some well-known IMDCT algorithms, the proposed algorithm has higher computational efficiency (3 times higher) and requires 1 latch (20%), 4 adders (44%) and 3 multipliers (50%) less. To verify the proposed fast algorithm, a hardware accelerator based on the algorithm is designed and applied to the decoding of an AC-3 audio. The experimental results demonstrate that the AC-3 audio can be decoded in real time and therefore verify the practicability of the decomposition algorithm.

Key words accelerators; decoding; hardware; IMDCT; TDAC

改进的离散余弦变换和离散余弦反变换(MDCT/IMDCT)应用于实现时域混叠抵消(time domain aliasing cancellation)的分析/综合滤波器组,是音频压缩与解压缩过程中计算量最大的部分。该对变换已经被MP3、AC-3、AAC等国际音频标准采用。然而,直接根据定义式计算MDCT/IMDCT涉及的计算量大,影响音频编解码的实时性和实现成本。因此,MDCT/IMDCT的快速算法和实现结构成为国际上的一个研究热点^[1-12]。

IMDCT的迭代算法具有硬件实现简单、适合VLSI实现的特点。文献[3-5]分别给出了不同迭代算法和实现结构;文献[5]的算法具有更高的数据吞吐率和计算效率;文献[6-7]分别针对变换长度为 2×3^m 和 5×2^m 的IMDCT提出了高效算法;文献[8]的结构特点是仅在产生三角函数部分包含乘法反馈,从而获

得更高的信噪比。

本文提出的分解算法先把 N 点的IMDCT分解为 $N/4$ 点的DCT-IV/DST-IV对,再通过把1路输入数据改为逆序输入,DCT-IV/DST-IV对变为DCT-IV/DCT-IV对。DCT-IV/DCT-IV对的实现可以共享部分资源,减少了所需的硬件。本文提出的算法具有计算效率高、硬件实现资源少的特点。

1 IMDCT的分解算法

1.1 N 点IMDCT的计算分解为 $N/4$ 点DCT-IV/DST-IV对的计算

$N/2$ 点输入序列 $X[k]$ 的 N 点IMDCT定义为:

$$x[n] = \sum_{k=0}^{N/2-1} X[k] \cos \frac{(2n+1+N/2)(2k+1)\pi}{2N} \quad (1)$$

式中, $k=0,1,\dots,N/2-1$, $n=0,1,\dots,N-1$ 。令:

收稿日期: 2009-06-22; 修回日期: 2009-09-02

基金项目: 广东省教育部产学研合作项目(201013090400345)

作者简介: 李 辉(1974-), 男, 博士, 主要从事音频数字信号处理及其VLSI实现方面的研究。

$$y[n] = \begin{cases} x[n - N/4] & \text{当 } n = N/4, \dots, N-1 \\ -x[n + 3N/4] & \text{当 } n = 0, 1, \dots, N/4-1 \end{cases} \quad (2)$$

式(1)转化为:

$$y[n] = \sum_{k=0}^{N/2-1} X[k] \cos \frac{(2n+1)(2k+1)\pi}{2N} \quad n=0, 1, \dots, N-1 \quad (3)$$

由于式(3)具有反对称性:

$$y[N-1-n] = -y[n] \quad (4)$$

因此, 序列 $y[n]$ 只有一半是独立的, 即:

$$y[n] = \sum_{k=0}^{N/2-1} X[k] \cos \frac{(2n+1)(2k+1)\pi}{2N} \quad n=0, 1, \dots, N/2-1 \quad (5)$$

令式(5)中:

$$y[2n] = y'[n] \quad (6)$$

$$y[2n+1] = -y'[N/2-1-n] \quad (7)$$

式中, $n=0, 1, \dots, N/4-1$ 。则式(5)变形为:

$$y'[n] = \sum_{k=0}^{N/2-1} X[k] \cos \frac{(4n+1)(2k+1)\pi}{2N} \quad n=0, 1, \dots, N/2-1 \quad (8)$$

若令式(5)中:

$$y[2n+1] = y''[n] \quad (9)$$

$$y[2n] = -y''[N/2-1-n] \quad (10)$$

式中, $n=0, 1, \dots, N/4-1$ 。则式(5)变为另一种形式:

$$y''[n] = \sum_{k=0}^{N/2-1} X[k] \cos \frac{(4n+3)(2k+1)\pi}{2N} \quad n=0, 1, \dots, N/2-1 \quad (11)$$

由式(8)和式(11)可得:

$$z_{cc}[n]^0 = \sum_{k=0}^{N/4-1} \{X[k]C(k)_N - X[N/2-1-k] \times C(N/2-1-k)_N\} \cos \frac{(2n+1)(2k+1)\pi}{N} \quad (12)$$

$$z_{cs}[n]^0 = \sum_{k=0}^{N/4-1} \{X[k]S(k)_N + X[N/2-1-k] \times S(N/2-1-k)_N\} \sin \frac{(2n+1)(2k+1)\pi}{N} \quad (13)$$

其中:

$$\begin{cases} z_{cc}[n]^0 = \frac{y'[n] + y''[n]}{2} \\ z_{cs}[n]^0 = \frac{y'[n] - y''[n]}{2} \\ C(k)_N = \cos \frac{(2k+1)\pi}{2N} \\ S(k)_N = \sin \frac{(2k+1)\pi}{2N} \end{cases} \quad n=0, 1, \dots, N/4-1 \quad (14)$$

式(12)和式(13)分别为 $N/4$ 点的DCT-IV和DST-IV的形式。

由式(6)、式(9)和式(14)可得:

$$y[2n] = z_{cc}[n]^0 + z_{cs}[n]^0 \quad (15)$$

$$y[2n+1] = z_{cc}[n]^0 - z_{cs}[n]^0 \quad (16)$$

式中, $n=0, 1, \dots, N/4-1$ 。

由此把1个 N 点IMDCT的计算转化为1对 $N/4$ 点的DCT-IV/DST-IV的计算。

1.2 $N/4$ 点DCT-IV/DST-IV对的计算变为 $N/4$ 点DCT-IV/DCT-IV对的计算

令:

$$Z_{cc}[k]^0 = X[k]C(k)_N - X[N/2-1-k]C(N/2-1-k)_N \quad (17)$$

$$Z_{cs}[k]^0 = X[k]S(k)_N + X[N/2-1-k]S(N/2-1-k)_N \quad (18)$$

利用式(17)和式(18)对式(12)和式(13)分别进行变量代换, 得到:

$$z_{cc}[n]^0 = \sum_{k=0}^{N/4-1} Z_{cc}[k]^0 \cos \frac{(2n+1)(2k+1)\pi}{N} \quad (19)$$

$$z_{cs}[n]^0 = \sum_{k=0}^{N/4-1} Z_{cs}[k]^0 \sin \frac{(2n+1)(2k+1)\pi}{N} \quad (20)$$

式中, $n=0, 1, \dots, N/4-1$ 。

用 $N/4-1-k$ 代替式(20)中的 k , 可得:

$$\begin{aligned} z_{cs}[n]^0 &= \sum_{k=0}^{N/4-1} Z_{cs}[N/4-1-k]^0 \times \\ &\sin \frac{(2n+1)[2(N/4-1-k)+1]\pi}{N} \pi = \\ &\sum_{k=0}^{N/4-1} Z_{cs}[N/4-1-k]^0 \times \\ &\sin \left[n\pi + \frac{\pi}{2} - \frac{(2n+1)(2k+1)\pi}{N} \right] = \\ &(-1)^n \sum_{k=0}^{N/4-1} Z_{cs}[N/4-1-k]^0 \cos \left[\frac{(2n+1)(2k+1)\pi}{N} \right] \end{aligned} \quad (21)$$

忽略式(21)中的系数 $(-1)^n$, 式(21)为DCT-IV的形式, 即式(12)和式(13)所示的DCT-IV/DST-IV对变为式(19)和式(21)所示的DCT-IV/DCT-IV对。

根据式(1)、(2)、(4)、(5)、(15)、(16)、(19)和式(21), 1个 N 点IMDCT的计算转化为1对 $N/4$ 点DCT-IV的计算。与以上的IMDCT分解过程相对应, IMDCT计算包括4步(如图1所示, 其中 $N=16$):

1) 根据式(17)和式(18)计算 $Z_{cc}[k]^0$ 和 $Z_{cs}[k]^0$, $k=0, 1, \dots, N/4-1$;

2) 根据式(19)和式(21)计算1对 $N/4$ 点的

DCT-IV, 求得 $z_{cc}[n]^0$ 和 $(-1)^n z_{cs}[n]^0$, $n=0,1,\dots,N/4-1$;

3) 根据式(15)和式(16)求得 $y[n]$, $n=0,1,\dots,N/2-1$;

4) 根据式(2)得到 $x[n]$, $n=0,1,\dots,N/2-1$ 。

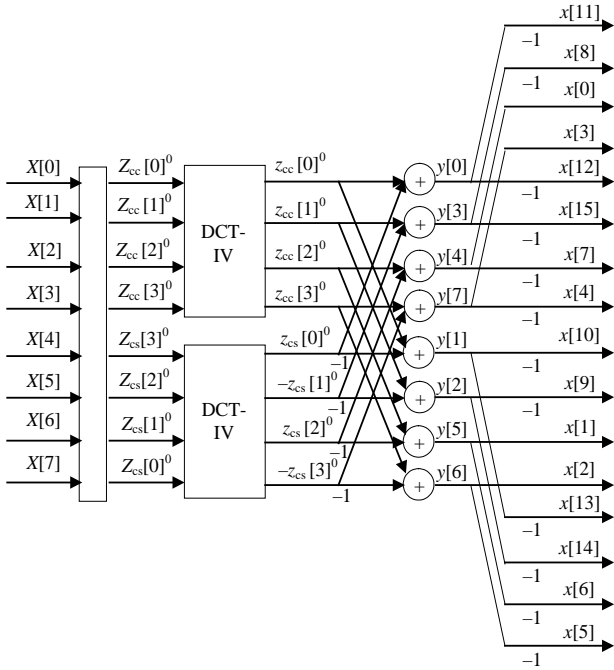


图1 IMDCT分解算法信号流图($N=16$)

2 IMDCT硬件加速器的设计

与文献[3-5]设计的IMDCT迭代结构不同,文献[8]用迭代结构产生三角函数,用累加器实现IMDCT的各乘积项的累加。该结构使得文献[8]的IMDCT计算具有信噪比高的优点。本文采用与文献[8]类似的做法设计IMDCT硬件加速器,加速器用于实现本文提出的IMDCT算法的第2)、第3)步。

利用三角函数的和差化积公式,把式(19)和式(21)里的余弦函数变为迭代形式,即有:

$$\cos \frac{(2n+1)(2k+1)\pi}{N} + \cos \frac{(2n+1)[2(k-2)+1]\pi}{N} = 2 \cos \frac{(2n+1)[2(k-1)+1]\pi}{N} \cos \frac{(2n+1)2\pi}{N} \quad (22)$$

移项后有:

$$\cos \frac{(2n+1)(2k+1)\pi}{N} = 2 \cos \frac{(2n+1)[2(k-1)+1]\pi}{N} \cos \frac{(2n+1)2\pi}{N} - \cos \frac{(2n+1)[2(k-2)+1]\pi}{N} \quad (23)$$

令:

$$C(k,n)_N = \cos \frac{(2n+1)(2k+1)\pi}{N} \quad (24)$$

$$\theta_n = \frac{(2n+1)}{N} 2\pi \quad (25)$$

式(23)简写为:

$$C(k,n)_N = 2 \cos \theta_n C(k-1,n)_N - C(k-2,n)_N \quad (26)$$

由式(15)、(16)、(19)、(21)和式(24)~式(26)得到对应的硬件加速器结构,如图2所示。

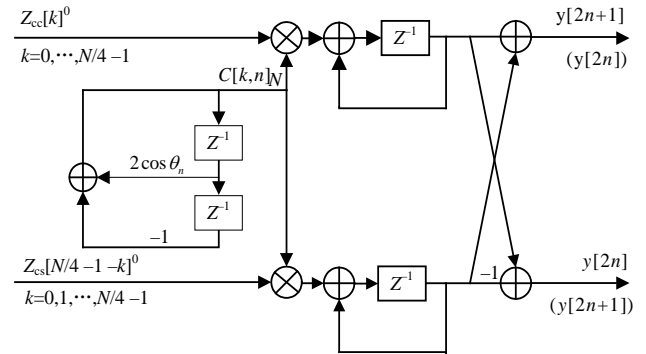


图2 IMDCT硬件加速器的迭代结构(含4个锁存器、5个加法器和3个乘法器)

每次IMDCT计算经过 $N/4$ 个时钟周期,产生两个输出。与图1一致,当 n 为奇数时,图2所示硬件加速器的上输出端口对应 $y[2n+1]$,下输出端口对应 $y[2n]$;当 n 为偶数时,端口对应关系反之。

表1对本文提出的硬件加速器结构和文献[5,8]给出的结构进行了硬件资源和计算效率的对比。与文献[8]相比,本文提出的结构增加了1个锁存器、3个加法器和1个乘法器。考虑到乘法器所占芯片面积大于加法器,本文给出的结构所需硬件资源不到文献[8]的2倍。然而,基于本文的结构计算IMDCT,每次计算所需时钟周期数是文献[8]的1/2,每次计算产生的输出个数是文献[8]的2倍。因此,计算效率是文献[8]的4倍。

表1 3种IMDCT计算结构的资源和计算效率对比

	图2结构	文献[5]	文献[8]
锁存器	4	5	3
加法器	5	9	2
乘法器	3	6	2
每次计算所需时钟周期	$N/4$	$N/4$	$N/2$
每次计算产生的输出个数	4	4	2

与文献[5]相比,本文提出的结构具有相同的计算效率,而硬件实现减少了1个锁存器(20%)、4个加法器(44%)和3个乘法器(50%)。

3 实验

为了验证本文提出的IMDCT分解算法和硬件

加速器,用verilog HDL硬件描述语言设计了图2所示的硬件加速器,用ALTERA公司的FPGA器件EP2S60F1020C4实现,工作频率可达33.25 MHz。

采用在系统验证的方式对设计的硬件加速器进行验证:把硬件加速器集成在一个音频专用DSP核中,基于该DSP核以软硬件协同工作的方式进行AC3解码,硬件加速器用于完成解码过程中的IMDCT计算。实验的音频解码系统框图如图3所示。

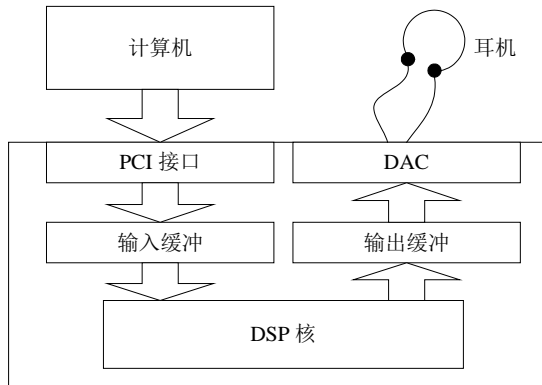


图3 音频解码实验系统框图

在解码实验中,解码系统能对AC3码流实时解码,通过耳机流畅地播放音乐。实验结果表明,本文设计的硬件加速器能正确计算IMDCT,适用于实时音频解码。

4 结论

提出了一种新的IMDCT分解算法,并设计了相应的硬件加速器实现架构。与已有的一些IMDCT快速算法相比,该算法计算效率提高了3倍,且硬件实现需要的资源少。提出的算法可以广泛应用于AC-3、AAC等复杂音频算法的实时解码过程,因此,也能应用于数字高清电视(HDTV)的伴音解码^[12]。

参 考 文 献

[1] LEI S F, LAI S C, HWANG Y T, et al. A high-precision algorithm for the forward and inverse MDCT using the unified recursive architecture[C]//IEEE International Symposium on Consumer Electronics. Piscataway, NJ, USA: Institute of Electrical and Electronics Engineers Inc, 2008: 1-4.

- [2] DAI X D, WAGH M D. An MDCT hardware accelerator for MP3 audio[C]//2008 Symposium on Application Specific Processors, SASP 2008. Piscataway, NJ, USA: IEEE Computer Society, 2008: 121-125.
- [3] CHIANG H C, LIU J C. Regressive implementation for the forward and inverse MDCT in MPEG audio coding[J]. IEEE Signal Processing Lett, 1996, 3(4): 116-118.
- [4] NIKOLAJEVIC V, FETTWEIS G. Computation of forward and inverse MDCT using Clenshaw's recurrence formula[J]. IEEE Trans on Signal Process, 2003, 51(5): 1439-1444.
- [5] CHEN C H, LIU B D, YANG J F. Recursive architectures for realizing modified discrete cosine transform and its inverse[J]. IEEE Trans on Circuits Syst II, 2003, 50(1): 38-45.
- [6] SHU H, BAO X, TOUMOULIN C, et al. Radix-3 algorithm for the fast computation of forward and inverse MDCT[J]. IEEE Signal Processing Lett, 2007, 14(2): 93-96.
- [7] CHIVUKULA R K, REZNIK Y A. Efficient implementation of a class of MDCT/IMDCT filterbanks for speech and audio coding applications[C]//Processing of 2008 IEEE International Conference on Acoustics, Speech and Signal. Piscataway, NJ, USA: Institute of Electrical and Electronics Engineers Inc, 2008: 213-216.
- [8] KOENIG R, STRIPF T, BECKER J. A novel recursive algorithm for bit-efficient realization of arbitrary length inverse modified cosine transforms[C]//DATE 2008. Piscataway, NJ, USA: Institute of Electrical and Electronics Engineers Inc, 2008: 604-609.
- [9] TRUONG T K. Fast algorithm for computing the forward and inverse MDCT in MPEG audio coding[J]. Signal Processing, 2006, 86(5): 1055-1060.
- [10] VLADIMIR B. A new fast algorithm for the unified forward and inverse MDCT/MDST computation[J]. Signal Processing, 2002, 82(3): 433-445.
- [11] VLADIMIR B. An efficient computing of oddly stacked MDCT/MDST via evenly stacked MDCT/MDST and vice versa[J]. Signal Processing, 2005, 85(7): 1353-1374.
- [12] 中国电子视像行业协会. 解读数字电视[M]. 北京: 人民邮电出版社, 2008
China Video Industry Association. Understanding digital TV[M]. Beijing: Posts & Telecom Press, 2008.

编辑 张俊