

一种改进的非线性锁相环分析及仿真方法*

陈玉生** 朱君范 虞厥邦

(电子科技大学微波测试中心 成都 610054)

【摘要】 在线性锁相环 CAD 仿真的基础上, 提出了用通用电路分析程序(如 IsSpice, Pspice 等)对锁相环非线性特性进行分析与仿真的方法, 并通过一个具体的正弦型鉴相器例子分析了不能用线性模型分析方法解决锁相环非线性捕捉过程, 通过仿真提出了用 CAD 模型判别该类环路的频率捕捉带方法。

关键词 非线性; 锁相环; 计算机辅助设计; 仿真

中图分类号 TN 742

长期以来, 对锁相环的非线性分析一直困扰着很多锁相环设计人员。近年来随着计算机技术的发展, 人们逐渐将其应用于锁相环的分析之中^[1, 2], 然而并没能产生十分显著的效果。首先是实际应用中的锁相环各式各样, 专门针对某种类型的锁相环编制的计算机程序不一定适合于其他类型, 对环路的细节作一次改动就需要重新检查并编写程序, 在应用中具有很大的局限性; 其次是对锁相环的非线性特性缺少完善的分析手段, 虽然在有关文献中也提供了一些经验公式, 但使用起来同样不能解决实际工作中的问题³。

近年来一些通用电路分析程序(如 MicroSim 公司的 Pspice, IntuSoft 公司的 IsSpice 等)的功能越来越强, 出现了用这些软件来构造锁相环的基本模块并进行分析与仿真的技术^[4-6], 但在这些方法中都未涉及对锁相环非线性特性的分析, 由于在很多场合这些特性与 PLL 的线性特性同具重要, 故本文提出了一种通过构造非线性功能模块的方法, 可利用通用电路分析软件来分析锁相环非线性的性能手段。作为例子, 分析了在频率阶跃参考输入情况下的二阶锁相环, 其中鉴相器具有正弦型的响应形式, 并通过后处理程序可直观地得出环路在频率跳变时的频率捕捉时间、捕捉范围等锁相环参数。

1 锁相环非线性仿真原理

在鉴相灵敏度为 K_d 的非线性正弦型 PD 中, $U_d(t)$ 是误差相位的函数

$$U_d(t) = K_d \sin[\theta_r(t) - \theta_v(t)] \quad (1)$$

对相位来说, VCO 相当于增益为 K_v 的积分器

$$\theta_o(t) = K_v \int_0^t U_c(t') dt' \quad (2)$$

假设 $\theta_o(t)$ 初始状态为零, 式(2)在频域中的表示形式为

$$\theta_o(s) = \frac{K_v}{s} U_c(s) \quad (3)$$

* 1997 年 12 月 17 日收稿

* 电子部预研基金资助项目

** 男 27 岁 博士生

$U_d(s)$ 经环路滤波器 LF 后产生 $U_c(s)$

$$U_c(s) = F_{LF}(s) U_d(s) \quad (4)$$

N 分频器起了对 $\theta_o(s)$ 进行 N 倍衰减的作用

$$\theta_v(s) = \frac{\theta_o(s)}{N} \quad (5)$$

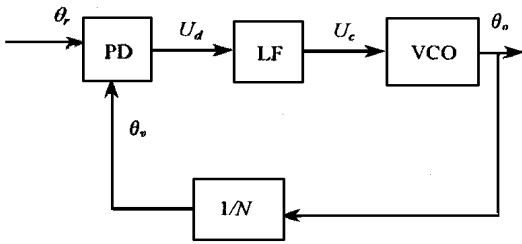


图 1 PLL 原理

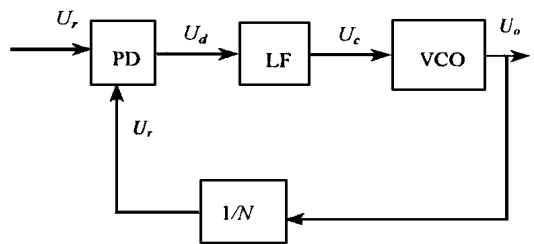


图 2 面向 CAD 的 PLL 模型

式(1)~(5)构成了锁相环的各个基本功能块, $U_d \sim U_c$ 之间为电压信号, 其他为相位信号。用电压替代图 1 中的相位信号可得到如图 2 所示的计算机仿真模型, 为简明起见, 这里只有鉴相器为非线性器件, 环路其他的器件保持线性, 为适于计算机分析, 将图 2 中各部件分别用 ICAPS 中合适的功能块构造出来, 其中 VCO 相当于积分器, 同时前面加上增益为 K_v 的模块表示压控灵敏度, 对相位来说, N 分频器相当于增益为 $1/N$ 的放大器, 环路滤波器可先通过其他方式计算, 然后直接使用, 鉴相器使用 ICAPS 中的非线性描绘器件 B 或 Pspice 中的 E, 定义它有如下的功能

$$U_d = \sin(U_r - U_v)$$

这样构造出来的锁相环如图 3 所示。

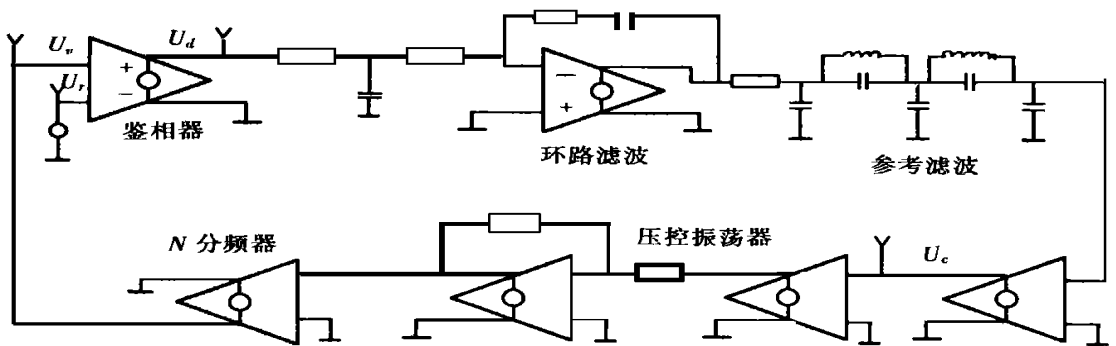


图 3 PLL 的 CAD 实现

2 频率阶跃响应分析

为简明起见, 在对环路进行分析之前假设以 VCO 初始相位作为参考相位, 且 VCO 不存在自

由漂移。当在起始时间输入参考信号与 VCO 自由振荡频率间存在频率差 Δf 时, 由于相位差在时间上是对频率差的积分, 相当于输入相位呈现以 $2\pi\Delta f$ 为斜率的变化趋势, 因此在图 3 中的参考输入信号 U_r 在整个分析时间内定义为一线性增长曲线 $PWL\ 0\ 0\ 1\ K_r$, 其中 K_r 反映了频率变化值 Δf , 且 $K_r=2\pi\Delta f$ 。

当设定 K_r 为 11000000 时, 进行瞬态分析, 可得到如图 4 所示的一系列曲线, 从代表 U_d 的曲线 3 可以看出锁相环在频率跳变时的入锁过程: 首先经过一段时间的频率捕捉, 在此期间鉴相器输出呈振荡状, 这段时间随初始频差的增加而增长; 频率捕捉到一定时间后进入相位捕捉状态, 此时鉴相器输出不再振荡, 也即意味环路不再有“跳周”现象, 这段过程可认为是环路的相位捕捉过程, 当存在频率捕捉过程时, 环路的相位捕捉持续时间由环路参数决定, 在本例中约为 $20\ \mu\text{s}$, 如果初始频差小到只存在相位捕捉过程时, 相位捕捉时间随初始频率差的减小而减小; 当相差减小到一定程度, 即可认为环路进入锁定状态。图 4 中曲线 1 为 U_r 随时间的变化, 曲线 2 为 U_v 随时间的变化, 曲线 4 为 U_c 随时间的变化。

如果逐渐增大输入频差, 在某个初始频差后就会出现如图 5 所示的现象, 图中曲线 2 表示的 U_v 不但没有向 U_r 接近的趋势, 反而向相反的方向移动, 与图 4 中的曲线 1、2 比较显然有很大的不同, 且永远也不会入锁了, 在本文介绍的锁相环分析中, 可以将导致出现这种现象的最小输入初始频差作为频率捕捉带, 在实例中为 1.8 MHz。

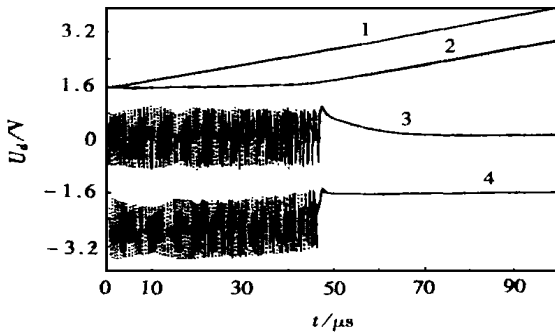


图 4 对正弦 PD 型 PLL 的仿真结果

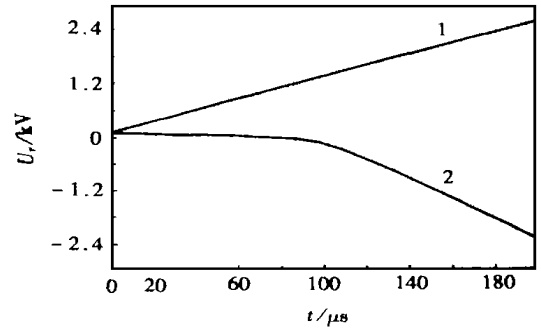


图 5 判断 PLL 失锁的现象

在频率捕捉阶段, 如果逐渐减小初始频差, 就会导致频率捕捉时间越来越短, 当短到一定程度环路入锁过程中不再有“跳周”现象发生, 即可将这时的初始频差认为是环路的快捕带, 从实例可测出约为 1.57 MHz。

3 小结

本文旨在提出一种改进的锁相环非线性分析与仿真方法, 与传统的编程方法相比较具有简单、直观、灵活等诸多优点, 但由于没考虑噪声的影响, 故不适合于环路参考 SNR 很小的情况, 由于篇幅所限, 对噪声环境下的非线性锁相环将另文介绍, 但本文介绍的方法仍然不失为一种分析锁相环非线性性能的好方法。

参 考 文 献

- 1 A. B. Przedpelski, Optimize Phase Locked Loops to Meet Your Needs Or Determine Why You Can't, Electronic Design, September 1978, p134~138
- 2 田孝文, 锁相环原理、应用与计算机辅助分析, 成都: 成都电讯工程学院出版社, 1986
- 3 鲍景富, 陈玉生, 朱君范. 3mm 低相噪锁相环系统研究, 电子学报, 1996, 24(3), 102~104
- 4 陈玉生, 朱君范, 鲍景富. 毫米波锁相环相位噪声分析研究, 电子科技大学学报, 1996, 25(6), 595~598
- 5 Mohamed K. Nezami, CAD Tools Allow Easy Design of PLL Synthesizers, Microwave & RF, March 1995, 133~144
- 6 David Rosemarin, Technique Provides Simple Analysis of PLL Function Microwave & RF, November 1993, 89~92

An Improved Method About Analysis and Simulation of Nonlinear PLL

Chen Yusheng Zhu Junfan Yu Juebang

(Microwave Center, UEST of China Chengdu 610054)

Abstract Based on the simulation of linear PLL, this paper puts forward an improved method to analyze and simulate the nonlinear performance of PLL. Some PC-based circuit CAD programs (such as IsSpice, Pspice, etc.) can be used to model the nonlinear PLL, as a illustration, one instance with sine PD and step frequency hopping is simulated with this method, from it we can watch the locking process of a PLL circuit which is impossible for a linear PLL model analyses further more, a magic phenomenon can be found to determine whether it will lockout.

Key words nonlinear; phase-locked-loop; computer-aided-design; simulation

编辑 徐培红

·····
 °科研成果介绍°

微带振子天线阵互耦及多次反射影响分析

主研人员: 邱文杰 方宙奇 袁映峰 张玉梅 万晓刚

天线的互耦分析是阵列天线设计中的关键技术。该项目完成了微带馈电偶极子天线单元间互耦及馈电平衡器与振子天线间多次反射的物理建模, 计算公式推导和计算机软件编制。经使用表明, 该软件可满足 7×7 偶极子单元小面阵中天线的互耦计算和阵中天线的有源阻抗的计算等多项要求。计算与实测值吻合较好, 为工程设计提供了重要的理论依据和分析工具, 其成果达到国际上 90 年代初期水平, 在国内属领先地位, 具有实用价值和推广意义。

°科 卞°