

# 提高雪崩击穿电压新技术—深阱终端结构\*

周 蓉\*\* 胡思福 张庆中

(电子科技大学微电子科学与技术系 成都 610054)

**【摘要】** 研究了深阱终端结构提高击穿电压的原理, 模拟分析了阱中介质、阱深、阱宽及阱表面场板对击穿电压的影响。结果表明, 带有场板的深阱终端结构可以提高击穿电压到平行平面结的90%。同时, 深阱终端结构在不减小散热面积的情况下, 还大大减小了结面积, 减小了漏电流, 有助于改善器件的频率特性, 提高器件的稳定性。

**关键词** 深阱; 终端; 雪崩击穿电压; 介质; 场板

**中图分类号** TN432

采用平面工艺制造的PN结, 在结的边、角处, 冶金结面近似于圆柱面和球面, 导致表面电场比体内高, 实际平面结的击穿电压比理想的平行平面结的击穿电压低。为了降低曲率效应, 提高结边缘的击穿电压, 最好的措施就是增加曲率半径<sup>[1]</sup>。采用深结扩散和扩散保护环均可增加曲率半径, 从而提高击穿电压。采用场板、浮空场限环、斜表面、腐蚀成形等终端技术也可将平面结击穿电压提高到平行平面结的50%~80%<sup>[2]</sup>。

双极器件中常采用扩散保护环、浮空场限环、场板、腐蚀成形结终端扩展技术来提高电压<sup>[2]</sup>。但腐蚀成形需精密控制腐蚀的深度及其在平面结中的位置, 因此比较难形成。而结终端扩展形成的漏电较大, 也较少使用。因此, 目前双极器件, 尤其是双极射频功率晶体管中主要采用扩散保护环、浮空场限环以及场板技术。但扩散保护环、浮空场限环增加了结面积, 增大了集电结电容和漏电流, 限制了射频频率管的截止频率, 减小了功率增益。这个矛盾与提高击穿电压是不可调和的。本文提出了一种新的提高击穿电压的终端技术—填充介质的深阱结构。采用深阱终端技术, 不仅充分实现了各子器件间的电隔离, 减小了表面漏电, 充分减小了表面电场, 从而大大提高了击穿电压, 使集电结雪崩击穿电压  $BV_{cbo}$  接近于理想平行平面结的击穿电压的90%, 同时, 此结构几乎完全消除了结的横向扩散, 从而减小了集电结电容, 有利于提高截止频率和增益, 缓解了频率和功率的矛盾。

## 1 深阱终端结构

深阱终端的结构如图1所示。该阱结构在整个工艺流程中首先形成。先在整个硅片表面热氧化形成一层致密的  $SiO_2$ , 等离子淀积生长一层良好的钝化层  $Si_3N_4$ , 通过光刻, 湿化学法腐蚀  $Si_3N_4$  和  $SiO_2$  形成环形区图形, 采用 RIE 腐蚀硅到所需的深度。通过热氧化, 使阱底和侧壁形成  $0.5 \mu m SiO_2$ , 淀积未掺杂的多晶硅填满阱, 最后再氧化或淀积厚  $SiO_2$  封顶。环形阱形成后, 余下的  $Si_3N_4$  和  $SiO_2$  可以采用湿化学腐蚀法除去, 这样就可以采用常规的扩散工艺、离子注入工艺在环形阱内形成所需要的器件。在整个阱形成的工艺中, RIE 腐蚀硅形成阱区的工艺非常重要, 要求阱壁完全垂直于阱底, 否则会形成倒梯形阱。倾斜的阱边对PN结类似于负倾斜角<sup>[2]</sup>, 不利于击穿电压的提高。此外,



图1 深阱终端结构图

1998年10月14日收稿, 1998年12月3日修改定稿

\* 四川省应用基础研究专项基金资助项目

\*\* 女 29岁 博士生 讲师

填充的  $\text{SiO}_2$  一定要致密, 质量好。

## 2 深阱终端结构提高击穿电压的原理

以前的平面终端技术就是在器件的外围采用各种平面结构, 如扩散保护环、场板、浮空场限环、结终端扩展技术、横向变掺杂等来减小曲率半径<sup>[3]</sup>, 削弱表面电场, 以达到提高击穿电压的目的。而上述各种终端结构的作用原理可以理解为附加电荷所产生的附加电场, 促使原来的电场变得平坦, 从而达到提高击穿电压的目的。

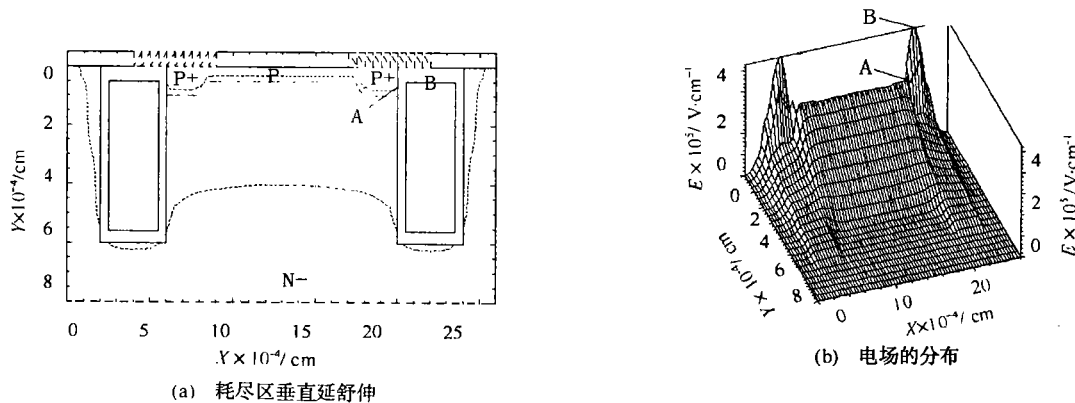


图2 反向偏压下模拟结果

深阱终端结构的作用原理与以前的平面终端结构的原理完全不同。图 2a 为在环形阱内已形成 NPN 管集电结的剖面图。其中,  $\text{P}^+$  区为外基区, 用于减小  $r_{bb}$  和基极电极的引出, P 为本征基区,  $\text{N}^-$  为外延层, 衬底为集电极。在掩模板上,  $\text{P}^+$  离子注入区域部分与阱区域相重叠。由于阱区氧化层较厚, 掩蔽了杂质的扩散, 从而使实际离子注入区边界与阱壁外侧完全重合。同时, 阱的深度大于雪崩击穿电压下的耗尽层厚度。由图 2a 可见, 在反向偏压下, 集电结耗尽区仅在环形阱内垂直向衬底扩展, 阱四周的氧化层完全阻止了  $\text{P}^+$  区的横向外扩展, 消除了结边、角处表面电场集中的现象, 使整个集电结完全封闭在环形阱内。由图 2b 可见, 与无阱的结构相比, 最大电场的位置已从 A 点移到 B 点处, 而 B 点不存在 PN 结, 没有结的击穿问题。因此, 被环形阱包围的 PN 结完全类似于平行平面结, 从而提高了击穿电压。在衬底浓度  $N_c = 5 \times 10^{15} \text{ cm}^{-3}$  时, 所对应的平行平面结击穿电压大约为 100 V, 采用场限环和场板结构, 最大击穿电压仅为 70 ~ 80 V。而采用阱终端结构, 最大击穿电压可达到 90 V 以上。

## 3 模拟分析

阱的宽度、深度、填充介质的种类、场板的长短均对击穿电压有一定的影响。本文采用 MEDICI 软件对各种因素作了详细地分析<sup>[4]</sup>。

阱的宽度不能太窄。窄阱不能充分消除表面电场和表面漏电, 不能有效地提高击穿电压。宽阱对提高击穿电压有利。但阱若太宽, 一方面增加了工艺难度, 另一方面限制了芯片集成度的提高。阱的宽度一般维持在 3 ~ 6  $\mu\text{m}$  之间。阱的深度太浅, 在较大的电压下, 耗尽层有可能在阱下面越过阱区延伸到阱区外, 因而不能有效地消除边、角处电场集中效应, 表面漏电的现象得不到改善, 这种情况近似于无阱的情形。阱的深度应略大于平行平面结雪崩击穿电压下对应的 PN 结耗尽层厚度, 才能充分提高击穿电压。太深的阱对提高电压作用不大, 相反却增加了工艺难度。

阱内填充介质的不同对击穿电压有一定的影响。对全填充  $\text{SiO}_2$  和阱壁四周为 0.5  $\mu\text{mSiO}_2$ , 而中间填充多晶硅的两种结构的模拟结果表明, 在其他结构、工艺条件相同的情况下, 全  $\text{SiO}_2$  的阱结构的击穿电压高 3 ~ 5 V。对此较好的解释是, 填充多晶硅的阱结构类似于浮空的 MOS 晶体管, 由于  $\text{SiO}_2$  中界面陷阱电荷和固定电荷的影响, 增加了耗尽层中的电场, 导致击穿电压的下降。

当阱区氧化层上面加有场板时, 击穿电压也有一定的提高。有场板时击穿电压的表达式为<sup>[3]</sup>

结构的击穿电压高 3 ~5 V。对此较好的解释是, 填充多晶硅的阱结构类似于浮空的 MOS 晶体管, 由于 SiO<sub>2</sub> 中界面陷阱电荷和固定电荷的影响, 增加了耗尽层中的电场, 导致击穿电压的下降。

当阱区氧化层上面加有场板时, 击穿电压也有一定的提高。有场板时击穿电压的表达式为<sup>[3]</sup>

$$V_{(BR)Fp} = 3 t_{ox} \times 4.010 N_B^{1/3} + 5.34 \times 10^{13} N_B^{-0.75}$$

由于阱上氧化层厚度  $t_{ox}$  大于 0.5  $\mu\text{m}$ , 所以击穿电压大大提高。由图 3 可见, 有场板时结边缘电场明显降低。

## 4 实验结果

DCT265 和 3DA260 分别是带有深阱终端结构和场限环终端结构的两类器件, 在其他参数一致的情况下, DCT265 的性能参数有明显的提高。DCT265 的  $BV_{cb0}$  比 3DA260 高 5 ~10 V 左右, 在同样的使用频率和电压下, DCT265 的输出功率也比 3DA260 大, 且在大电流下, DCT265 的输出特性的稳定性、线性度较好, 漏电流很小。

## 5 结论

采用带有场板的新型的深阱终端结构不仅消除了曲率效应, 大大提高了击穿电压。由于该结构消除了表面电场, 减小了表面漏电和实际的集电结面积, 从而有效地减小了集电结电容, 有利于提高截止频率和功率增益。另外, 填充不掺杂的多晶硅介质的阱结构在不参与导电的情况下, 增大了散热的面积, 有利于防止电流集中型二次击穿, 提高了器件的稳定性。

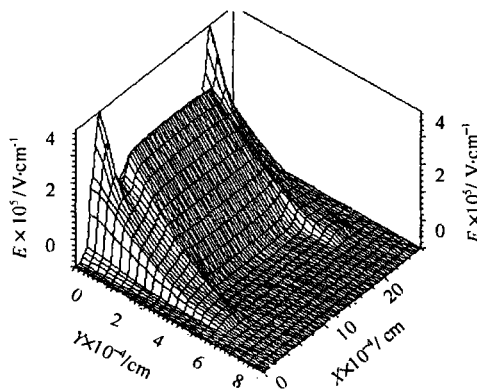


图 3 有场板时电场的分布

## 参 考 文 献

- 1 林昭炯, 韩汝琦. 晶体管原理与设计. 北京: 科学出版社, 1979
- 2 Baliga B Jayant. Power semiconductor devices. The USA: PWS Publishing Company, 1996
- 3 陈星弼. 功率 MOSFET 与高压集成电路. 成都: 电子科技大学出版社, 1988
- 4 TMA MEDICI User's Manual. Canada: Technology Modeling Associates Inc, Palo Alto, 1994

# Deep Trench Termination—A New Technology for Improving Avalanche Breakdown Voltage

Zhou Rong      Hu Sifu      Zhang Qinzhong

(Dept. of Microelectronic Science and Engineering, UEST of China Chengdu 610054)

**Abstract** The principle of deep trench termination for improving the avalanche breakdown of the device is studied. The effects of trench's depth and width, the field plate, the dielectric used to fill trench on the avalanche breakdown voltage are analyzed using MEDICI. The results indicate that deep trench termination with field plate increases avalanche breakdown voltage of that of the device to 90% of that of the parallel plane junction. Meanwhile, the structure helps increase the cut-off frequency, the dissipation power and the device reliability by decreasing the actual junction area and the surface leaking current.

**Key word** deep trench; termination; avalanche breakdown; dielectric; field plate