

Si_{1-x}Ge_x/Si 材料外延生长技术*

杨沛锋** 李开成 刘道广

(电子科技大学微电子科学与工程系 成都 610054) (四川固体电路研究所 重庆 400060)

【摘要】 介绍了用 MBE 法生长 SiGe/Si 新材料的无氧外延表面等关键技术, 并据此外延生长出本征和掺杂 Si_{1-x}Ge_x/Si 材料。其测试结果与分析表明, 该合金材料有效组成成分(x=0.15)和电学参数符合理论设计目标。利用该材料试制成功了 Si_{1-x}Ge_x-PMOS(x=0.18)器件。

关键词 锗硅合金; 分子束外延; 有效组成成分

中图分类号 TN304.054

1 技术背景

Si 中掺入适量的 Ge 形成的 Si_{1-x}Ge_x 合金材料, 其禁带宽度 ($E_g(x)=E_{gSi}-0.74x(eV)$) 小于硅单晶的禁带宽度。适当调节 Si_{1-x}Ge_x 合金中的 Ge 的含量 x 和 SiGe 应变层的厚度, 则可调节 SiGe 合金的禁带宽度, 从而可改变器件的性能。这即与通过改变掺杂浓度而改变器件性能的掺杂工程相对照的能带工程。当窄禁带宽度的 SiGe 材料与宽禁带宽度的材料接触时会形成二维电子气(2DEG)或二维空穴气(2DHG), 从而使其中载流子的迁移率大大提高, 为制造超高速器件奠定了理论基础。Si_{1-x}Ge_x 的迁移率 μ 为^[1]

$$\frac{1}{\mu} = \frac{1}{\mu_A} + \frac{1}{\mu_L} + \frac{1}{\mu_I} \quad (1)$$

式中 μ 为总迁移率; μ_A 为合金散射迁移率; μ_L 为声子散射迁移率; μ_I 为电离杂质散射迁移率。对于 μ_A , 一个与实验符合得很好的唯象公式可表示为

$$\mu_A = \frac{2800T^{-0.8}}{x(1-x)} \quad (2)$$

式(2)适合于 (111) 导带上的电子迁移率 (Ge 的摩尔含量大于 85%)

$$\mu_A = \frac{9700T^{-0.8}}{x(1-x)} \quad (3)$$

式(3)适合于 (100) 导带上的电子迁移率 (Ge 的摩尔含量小于 85%)。

由于用 SiGe 材料制造的器件的工作速度大大高于同样结构的 Si 器件, 利用该材料制造的集成电路的截止频率也会明显提高, 所以国际上对 SiGe 材料的研究极为重视。

在 Si 衬底上生长 SiGe/Si 材料的方法中用 MBE 和 UHV/CVD 法生长的材料质量最好, 其中 MBE 法采用低温工艺可将自扩散和自掺杂减至最小, 且可精确地控制生长速度、厚度、掺杂浓度, 可实现用其他方法不能实现的复杂的掺杂分布曲线, 同时也无界面转移效应^[2-6]。

2 外延生长 SiGe/Si 材料的关键技术

2.1 优质生长载体与环境的选取

分子束外延的本质是在超高真空条件下所要生长材料的组成元素蒸发并随后在衬底表面发生反应的外延生长过程, 其关键在于超高真空环境的获得及源和衬底温度的选择与精确控制。我们选用

1998年12月17日收稿

* 国防科工委预研基金资助项目

** 男 27岁 博士生

的 MBE 设备具有目前较先进的装片室和生长室两室结构,如图 1 所示。工作时,装片室的压强为 10^{-4} Pa 左右,生长室的压强由材料生长所需的真空度和现有设备的能力决定,一般为 10^{-9} Pa 左右。由于有装片室,生长室可不与外界直接接触,受外界污染的程度大大减小,同时,抽真空所用的时间也减少了。生长室内装有原位表面处理、分析测试及控制装置,可现场实时分析、测量材料的性质和生长状况,从而可实时控制材料的生长,为生长高质量的外延材料创造了有利条件。

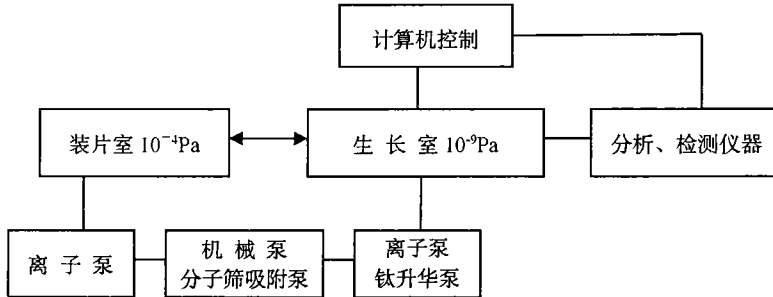
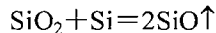


图 1 MBE 设备结构框图

2.2 清洁的无氧 Si 衬底外延表面的制备

Si 衬底不可避免地会在其表面产生一层自然氧化层,此外还会有一些其他杂质的污染,如在生长 SiGe 前没有将这些物质清理干净,就会严重影响所得 SiGe 外延层的质量,因此必须在外延前去除 Si 衬底表面的自然氧化层等。我们将生长室内的 Si 片在 $800\sim 1\ 000\text{ }^{\circ}\text{C}$ 的高温下烘烤数十分钟, Si 片上的氧化物在高温下发生如下化学反应



而 SiO 是易气化的,气化后的 SiO 及其他污染物被抽出生长室,从而获得了高度清洁完整的 Si 衬底表面,为下一步生长 SiGe/Si 材料创造了有利条件。

2.3 是高度均匀的外延层和接近理想的突变结的形成

分子束外延是在 10^{-9} Pa 的超高真空条件下实现的,此时原子的平均自由程极大, $L=(5\times 10^{-3})/P$, 式中 L 是平均自由程,单位为 cm; P 是系统压力,单位为 Pa。当 P 为 10^{-9} Pa 时, L 为 5×10^8 cm。因为在高真空下原子间的碰撞不重要,热效应比扩散效应更能控制原子的传输速率,蒸发束流的热速度较高,淀积的均匀性主要是受源温控制,外延层的特性随源温的变化而迅速变化。因此,要想得到均匀的外延层,关键在于适当地选择和精确地控制各蒸发源的温度,从而获得稳定均匀的蒸发束流。通过反复试验,我们获得了可得到均匀的 SiGe/Si 外延层的合适温度,并已在实践中多次生长出了均匀性良好的 SiGe/Si 合金材料。形成接近理想的突变结的关键在于不同掺杂源转换时间间隔时间的选择。如果间隔时间过短,则会因新掺杂源的蒸发束流还未达到稳定值而导致 PN 结的掺杂曲线明显变缓;间隔时间过长,生长室内存在的微量杂质会在生长界面上淀积,同时界面上也可能被氧化而形成一层薄的氧化层,致使 PN 结的特性变差。通过理论分析和反复试验,我们确定了合适的间隔时间,并由此得到了接近理想的突变结。

3 实验结果与分析

我们分别测量了 N/P、P/P 结构的纵向杂质浓度分布,结果如图 2、3 所示。从图 3 可以看出,用 MBE 法得到的 SiGe/Si 外延层具有较为均匀的掺杂分布,并具有非常陡的外延界面,这是汽相外延及其他方法无法比拟的。图 2 展示了 N/P 结构具有良好的 PN 结界面。

采用 Hall 测量法,获得了 SiGe 外延层的载流子浓度、电阻率、迁移率等重要参数。下面给出 N-Si_{0.72}Ge_{0.28}/P-Sub 结构的测量数据

$$\text{P-Sub: 晶向 } \langle 100 \rangle, \quad \rho = 7\sim 13 \Omega \cdot \text{cm};$$

N-SiGe: 厚 200 nm, $\rho=0.1 \Omega\cdot\text{cm}$;
 P 型 SiGe 掺杂浓度 $N_p=2.2\times 10^{17}\text{cm}^{-3}$,

用二次离子质谱(SIMS)测量法,初步获悉了 SiGe 材料中的有效组成成份.图 4 为掺 Sb 的 SiGe/Si 成分细节图.

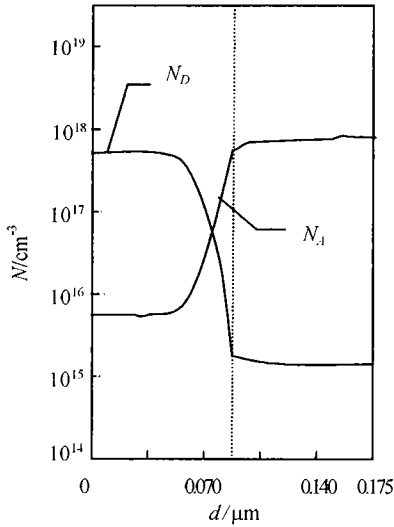


图 2 N/P 型杂质分布图

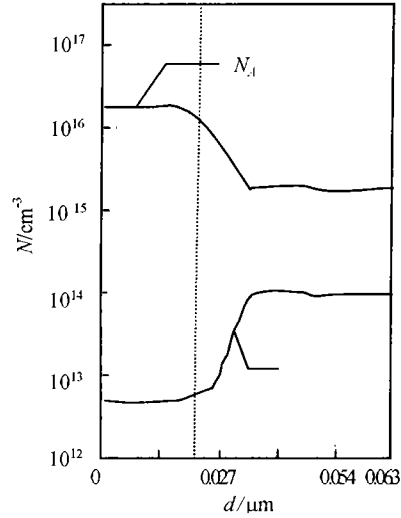


图 3 P/P 型杂质分布图

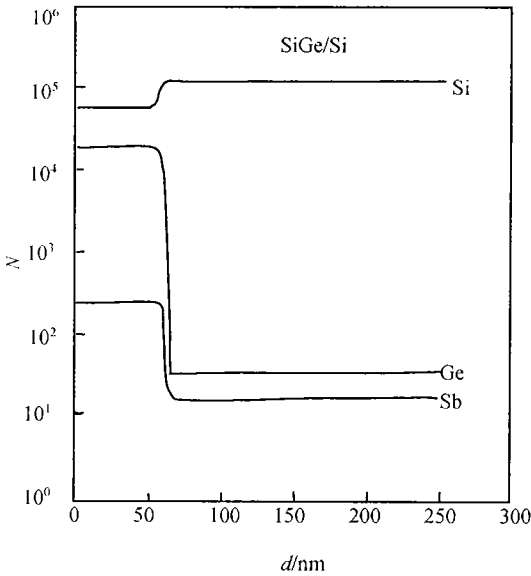


图 4 掺 Sb SiGe/Si 的组成成分
(纵坐标仅表示相对浓度)

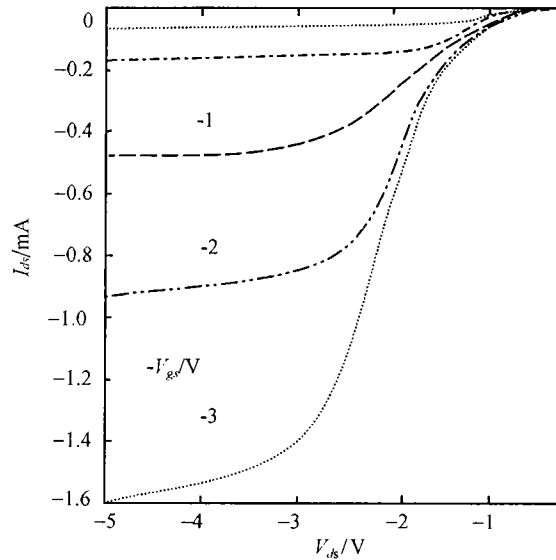


图 5 Si_{0.82}Ge_{0.18}-PMOS 输出特性图

从图 4 中可以看出,本征 SiGe 与 Si 在界面处组成成分有突变现象,这与设计目标符合得较好. SiGe 中 Sb 的含量较高,达到了在 SiGe 中掺 Sb 的实验目的.

在成功地生长出质量较好的 SiGe/Si 材料基础上,我们已将该材料用于研制 SiGeHBT 器件,研制成功了 SiGe-PMOS 器件.该器件中采用的 Si_{1-x}Ge_x 的 $x=0.18$,其输出特性如图 5 所示.主要直流参数为: $V_t=-1.3 \text{ V}$; $G_m=100\sim 130 \text{ mS}$; $BV_{DS}=13\sim 16 \text{ V}$.

以上结果表明,虽然器件的性能有待于优化设计的进一步提高,但工艺设计已切实可行.

4 结论

通过解决 MBE 外延生长 $\text{Si}_{1-x}\text{Ge}_x/\text{Si}$ 关键技术, 我们已成功地在 $\text{Si}\langle 100 \rangle$ 衬底上生长出了质量较好的锗硅合金材料, 获得了其最佳的 $\text{Si}_{1-x}\text{Ge}_x/\text{Si}$ 分子束外延生长条件和相关的工艺控制曲线, 并将该材料及时应用于 SiGeHBT 和 SiGe-PMOS 器件及 IC 的试制中。

参 考 文 献

- 1 郭宝增. $\text{Si}/\text{Si}_{1-x}\text{Ge}_x$ 应变层异质结双极晶体管(HBT)交直流特性的仿真研究. 半导体学报, 1998, (10): 764~772
- 2 Hamee D L. Si/SiGe epitaxial-base transistors. IEEE Trans Elec Dev, 1995; 42(3) 455~481
- 3 李开成, 孙微风, 张 静, 等. GeSi 材料及其在数据转换器中的应用. 微电子学, 1998, 4: 243~246
- 4 谢孟贤, 陈 勇. 第二代硅微电子技术的器件基础— Si/SiGe 异质结. 电子科技大学学报, 1994, 23 (增刊): 97~106
- 5 Ismail K, Chu J O, Arafa M. Integrated enhancement-and depletion-mode FET's in modulation-doped Si/SiGe heterostructures. IEEE ELECTRON DEVICE LETTERS, 1997, 18(9): 435~437
- 6 Usami N, Minef T, Fukatsu S, *et al.* Fabrication of SiGe/Si quantum wire structures on a v-groove patterned Si substrate by gas-source Si molecular beam epitaxy. Solid-State Electronics, 1994, 37(4~6): 539~541

A Epitaxial Technology for $\text{Si}_{1-x}\text{Ge}_x/\text{Si}$ Materials

Yang Peifeng

(Dept. of Microelec Sci. & Eng., UEST of China Chendu 610054)

Li Kaicheng Liu Daoguang

(Sichuan Institute of Solid-State Circuits Chongqing 400060)

Abstract Key technologies such as no oxygen epitaxial surface etc. are reported for manufacturing SiGe/Si by MBE, with which both intrinsic and doping $\text{Si}_{1-x}\text{Ge}_x/\text{Si}$ have been realised. In this paper, the experiments show that the components and electrical parameters of the material fit theoretical foreseeing well, which is applied and made up of $\text{Si}_{1-x}\text{Ge}_x/\text{Si-PMOS}$ ($x=0.18$).

Key words SiGe alloy; molecular beam epitaxy; effect components