

# 高速 SOI-LIGBT 的数值分析\*

杨 健\*\* 方 健 李肇基

(电子科技大学微电子所 成都 610054)

**【摘要】** 研制出 He 离子注入局域寿命控制 SOI 横向绝缘栅双极晶体管(SOI-LIGBT), 有效地提高了器件的关断速度, 且与集成电路工艺相兼容。数值模拟表明, 该器件的  $t_f-V_f$  折衷关系优于采用非局域寿命控制的器件, 在相同关断速度下其正向压降可降低 0.6~1.4 V, 避免了阳极短路结构的正向快速返回现象。

**关键词** 横向绝缘栅; 双极晶体管; 智能功率集成电路; 局域寿命控制; 关断速度; 正向压降

中图分类号 TN432

SOI-LIGBT 适用于将多个功率器件单片进行集成的智能功率集成电路(SPIC), 但少数载流子存储效应使其关断时间过长, 限制了其在高频系统中的应用。分立器件中常用的 Au、Pt 掺杂及电子、中子辐照等寿命控制技术无法在局部区域形成寿命控制中心, 会严重影响 SPIC 的电路性能。SPIC 中主要采用阳极短路结构来提高 LIGBT 的关断速度, 实现导通压降与关断速度的折衷<sup>[1,2]</sup>。

高剂量 He 注入硅中形成气泡, 在 800~1 000°C 下短暂退火即可产生微孔 (voids), 形成两个深能级复合中心, 即距导带 0.55 eV 处的电子陷阱能级和距价带 0.53 eV 处的空穴陷阱能级, 能有效控制局部区域的载流子寿命<sup>[3,4]</sup>。在  $10^{16} \sim 10^{17} \text{ cm}^{-2}$  注入剂量范围内, 微孔区载流子寿命可控制在 5~20 ns。微孔层厚度和深度由离子注入能量、剂量及退火条件决定, 不受后续高温过程的影响。目前, 已有将该技术用于集成电路和 SPIC 中吸除杂质和提高抗门锁性能, 以及用于改进垂直型 IGBT 导通压降与关断速度折衷关系的文献<sup>[3-6]</sup>, 但迄今未见将其用于提高横向器件关断速度的报道。本文提出了采用 He 注入形成的局域寿命控制中心来提高 SOI-LIGBT 的关断速度, 利用数值模拟, 分析了它对 SOI-LIGBT 导通、关断特性的影响, 优化了局域寿命分布, 并与非局域寿命控制技术、阳极短路结构及该技术在结隔离 LIGBT 中的应用进行了比较。

## 1 器件结构及性能分析

图 1 为 He 注入局域寿命控制 SOI-LIGBT, 在普通结构的阳极区引入一厚度为  $T_{\text{void}}$  的局域低寿命微孔层, 形成深能级复合中心, 以提高器件的关断速度。图中  $W$  为微孔层伸出  $p^+$  阳极区的长度,  $\Delta$  为微孔层上端与阳极区  $p^+n$  结的距离,  $\Delta < 0$  表示该处位于  $p^+$  阳极区中。 $n$  缓冲层的作用是防止阳极区穿透,  $p^-$  降场层用于降低漂移区表面电场<sup>[7]</sup>。在较高电压下, 寄生的  $p$  体区/ $n^-$  漂移区/ $p^-$  降场层 PMOS 管或隔离  $\text{SiO}_2$  层上形成的反型层会导致器件关断失败, 辅助阴极结构不仅可以提高器件的门锁电流<sup>[8]</sup>, 还可以消除这些寄生问题。图 2a、2b 分别为普通阳极结构和阳极短路结构的阳极侧示意图, 阴极侧与图 1 相同。器件的主要结构参数如下:  $n^-$  硅层厚度为 23.0  $\mu\text{m}$ , 浓度为  $10^{15} \text{ cm}^{-3}$ , 隔离  $\text{SiO}_2$  层厚度为 3.0  $\mu\text{m}$ ,  $n^-$  衬底浓度为  $2.0 \times 10^{19} \text{ cm}^{-3}$ , 漂移区长度为 70.0  $\mu\text{m}$ , 栅氧化层厚度为 0.1  $\mu\text{m}$ ,  $p^+$  阳极区结深为 0.8  $\mu\text{m}$ 。

我们用 MEDICI 对器件进行了二维数值模拟<sup>[9]</sup>。在模拟中, He 注入局域寿命控制 LIGBT 的微孔层被简化为一极低寿命区, 载流子寿命取为 10 ns, 其余区域取为 10  $\mu\text{s}$ <sup>[5]</sup>; 非局域寿命控制 LIGBT

1999年5月10日收稿

\* 国家“九五”预研基金资助项目和国防基金资助项目

\*\* 男 26岁 博士

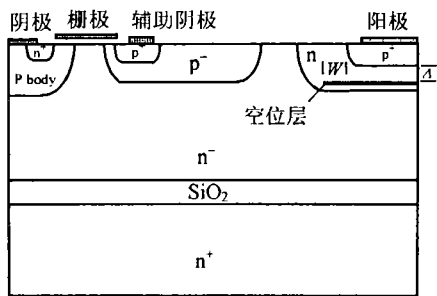
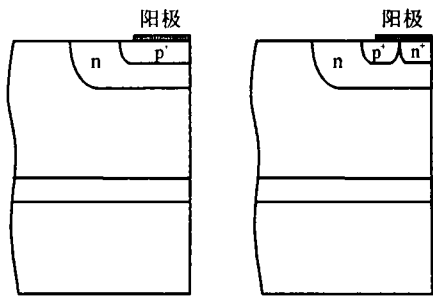
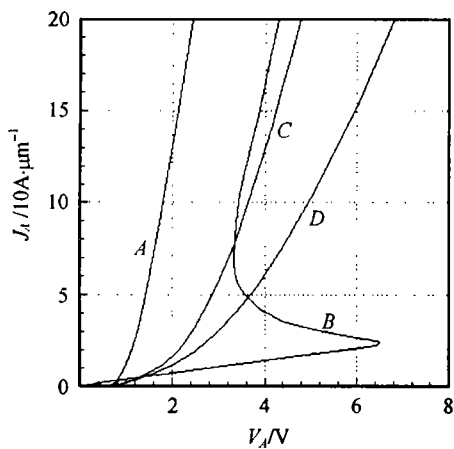


图 1 He 注入局域寿命控制 SOI-LIGBT 结构图

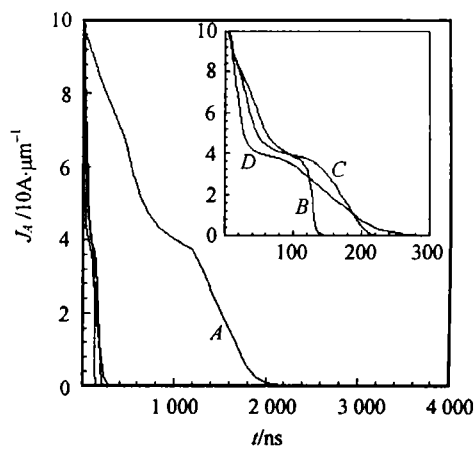


(a) 普通阳极结构 (b) 阳极短路结构

图 2 阳极侧示意图



(a) 导通特性



(b) 关断特性

图 3 SOI-LIGBT 的导通特性与关断特性比较

的载流子寿命被视为在整个硅中均相同，取为 100 ns~10 μs；阳极短路结构无寿命控制，载流子寿命取为 10 μs。若无特殊说明，以下讨论中器件导通时栅压为 15 V； $V_F$  为阳极电流为 100 A/cm<sup>2</sup> 时器件的正向压降；关断条件为栅压从 15 V 降低到 0 V(下降时间为 10 ns)，阻性负载下关断电压为 500 V，关断电流为 10<sup>-4</sup> A/μm。 $t_f$  为关断下降时间， $t_r$  为拖尾时间， $P_{loss}$  为整个关断过程的功耗。

图 3 为各器件的正向导通特性和关断特性模拟结果。图中 A 为无寿命控制的普通结构，B 为阳极短路结构( $L_{p+}/L_{n+}=20 \mu m/5 \mu m$ )，C 为局域寿命控制器件( $\Delta=-0.2 \mu m$ ， $W=5.0 \mu m$ )，D 为非局域寿命控制器件，载流子寿命取为 100 ns。如图所示，普通 SOI-LIGBT(结构 A)的正向压降为 1.8 V，较其他结构低。但由于少数载流子存贮效应，其关断时间长，关断功耗大( $t_f=1.7 \mu s$ ， $t_r=0.6 \mu s$ ， $P_{loss}=1.73 \times 10^{-8} J/\mu m$ )。结构 B 通过对漂移区非平衡电子的抽出和对空穴注入效率的抑制，可极大地提高器件的关断速度， $V_F=3.4 V$ ， $t_f=120 ns$ ， $P_{loss}=1.33 \times 10^{-9} J/\mu m$ ，均低于结构 C 和 D，并且几乎没有拖尾现象，表明其  $t_f \sim V_F$  折衷关系最优。但由于只有当电子电流在 p<sup>+</sup> 阳极区上产生大于 0.7 V 左右的压降后，才会有空穴注入到漂移区。结构 B 出现快速返回现象，其转折电压为 6.5 V。模拟表明，该转折电压随阳极短路面积比  $S_{n+}/S_{p+}$ (二维模拟时为阳极短路长度比  $L_{n+}/L_{p+}$ )的增大而增大。当  $L_{n+}/L_{p+}$  为 5/10、5/20、5/30 和 5/50 时(按 n<sup>+</sup> 区最小尺寸为 5 μm 设计)，关断下降时间分别为 52 ns、127 ns、215 ns 和 425 ns，转折电压分别为 11.7 V、6.5 V、4.5 V 和 3.0 V。导通时的快速返回特性会限制阳极短路 LIGBT 在 SPIC 中的应用。

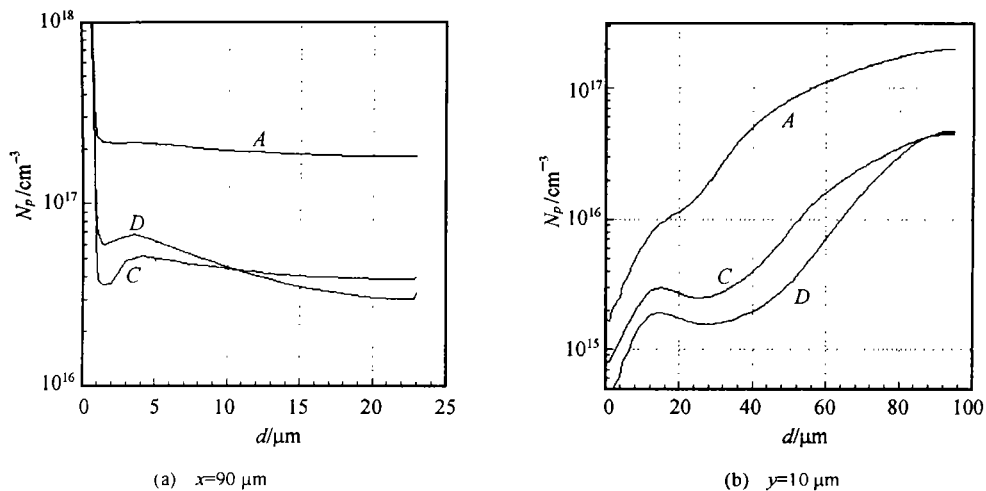


图 4  $x=90\ \mu\text{m}$ 、 $y=10\ \mu\text{m}$  的纵向、横向空穴浓度分布

图 3 中结构 C 和 D 不仅正向导通时无快速返回现象，同时也可以提高器件的关断速度，其  $t_f$  和  $P_{\text{loss}}$  分别为 180 ns 和  $1.96 \times 10^{-9}\ \text{J}/\mu\text{m}$ ，但结构 C 的  $V_F$  比结构 D 低 1.3 V。图 4 为 A、C、D 三种结构导通时 SOI 层上的空穴浓度分布图。由于除微孔层外，结构 C 的漂移区少数载流子寿命较高(10  $\mu\text{s}$ )，而结构 D 的整个漂移区为低寿命区(100 ns)，导致结构 D 漂移区大部分区域的空穴浓度低于结构 C，这意味着结构 C 的  $V_F$  低于结构 D。同时，结构 C 的微孔层为极低寿命区域(少数载流子寿命为 10 ns)，可以更有效地降低空穴注入效率，因此  $p^+$  阳极区附近的空穴浓度低于结构 D，保证了结构 C 在大部分漂移区的空穴浓度相对较高的情况下也可以得到相同的  $t_f$ ，并且其拖尾时间和拖尾电流均小于结构 D。

## 2 局域寿命的控制

上述分析表明局域寿命控制 SOI-LIGBT 的  $t_f \sim V_F$  折衷关系可优于采用非局域寿命控制技术的器件，但局域寿命控制的寿命分布会影响器件的  $t_f$  和  $V_F$ 。图 5 为关断下降时间  $t_f$  和正向压降  $V_F$  与微孔层距  $p^+n$  结距离  $\Delta$  的关系，微孔层厚度为 0.1~0.5  $\mu\text{m}$ 。 $\Delta$  越小， $T_{\text{void}}$  越厚，微孔层的复合作用越明显， $p^+$  阳极区的空穴注入效率和器件漂移区空穴浓度也越低。如图所示， $\Delta$  和  $T_{\text{void}}$  会明显地影响器件的关断速度和导通压降。随着  $\Delta$  的减小， $t_f$  随之减小， $V_F$  增大，但  $\Delta$  在 0~0.2  $\mu\text{m}$  范围内变化时  $t_f$  和  $V_F$  的变化并不明显。为了显著提高 SOI-LIGBT 的关断速度，必须将微孔层置于  $p^+$  阳极区中。但

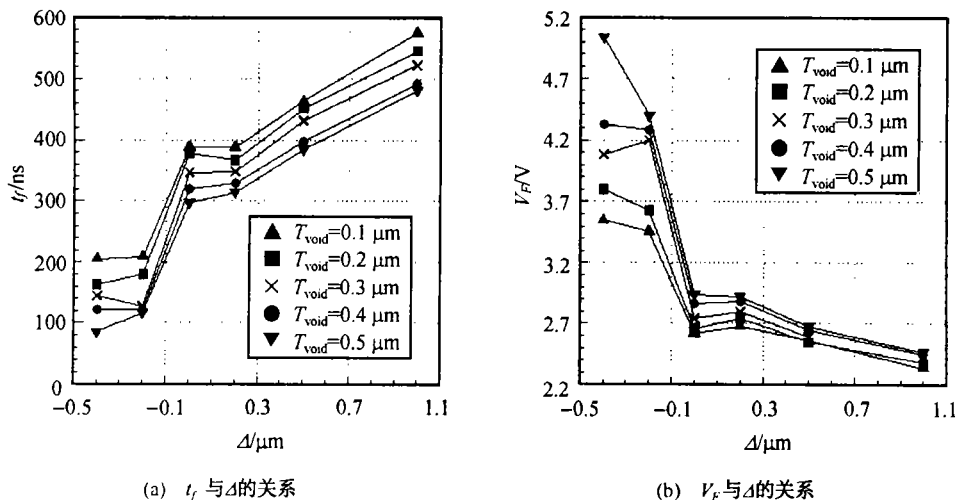


图 5  $t_f$  和  $V_F$  与  $\Delta$  的关系

$\Delta = -0.4 \mu\text{m}$  时  $t_f$  的减小并不明显, 而  $V_F$  不仅增大且离散性较大, 因此  $\Delta$  不宜小于  $-0.2 \mu\text{m}$ 。

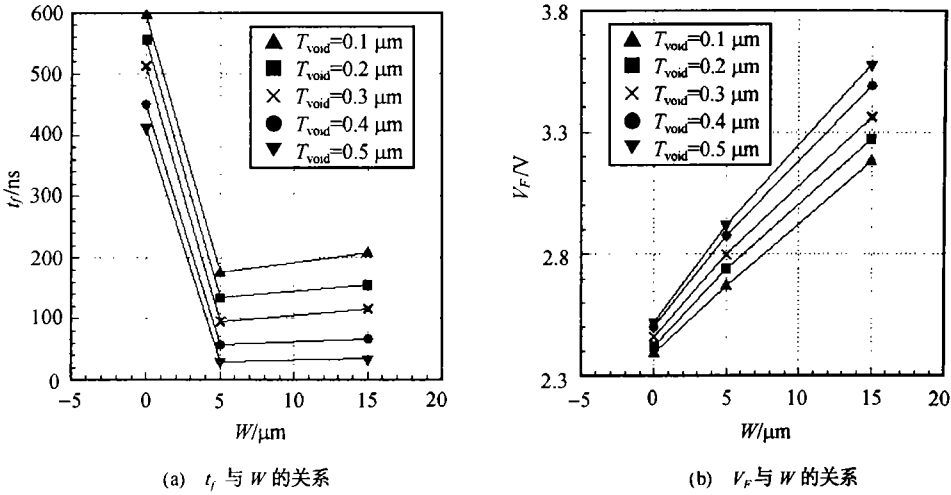


图 6  $t_f$  和  $V_F$  与  $W$  的关系 ( $\Delta = 0.2 \mu\text{m}$ )

如图 1 所示, 阳极区  $p^+n$  结的侧面无微孔层, 该处空穴注入效率较高, 会影响器件的导通与关断特性, 可以将微孔层伸出一段以降低该处的空穴浓度。图 6 为微孔层伸出  $p^+$  阳极区的长度  $W$  对  $t_f$  和  $V_F$  的影响, 微孔层厚度为  $0.1 \sim 0.5 \mu\text{m}$ ,  $\Delta = 0.2 \mu\text{m}$ 。与  $W = 5 \mu\text{m}$  比较,  $W = 0$  时的  $V_F$  可降低约  $0.4 \text{ V}$ , 而  $t_f$  则至少增大了  $200 \text{ ns}$ , 不利于提高器件的关断速度。尤其当  $W$  从  $5 \mu\text{m}$  增大到  $15 \mu\text{m}$  后, 器件的  $V_F$  至少增大了  $0.7 \text{ V}$ , 而  $t_f$  反而略有增大。事实上, 远离  $p^+$  阳极区的微孔层只会因强烈的复合作用降低器件漂移区空穴浓度, 影响导通特性, 而对瞬态关断过程中降低  $p^+$  阳极区空穴注入效率以提高关断速度毫无作用。模拟表明  $\Delta$  为其他条件时以上结果均是一致的,  $W = 5 \mu\text{m}$  为比较优化的选择。

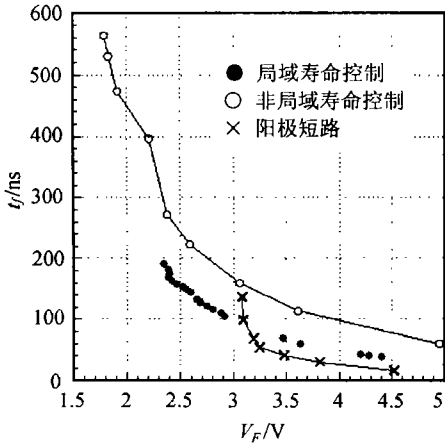


图 7 器件  $t_f \sim V_F$  折衷关系的比较

经过对器件参数的优化, 我们对局域寿命控制技术、非局域寿命控制技术和阳极短路结构对 SOI-LIGBT 导通压降和关断速度折衷关系的影响进行了比较, 见图 7。显然, 关断速度越快, 局域寿命控制 SOI-LIGBT 的  $t_f \sim V_F$  折衷关系越优于采用非局域寿命控制技术的器件, 在相同关断速度下正向压降可降低  $0.6 \sim 1.4 \text{ V}$ 。另外, 阳极短路结构能更有效地提高器件的关断速度, 当  $t_f < 270 \text{ ns}$  后,  $t_f \sim V_F$  关系明显优于局域寿命控制器件, 但过高的转折电压限制了它的应用。  $t_f > 270 \text{ ns}$  后, 局域寿命控制器件的  $t_f \sim V_F$  关系优于阳极短路结构。

### 3 结 论

本文提出的 He 注入局域寿命控制 SOI-LIGBT 可有效地提高器件的关断速度, 其  $t_f \sim V_F$  折衷关系优于采用非局域寿命控制的器件, 在相同关断速度下正向压降可降低  $0.6 \sim 1.4 \text{ V}$ , 而正向导通时无快速返回的现象, 并且该技术与集成电路工艺相兼容。数值模拟表明, 微孔层厚度、微孔层伸出  $p^+$  阳极区的长度和微孔层与阳极区  $p^+n$  结的距离是影响导通压降和关断速度的关键参数。阳极短路结构能够更有效地提高器件的关断速度, 但其正向导通时快速返回的转折电压随关断速度的提高而增大。

## 参 考 文 献

- 1 Ravishankar Sunkavalli, Jayant Baliga B. Comparison of high speed DI-LIGBT structure. *Solid-State Electronics*, 1997, 41(12): 1 953~1 956
- 2 张 旻, 李肇基. 高速 IGBT 的二维数值分析. *电子科技大学学报*, 1997, 26(2): 152~156
- 3 Raineri V, Fallica P G, Libertino S. Lifetime control in silicon devices by voids induced by He ion implantation. *J Appl Phys*, 1996, 79(12): 9 012~9 016
- 4 Raineri V, Fallica P G, Percolla G, *et al.* Gettering of metals by voids in silicon. *J Appl Phys*, 1995, 78(6): 3 727~3 735
- 5 Saggio M, Raineri V, Letor R, *et al.* Innovative localized lifetime control in high-speed IGBT's. *IEEE Electron Device Letters*, 1997, 18(7): 333~335
- 6 方 健, 杨 健, 李肇基. 功率器件的低能 He 注入局域寿命控制. 见: 刘盛纲主编. *电子科技大学学术论文专辑*. 成都: 电子科技大学, 1999: 210~215
- 7 Chen X B, Mawby P A, Salama C A T, *et al.* Lateral high-voltage devices using an optimized variational lateral doping. *Int J Electronics*, 1996, 80(3): 449~459
- 8 Sankara Narayanan E M, Amarutunga G A J, Milne W I, *et al.* Performance of 200V CMOS compatible auxiliary cathode lateral insulated gate transistors. *Proc of ISPSD*, 1991: 103~108
- 9 TMA Inc. Medici user's manual. 1997

## Numerical Analysis of High Speed SOI-LIGBT

Yang Jian      Fang Jian      Li Zhaoji

(Research Institute of Microelectronics, UESTC of China    Chengdu    610054)

**Abstract** He ion implantation localized lifetime control SOI lateral insulated gate bipolar transistor (SOI-LIGBT) is proposed in this paper, which can effectively raise the turn-off speed of devices, which is compatibles with integrated circuit process. It is demonstrated by numerical simulation that the  $t_f-V_F$  trade-off is superior to the devices using unlocalized lifetime control, the forward on-state voltage can be reduced by 0.6~1.4 V at the same turn-off speed, and it can avoid the snap-back phenomena of anode-short structure.

**Key words** insulated gate; bipolar transistor; smart power integrated circuit; localized lifetime control; turn off time; forward voltage drop