

# 用于减小定时抖动的数字预滤波器设计\*

孔明东\*\* 邱 昆

(电子科技大学通信与信息工程学院 成都 610054)

**【摘要】** 推导了一种用于减少定时抖动数字预滤波器的冲激响应表达式,提出了一种数字预滤波器的设计方法,设计了一种优化数字预滤波器。通过对定时恢复环的仿真,讨论了环路的收敛情况,比较了所设计的数字预滤波器和无预滤波器时环路定时抖动与信噪比、定时抖动与环路噪声带宽、误码率与信噪比的数量关系,证实所设计的数字预滤波器对减少定时抖动非常有效。

**关键词** 定时抖动; 预滤波器; 定时恢复; 优化设计; 数字滤波器

中图分类号 TN919

## Design Method for Digital Prefilter to Reduced Timing-Jitter

Kong Mingdong Qiu Kun

(College of Communication and Information Engineering, UEST of China Chengdu 610054)

**Abstract** An expression of impulse response was deduced and a kind of optimum design method for digital prefilter is proposed in this paper. Design a kind of optimum digital prefilter. Simulate a timing recovery loop in order to get statistical data about timing jitter. Discuss the convergence characteristic of timing recovery loop. Compare the relation between timing jitter and signal to noise ratio, the relation between timing jitter and noise bandwidth of loop, the relation between symbol error ratio and signal to noise ratio in optimum prefilter and no prefilter. The result of simulation proved this design method has great affection to reduced timing jitter.

**Key words** timing jitter; prefilter; timing recovery; optimize design; digital filter

随着现代社会信息需求量的不断增加,人们对信息传输的速度提出了更高的要求。由于全数字正交振幅调制(QAM)解调通信系统高的频谱利用率和全数字化调制解调系统的优越性,因而在有线视频通信、无线移动通信等领域得到了广泛的应用。

由于数字信号处理器件速度的提高和成本的降低,使全数字调制解调成为可能。在全数字解调器中,采用独立振荡的本振时钟信号对接受信号进行非同步采样,载波相位误差和码元定时误差需要由数字信号处理算法来消除。本文将一种广泛应用的定时恢复算法(Gardner算法)应用在全数字QAM解调器中<sup>[1]</sup>, Gardner算法是针对恒包络PSK信号提出的,它与载波相位误差无关,可以先于载波相位误差补偿之前进行。若将它应用于MQAM( $M>4$ )信号中,特别是滚降因子较小的QAM信号中,其定时误差信号抖动太大,将会影响定时恢复环的性能,导致误码率增加。本文推导了一种用于减少定时抖动数字预滤波器的冲激响应表达式,并且提出一种数字预滤波器的设计方法以减小定时误差信号的抖动,优化设计出一种数字预滤波器。仿真了一个定时恢复环来比较这种优化数字预滤波器与无预滤波的定时抖动大小和在实际定时同步过程中的收敛情况。

2002年6月7日收稿

\* 教育部高等学校优秀青年教师教学科研奖励计划基金资助项目

\*\* 男 29岁 硕士生

## 1 定时恢复环的结构

全数字解调器将采样的数字信号经混频器下变频为基带数字信号,其采样相位和码元传输相位的不同步需要由一种定时同步机构来进行调整。一种典型定时同步结构如图1所示<sup>[2,3]</sup>。

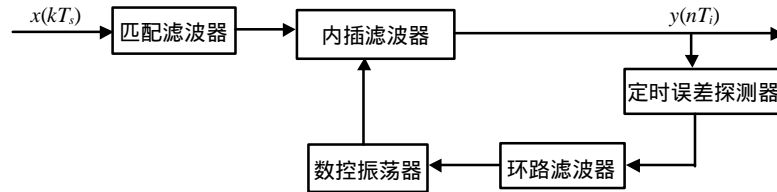


图1 一种定时同步结构框图

图1中匹配滤波器是平方根升余弦滚降滤波器,它和信号发送端的平方根升余弦滚降滤波器一起构成升余弦滚降滤波器以减少码间干扰。内插滤波器可采用线性或高阶插值方法, $x(kT_s)$ 是输入的不同步信号, $y(nT_i)$ 是调整后的输出同步信号, $T_s$ 是输入信号采样周期, $T_i$ 是输出信号采样周期,内插滤波器的插值公式为

$$y(nT_i) = y[(m_k + \mathbf{m}_k)T_s] = \sum_{i=I_1}^{I_2} x[(m_k - i)T_s] h_i[(i + \mathbf{m}_k)T_s] \quad (1)$$

式中 内插滤波器抽头数由 $I_1$ 、 $I_2$ 决定; $h_i$ 为内插滤波器脉冲响应; $m_k$ 、 $\mathbf{m}_k$ 由数控振荡器(NCO)决定<sup>[2,3]</sup>, $m_k$ 是内插运算的基准点, $\mathbf{m}_k$ 是插值位置与基准点之间的相对值。

环路滤波器采用二阶数字滤波器,环路滤波器系数和定时误差探测器的S曲线以及数控振荡器控制灵敏度共同决定环路相对等效噪声带宽。

定时误差探测器用Gardner定时误差提取算法

$$\mathbf{e}(t) = y_i \{ [n - (1/2)T + t] \} \{ y_i(nT + t) - y_i[(n-1)T + t] \} + y_q \{ [n - (1/2)T + t] \} \{ y_q(nT + t) - y_q[(n-1)T + t] \} \quad (2)$$

式中  $\mathbf{e}(t)$ 为定时误差信号值; $t$ 为未知定时误差; $y_i$ 、 $y_q$ 分别表示同相和正交分量信号值; $T$ 为码元(多进制)周期; $n$ 表示第 $n$ 个码元。Gardner算法只需要每个码元有两个采样值,因此可使 $T_i$ 满足 $T_i = T/2$ 。

## 2 数字预滤波器的优化设计

根据定时误差信号抖动的统计特性可知,滚降因子越小,定时误差信号抖动越大;信号包络起伏越大,定时误差信号抖动越大。如果单靠环路滤波器来减小定时抖动,则使环路等效噪声带宽减小,从而增加环路捕获时间,加大误码率。文献[4]已经证明:频谱通带范围在 $(1/4T, 3/4T)$ 之内,以 $1/2T$ 为中心的偶对称的带通信号,其稳态定时抖动近似为0,并且频谱特性以 $1/2T$ 为中心的偶对称信号,符号相反的相邻信号过0点将发生在 $T/2$ 处。如果在定时误差探测器前加一个预滤波器,尽可能使信号频谱特性满足上述要求,就可以减小定时误差信号的抖动。对于相同的环路相对等效噪声带宽,因而减小了定时抖动,其定时同步结构如图2所示。

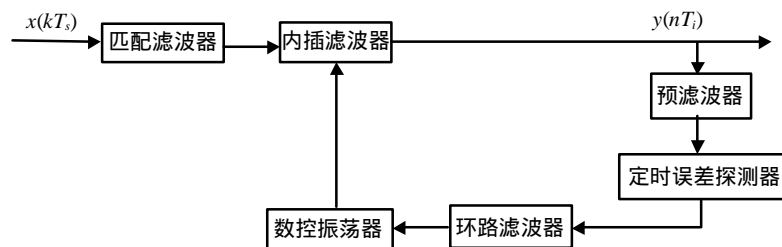


图2 加预滤波器后定时同步结构框图

如果定时恢复环前的匹配滤波器采用升余弦滚降滤波器, 其幅频响应特性为

$$G(f) = \begin{cases} T & |f| \leq \frac{1-R}{2T} \\ \frac{T}{2} \left[ 1 + \cos \left[ \left( \frac{\pi T}{R} \right) \left( |f| - \frac{1-R}{2T} \right) \right] \right] & \frac{1-R}{2T} < |f| \leq \frac{1+R}{2T} \\ 0 & |f| > \frac{1+R}{2T} \end{cases} \quad (3)$$

式中  $T$  为码元周期;  $R$  为升余弦滚降因子。

为了使定时误差探测器探测到的信号波形满足无稳态定时误差信号抖动的要求, 理想的幅频响应特性应是以  $1/2T$  为中心的偶对称带通信号, 通带范围规定为  $[(1-R)/2T, (1+R)/2T]$ , 所以要求预滤波器幅频响应特性为

$$H_o(f) = \begin{cases} G\left(f - \frac{1}{2T}\right) & 0 < f < \frac{1}{2T} \\ G\left(f + \frac{1}{2T}\right) & -\frac{1}{2T} < f < 0 \end{cases} \quad (4)$$

当  $f=1/2T$  时, 由式(4)和式(3)可得

$$H_p\left(\frac{1}{2T}\right) = G\left(\frac{1}{2T}\right) \quad (5)$$

将式(3)代入式(4)并进行逆傅氏变换, 可推导出预滤波器的冲激响应为

$$h_p(t) = \frac{\sin(\pi t/T)}{\pi t/T} \left[ 2 \cos(\pi t/T) + \frac{T^2}{4t^2 R^2 - 1} \cos(\pi t R/T) \right] \quad (6)$$

由式(6)冲激响应表达式可求出数字冲激响应  $h_p(n)$ , 对于有限冲激响应滤波器(FIR), 即可以求出抽头系数。本文考虑实际应用的FIR数字预滤波器时, 应使其相位延迟和计算量小, 因而数字预滤波器抽头数要尽量少。如果只简单地对抽样响应  $h_p(n)$  截短, 将影响幅频响应特性, 使预滤波效果变差, 所以设计一个抽头少又接近理想幅频特性的优化数字预滤波器是十分必要的。

为使设计的优化预滤波器的幅频响应尽量与  $H_p(f)$  相一致, 通过建立一个评价函数来评估所求结果与所要求目标值接近程度, 利用计算机搜寻的方法来找到优化的冲激响应  $h_o(n)$ 。评价函数可建立为

$$F = c_1 \sum_{f=0}^{(1-R)/2T} |H_o(f) - H_p(f)|^m + c_2 \sum_{f=(1-R)/2T}^{(1+R)/2T} |H_o(f) - H_p(f)|^m + c_3 \sum_{f=(1+R)/2T}^{1/T} |H_o(f) - H_p(f)|^m \quad (7)$$

式中  $c_1$ 、 $c_2$ 、 $c_3$  为权重因子;  $H_o(f)$  和  $H_p(f)$  为优化预滤波器和所要求目标预滤波器的幅频响应幅度值;  $f$  为频率,  $m$  可取1、2或其他整数。

为了实现式(7), 首先对FIR数字预滤波器的抽头系数进行搜索, 每搜索一次计算出其幅频响应, 再利用式(4)和式(7)计算出评价函数  $F$ 。找出  $F$  最小值所对应的FIR的抽头系数, 考察幅频响应特性在通带范围  $[(1-R)/2T, (1+R)/2T]$  关于  $1/2T$  为中心的对称情况, 若对称性太差, 重新选择权重因子搜索, 直到观察到较好的对称性。再将该FIR的抽头系数用于定时恢复环, 考察定时恢复环的收敛情况, 如果收敛速度和稳态定时误差满足实际电路设计的要求, 那么该组数据就是所要寻找的优化预滤波器的抽头系数, 如果收敛速度和稳态定时误差不满足要求, 就可以重新选择权重因子和  $m$  值进行搜索, 直至得到所要求的结果。

### 3 仿真结果

以一个5抽头的偶对称FIR数字滤波器为例, 抽头系数  $h_o(4)=h_o(0)$ ,  $h_o(3)=h_o(1)$ , 其幅频响应的

值为

$$H_o(\omega) = 2h_o(0) \cos(2\omega) + 2h_o(1) \cos(\omega) + h_o(2) \quad (8)$$

式中  $\omega$  为数字圆周频率, 由式(8)可知, 当  $\omega = \pi/2$  时,  $H_o(\pi/2) = -2h_o(0) + h_o(2)$ , 令  $\omega = \pi/2$  时,  $H_o(\pi/2) = H_p(\pi/2)$ , 再利用式(5)可以得出  $h_o(0)$  和  $h_o(2)$  的关系, 因此可以只对两个抽头系数进行搜寻以减少计算量, 故选择  $c_1 = c_3 = 1$ ,  $c_2 = 20$ ,  $R = 0.15$ ,  $m = 1$  进行优化设计, 设计出的5阶优化预滤波器冲激响应  $h_o(n) = (-0.7, -1.87, 2.4, -1.87, -0.7)$ 。用式(6)设计截短数字预滤波器冲激响应  $h_p(n) = (-1.16138 \times 10^{-6}, -0.63328, 1, -0.63328, -1.16138 \times 10^{-6})$ 。

数字匹配滤波器和数字预滤波器共同对输入环路的信号进行的滤波, 幅度( $B$ )与归一化频率( $fT$ )关系曲线如图3所示。由图3可见加优化预滤波器后幅频响应在  $1/2T$  附近的对称性明显优于加截短预滤波器后的幅频响应曲线。

进行优化设计时, 按图1和图2两种结构仿真了一个64QAM解调器定时恢复环来比较两种环路的收敛情况, 其定时误差为  $T/4$ , 代表相对定时抖动的NCO输出值  $m$  随码元数( $N$ )的收敛情况分别如图4和图5所示。比较这两个图可看出, 加优化预滤波器后能代表相对定时抖动的值  $m$  其抖动明显小于未加预滤波器时的环路。

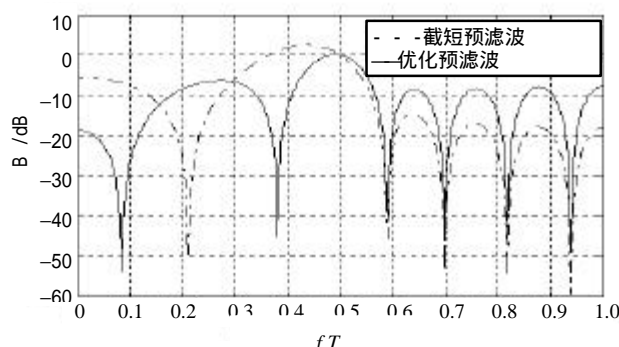


图3 预滤波后幅频响应曲线

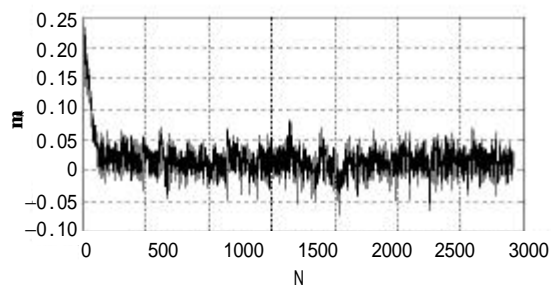


图4 无预滤波环路收敛情况

为了进一步讨论预滤波器对减小定时抖动的定量关系, 按图1和图2两种结构仿真一个64QAM解调器定时恢复环, 用蒙特卡罗法讨论了稳态定时抖动与信噪比的关系、定时抖动与环路相对噪声带宽的关系、误码率与信噪比的关系。

在两个环路相对等效噪声带宽条件下, 稳态相对定时抖动用  $m$  的均方差值  $s$  表示, 定时抖动  $s$  与输入信号信噪比(SNR)的关系曲线如图6所示, 可以看出, 随着输入信号信噪比的增加, 定时抖动减小; 加优化预滤波器后定时抖动明显小于无预滤波器时的定时抖动, 也小于加截短预滤波器后的定时抖动。

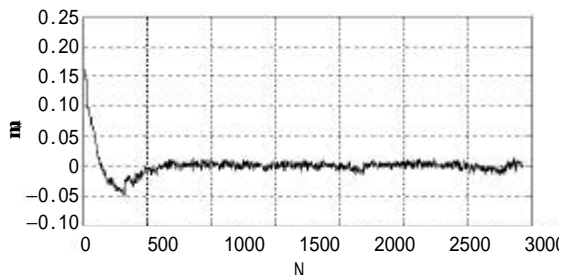


图5 优化预滤波后环路收敛情况

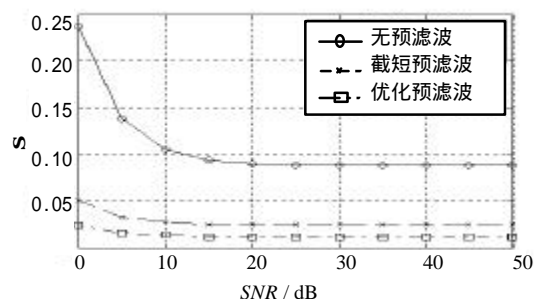


图6 定时抖动与信噪比的关系

定时抖动与环路相对噪声带宽( $bT$ )的关系如图7所示。由图可知, 随着环路相对噪声带宽的增加相对定时抖动  $s$  值增加, 无预滤波器时环路的定时抖动增加最快; 在相同带宽条件下优化预滤波器的定时抖动最小, 小于截短预滤波器的定时抖动远小于无预滤波器的定时抖动。所以优化预滤波

器可以在较大环路相对等效噪声带宽下进行定时同步,从而减小环路的捕获时间和误码率。

仿真定时恢复的误码率与信噪比的关系时,误码率指定时恢复环路对 $T/4$ 相位阶跃进行定时恢复的误码和输入码元数之比,此时环路相对等效噪声带宽为0.1%,仿真符号数为 $10^4$ 个,结果如图8所示,图8中,在信噪比较小情况下,误码率主要由噪声引起;信噪比较大时,误码率主要由定时抖动引起,包括环路捕获收敛过程中的定时抖动和稳态定时抖动引起。

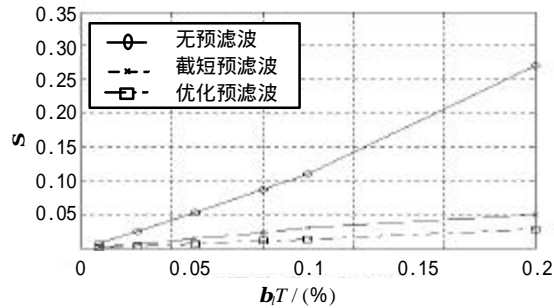


图7 定时抖动与环路相对噪声带宽的关系

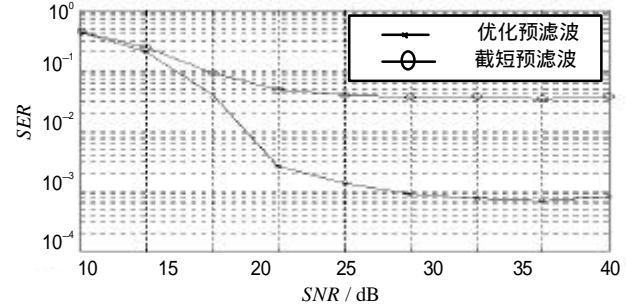


图8 误码率与信噪比的关系

## 4 结束语

定时同步问题是全数字接收机中的关键问题,对于全数字正交振幅调制解调通信系统,本文提出一种数字预滤波器的设计方法以减小定时误差信号的抖动,优化设计出一种数字预滤波器,并且仿真了一个定时恢复环来讨论这种数字预滤波器与定时抖动的各种关系,仿真结果证明本文提出的设计方法对减小定时抖动非常有效。

## 参 考 文 献

- 1 Floyd M G. A BPSK/QPSK timing-error detector for sampled receivers. IEEE Transaction On Communication, 1986, 34(5): 423-429
- 2 Floyd M G. Interpolation in digital modems-part : Fundamentals. IEEE Transaction On Communication, 1993, 41(3): 501-507
- 3 Lars E, Floyd M G, Robert A. Harris. Interpolation in Digital Modems-Part : Implementation and Performance. IEEE Transaction On Communication, 1993, 41(6): 998-1 008
- 4 Franks L E, Bubrouski J P. Statistical properties of timing jitter in a PAM timing recovery Scheme. IEEE Transaction On Communication, 1974, 22(7): 913-920