

## G.729语音编码器定点DSP的实时实现

胡仕兵<sup>\*1</sup> 向敬成<sup>1</sup> 翟义然<sup>2</sup>

(1.电子科技大学电子工程学院 成都 610054; 2.电子科技大学生命科学与技术学院 成都 610054)

**【摘要】**介绍了G.729语音编码器算法和定点数字信号处理芯片TMS320VC549,重点讨论了低速率语音编码器在TMS320VC549上实时实现过程中软、硬件设计中的关键技术。采用了定点数字信号处理器芯片实时实现G.729语音编解码算法,结果表明,得到了预期的8 Kb/s的低码速率、较低的算法时延和极高的语音音质。

**关键词** G.729语音编码器; 数字信号处理器; 模块化功能设计; 实时实现

**中图分类号** TN912.32 **文献标识码** A

## Real-Time Implementation of G.729 Speech Codec Based on Fixed-Point DSP

Hu Shibing<sup>1</sup> Xiang Jingcheng<sup>1</sup> Zhai Yiran<sup>2</sup>

(1.School of Electronic Engineering, UEST of China Chengdu 610054;

2.School of Life Science and Technology, UEST of China Chengdu 610054)

**Abstract** G.729 speech codec (encoder and decoder) algorithm and the TMS320VC549 fixed-point DSP (Digital Signal Processing) chip are briefly described in this paper. We put our emphasis on the hardware and software design of the low bit rate speech codec based on TMS320VC549 chip. Also, some key techniques for the real-time implementation of the complex algorithm on fixed-point DSP (Digital Signal Processor) are discussed. The results show that the real-time implementation of G.729 speech coder on fixed-point DSP can produce 8kb/s low bit rate, lower algorithm delay and toll-quality speech.

**Key words** G.729 speech codec; digital signal processor; modular function design; real-time Implementation

近年来,随着多媒体信息技术和网络技术的高速发展,数字语音压缩技术的应用领域越来越广泛,尤其在可视电话、IP网络电话、数字蜂窝移动通信、综合业务数字网、公共交换电话网和话音存储转发系统等领域中,目的是在保证语音一定质量的前提下尽可能降低其编码比特率,便于在有限的传输带宽内让更多的信道来传送图像、文档、计算机文件和其他数据流。为此,国际电信联盟于1996年推出了采用共轭结构代数码激励线性预测(Conjugate Structure Algebraic Code Excited Linear Prediction, CS-ACELP)技术中具有8 Kb/s码速率的语音编码算法建议G.729<sup>[1]</sup>,该算法是以语音编码方案中的码激励线性预测(Code Excited Linear Prediction, CELP)技术为基础的。CELP虽然能在中低速率上提供较好的合成语音方案,成为目前语音编码算法中最主要的方案,但计算复杂和数据存储量大是其固有缺陷,这使得理论上性能良好的语音编解码方案在实时实现或实际应用中还存在许多困难。因此语音编解码算法的实时实现一直是该领域中的一个具有重大意义的研究课题。

2002年8月20日收稿

\* 男 27岁 博士生 主要从事高速实时数字信号处理、雷达信号产生方面的研究

随着超大规模集成电路工艺的进步和数字信号处理器(Digital Signal Processor, DSP)技术的飞速发展,使得各种复杂的语音编解码方案实时实现成为可能。DSP以其卓越的运算能力为语音信号处理领域的研究及开发提供了有力的工具,目前已经在芯片TMS320VC549上实现了G.729的全部功能,使得单片TMS320VC549支持G.729全双工的全部选项,而且还有较多的剩余资源,可以增加其他功能,如加密解密算法、回波抵消等。

## 1 G.729语音编码器简介

### 1.1 G.729编码算法

模拟语音信号经过话路带通滤波后,按照8 kHz的频率抽样,量化成16 bit线性PCM(Pulse Coded Modulation)信号,编码算法的输入语音如图1所示,其信号首先经预处理完成两项功能:1)减小算法定点实现时的数据上溢概率,将信号定标,即将幅度减半;2)采用截止频率为140 Hz的二阶极/零点高通滤波器,滤除不希望的低频分量和直流分量。预处理后的输入信号经线性预测分析得线性预测系数,即线性预测编码(Linear Prediction Coding, LPC)信息。激励信号由LPC系数构造的合成滤波器后生成重构信号,重构信号与输入信号相减得到残差信号。残差信号经由LPC系数构造的误差加权滤波器处理,据人耳听觉感受改变语音频谱,反馈回控制回路,由加权残差信号均方差最小的原则确定激励信号及增益。基音分析模块通过自相关分析计算出基音周期,根据此信息搜索出自适应码本,确定最佳自适应码本矢量,得到语音模型中具有准周期特性的激励信号。然后再搜索固定码本,根据最小化加权均方差的准则确定最佳固定码本矢量,得到语音模型中的随机激励信号。最后确定自适应码本矢量和固定码本矢量的增益,采用具有共轭结构的两级码本进行矢量量化上述过程确定的线性预测编码信息、自适应码本矢量、固定码本矢量和矢量增益构成完整的G.729编码参数,以码本索引的形式发往接收端。总比特数为每帧80 bit,因此编码比特率为8 Kb/s。

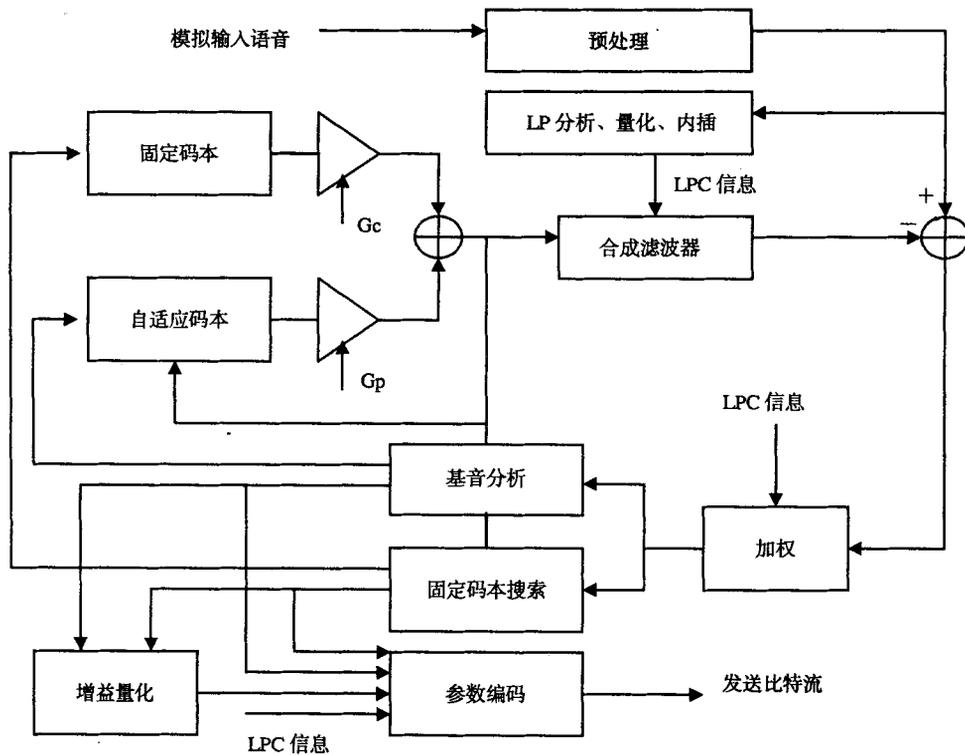


图1 G.729编码算法结构

### 1.2 G.729解码算法

解码过程基本上是编码过程的逆过程,解码算法如图2所示。首先从接收码流中提取线谱对系数,经内插得到两个子帧的LSP(Linear Spectrum Pairs)系数,转换成LPC参数,构造出合成滤波器。从接收码流中提取每一子帧的基音周期、增益码本索引和激励脉冲信息,解码出自适应码本矢量和固定码本矢量,得到激

励信号。激励信号经过合成滤波器得重构语音信号。重构语音信号经后置滤波器、高通滤波器、定标操作等一系列后处理后，形成最后的语音信号输出。

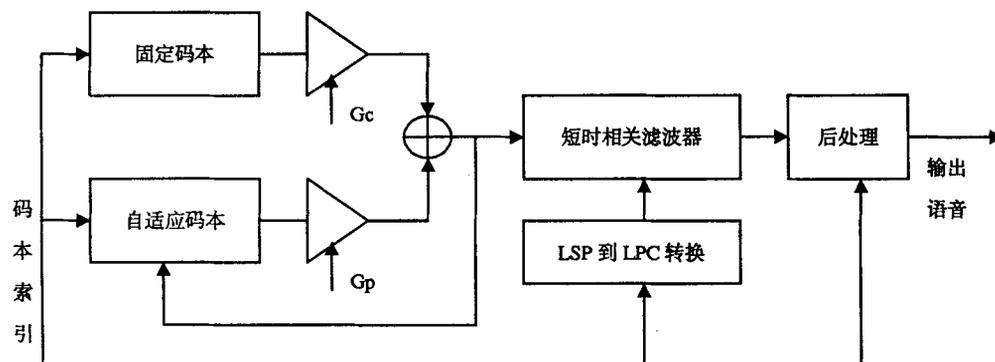


图2 G.729解码算法结构

## 2 TMS320VC549定点数字信号处理芯片简介

TMS320VC549是基于改进的哈佛(Harvard)结构的16位定点DSP芯片，运行VSELP(Vector Sum Excited Linear Prediction)算法时的功耗小于35 mW，特别适用于无线通信等实时嵌入式系统。其单指令周期为12.5 ns，最大运算能力为80 MIPS(Million Instructions Per Second)。其内部的高性能CPU(Central Processing Unit)拥有40位算术逻辑单元，包括一个40位的桶形移位器和两个独立的40位累加器，比较、选择和存贮单元，八个辅助寄存器和两个辅助寄存器算术单元等。乘加操作、比较选择存储操作能在单指令周期内完成。TMS320VC549的最大可寻址能力为192 K字，即64 K字程序空间、64 K字数据空间和64 K字I/O(Input/Output)空间，扩展寻址模式时具有8 M字最大可寻址外部程序空间。片内有24 K字DARAM(Dual-Access RAM)、8 K字SARAM(Single-Access RAM)和16 K字ROM(Read Only Memory)，并拥有一套高效灵活的指令集，支持中断快速返回、双操作数读取、32位双字访问以及存贮和读取并行操作。另外，TMS320VC549有较为完备的片内外围设备与CPU相连，提供了软件可编程等待状态发生器、可编程的内存空间段切换功能、并行I/O口、两个自动缓冲串口(Buffered Serial Port, BSP)、一个时分复用串口(Time Division Multiplexed Serial Port, TDMSP)、一个并行主机接口(Host Port Interface, HPI)、一个16位定时器、片内可编程锁相环(Phase-Locked Loop, PLL)和数据总线保持器等。使得TMS320VC549除了拥有卓越的运算能力外还具备强大的系统接口功能，从而为硬件设计提供了方便。

## 3 G.729在TMS320VC549上的实时实现

### 3.1 系统硬件设计

实时实现G.729算法的原理框图如图3所示，实际采用的硬件系统平台如图4所示。系统主要由定点DSP芯片TMS320VC549、具有 $\Sigma$ - $\Delta$ 采样特性的模/数、数/模转换器TLC320AD50、闪烁存储器AT29C010、外部RAM 61C1024、通用异步通信接收发送器TL16C550等构成。

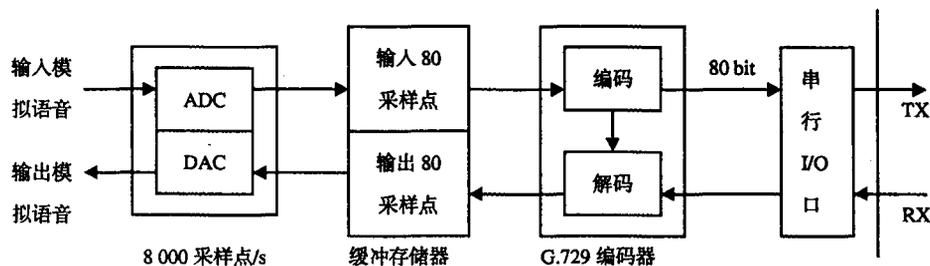


图3 G.729编码器实时实现的原理框图

TLC320AD50是TI公司生产的集A/D和D/A于一体、可编程16 bit语音质量话带模拟接口芯片(Analog Interface Circuit, AIC), 最高采样频率为22.05 kHz, 与DSP的自动缓冲串口BSP0相连, 工作在同步方式, 数据传输格式为串行方式。TLC320AD50产生移位时钟和帧同步脉冲, 以便输入或输出数据。通用异步通信转换芯片TL16C550用于DSP与外部设备交换语音压缩数据, 即实现数据的并/串、串/并转换, 其内带有16 K字节的FIFO(First In First Out)缓存器, 基准工作频率为3.686 4 MHz。另外配置的128 K字闪烁存储器AT29C010用于程序启动时的自动装载(boot loading), 128 K字1等待状态的RAM用作外部程序空间, 64 K字1等待状态的RAM用作外部数据空间。系统的外部RAM、闪烁存储器、模数转换电路和时序产生电路的工作电压为5 V, 均由外部电源供给。DSP的工作电压(内核电压和外部接口电压)为3.3 V, 由系统内部电压调节器提供。电平缓冲接口芯片用于DSP电平与外围电平间的过渡缓冲, 解决电平不一致的问题。标准仿真接口JTAG提供仿真器对所连外设的边界扫描、仿真和测试。

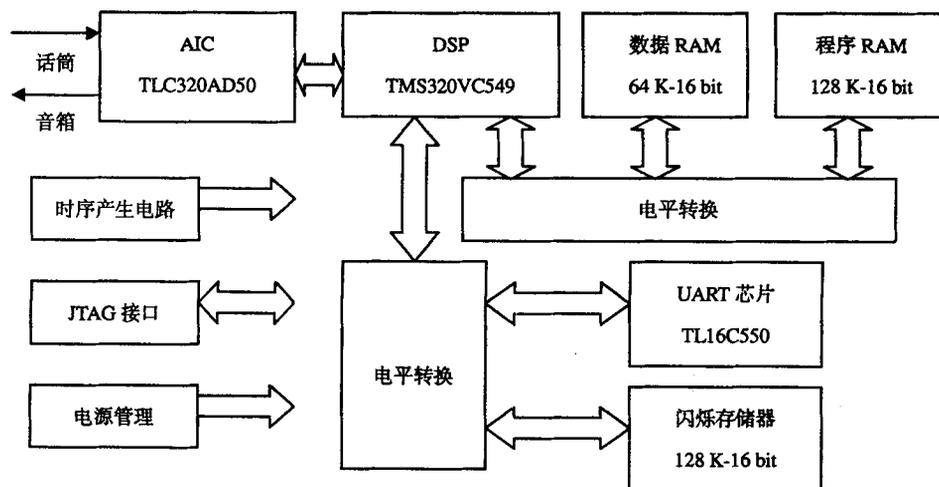


图4 硬件系统结构框图

### 3.2 系统软件设计

在系统软件设计过程中, 主要有以下三方面: 1) G.729编解码算法全部功能的实现; 2) G.729功能模块完全与接口模块相独立, 便于移植; 3) 单独设计接口模块, 实现一个与接口无关的命令解释器。由于软件设计中已经考虑到硬件的影响, 所以更改硬件设计, 只须改动接口模块代码就可形成新的系统软件。软件设计主要包括命令解释模块、G.729数据的引擎模块和接口功能模块三大部分。

命令解释模块主要是用于解释外部发来的各种命令, 如发送或接收编解码数据、查询编解码状态以及启动、停止编解码操作等。通过接口功能模块, 间接实现与外部的数据信息交换。

G.729数据引擎模块充分利用TMS320VC549的优良特性, 实现G.729全部功能的DSP核心模块, 已单独形成一个TMS320C54X系列语言库, 可与任何其他TMS320C54X系列模块相连。数据引擎包括了符合G.729的编码引擎和解码引擎。编码引擎主要由以下五个子模块组成: 1) 子模块1完成采样语音信号的预处理、线性预测分析和LPC到LSP的转换; 2) 子模块2完成LSP的量化; 3) 子模块3生成内插后的线性预测编码系数, 计算加权语音和搜索开环基音时延; 4) 子模块4完成闭环分数时延搜索和自适应码本搜索; 5) 子模块5完成更新码本搜索和滤波存储器的刷新。解码引擎主要由以下两个子模块组成: 1) 子模块1实现帧系数的恢复, 每帧进行一次; 2) 子模块2包含子帧系数的恢复、语音的合成和后置滤波, 每帧计算两次。

接口功能模块实现DSP与外部的数据的实际交换工作, 是软件设计中唯一与硬件相关的模块。该模块分为DSP的主控程序和数据传输两部分, DSP的主控程序主要负责不断将采集到语音数据分帧, 送入编码器, 和将接收到码流分类后送入解码器模块。数据传输部分是负责采集数据和与外部的数据交换, 该系统中采用串口的中断程序来接收采集到的数据, 与外部的数据交换可以采用查询和中断等多种方式。

### 3.3 定点实现的关键技术

在用定点DSP芯片TMS320VC549实时实现G.729算法的过程中, 主要采用以下四项关键技术:

1) 数据在DSP中的安排。在开发DSP程序时, TMS320VC549的片内有16 K字ROM无法使用, 所以只考

考虑使用TMS320VC549片内的24 K字DARAM、8 K字SARAM和片外192 K字SRAM(Static RAM)。G.729编解码算法用到的各种只读码表所占存储量较大,约为8 K字,将这部分放于片外的SRAM中。为不降低指令的执行效率,将程序段代码、堆栈空间及中断向量表放于片内,存储和读取较为频繁的变量和buffer分配空间时充分考虑到内存的使用效率及指令执行过程中的寻址效率。对于单个变量尽量分配在同一个数据页内(128 K字内存空间为一页),充分利用依靠数据页指针的直接寻址方式进行读写,避免使用立即地址进行间接寻址以节省指令字、提高寻址效率。

2) 数据精度和存储量处理。在用C语言进行浮点和定点仿真的基础上,将算法移植到DSP芯片上,针对实时的要求和采用DSP的性能特点,在程序开发过程中除了考虑运算量和程序的执行效率外还特别考虑到存储量及运算精度问题。为提高执行效率,加载至TMS320VC549的程序为全汇编手工优化代码,以充分运用其指令的并行特性。整个程序中的运算和存储以16位单字为主,与浮点运算相比可以在较大程度上节省运算量提高运算速度。由于在一些模块中变量的动态范围较大难以用单字表示,而且运算精度对最终结果会产生较大影响,因此在综合考虑存储量和精度要求的基础上,对某些较为关键的中间过程采用32位双字运算和64位运算。

3) 参数不稳定性处理。编码过程中对语音信号进行LPC分析时使用传统的(Levinson-Durbin, LD)算法来获得LPC参数,但有时因输入信号所具有的短时相关性较小、变化较快,会使某些子帧LPC分析得到的合成滤波器不稳定。同样的问题也会出现在LSP参数的内插及解码过程中,由于矢量量化引入的量化误差会使本来稳定的LPC参数在解码后变得不稳定。对此,分别检查量化和未量化的LPC参数的偏相关系数,当发现偏相关系数的绝对值大于1时,表明相应LPC参数不稳定,此时舍弃当前子帧的LPC参数,而沿用上一子帧的LPC参数。这样以较少的运算量保证合成滤波器的稳定性。

4) 循环嵌套的处理。多层循环嵌套的出现会导致堆栈溢出,程序执行不正确。在码本搜索等过程中,通常有多层循环嵌套,通过对运算过程的改进及变形,将内层循环的部分计算放到外层进行或在内层循环中使用预搜索快速算法,能有效地降低运算量。

## 4 结束语

目前,已经在TI公司的定点数字信号处理器TMS320VC549上实时实现了符合G.729编码器的全部功能和选项。在DSP软件调试和开发过程中,采用了TI公司的集成开发环境TMS320C5000 CCS(code composer studio),得到G.729编解码算法在TMS320VC549上实时实现的性能为:占用程序存储空间为57.2 KB,数据存储空间为12.8 KB;编码算法复杂度约为18.50 MIPS,解码复杂度约为2.97 MIPS;编解码全双工计算时延小于10 ms,压缩比为16:1。实验表明,以男生、女生、音乐等多种音源作为输入,系统具有良好的适应性。经主观非正式试听测试,恢复语音保留了较好的讲话人特征,无背景噪声时合成语音自然度及可懂度较好,主观评价分为4.0,达到通信质量。G.729编码器在定点DSP上的实时实现,产生出了性能价格比极高的语音编解码系统,在数字通信、保密通信、数字卫星系统、数字电路倍增设备、多媒体通信等领域有着较广泛的应用前景。

## 参 考 文 献

- [1] 糜正琨. IP网络电话技术[M]. 北京:人民邮电出版社,2000
- [2] 胡 航. 语音信号处理[M]. 哈尔滨:哈尔滨工业大学出版社,2000
- [3] 陈永彬,王仁华. 语音信号处理[M]. 合肥:中国科技大学出版社,1990
- [4] 彭启琮. TMS320C54X实用教程[M]. 成都:电子科技大学出版社,2000
- [5] ITU-T Recommendation G.729. Coding of Speech at 8 Kb/s Using Conjugate-Structure Algebraic-Code-Excited Linear-Prediction(CS-ACELP)[S], 1996
- [6] Texas Instruments. TMS320C54X DSP Reference Set, CPU and Peripherals[S], 1999
- [7] Texas Instruments. TMS320C54X DSP Reference Set, Enhanced Peripherals[S], 1999
- [8] Texas Instruments. TMS320C54X Code Composer Studio Tutorial[S], 2000

编 辑 刘文珍