

# 基于高速DG的伪随机序列及其产生研究

师奕兵, 吴月玲

(电子科技大学自动化工程学院 成都 610054)

**【摘要】**针对专用伪随机序列发生器的不足,对基于高速数据发生器的伪随机序列及其产生作了较深入的研究。阐述了伪随机序列的几种码制和产生方式,提出了基于高速数据发生器的伪随机序列设计的一般原则和方法,并给出了典型伪随机序列在高速数据发生器中的设计实现和实验结果。

**关键词** 高速数据发生器; 伪随机; 序列; 序列产生

中图分类号 TM932; TN453 文献标识码 A

## Study on the Generation of Pseudo-Random Sequence Based on High-Speed Data Generator

SHI Yi-bing, WU Yue-ling

(School of Automation Engineering, UEST of China Chengdu 610054)

**Abstract** Considering the shortage of application-specific pseudo-random sequence generator, the characteristics of pseudo-random sequence and its generation principle based on high-speed data generator are discussed in details in this paper. High-speed data generator based pseudo-random sequence generation is one of the development directions of data domain test. A few kinds of patterns of pseudo-random sequences and the methods of their generation are described first. Then the basic principle of the generation is introduced. And the implementation of typical pseudo-random sequence is presented. The experiment result is given.

**Key words** high-speed data generator; pseudo-random; sequence; sequence generation

高速数据发生器(Data Generator, DG)是数据域测试中的一种重要测试仪器,可以产生可编程并行和串行数字信号,也可产生电平和数据速率可编程的脉冲信号。高速DG模拟数字系统中的各种测试信号,从而提高工程测试处理的能力,缩短产品的设计周期和系统的集成时间,是现代电子系统开发和测试的重要工具<sup>[1-2]</sup>。在现代通信、密码、电子及自动控制中,经常需要用伪随机序列来模拟随机信号<sup>[3-5]</sup>,以往只能产生周期和非周期数据信号的DG难以满足这方面的需求,而专用的伪随机序列发生器输出伪随机序列较单一,可编程性较差。基于高速DG的伪随机序列产生,是把伪随机序列集成在高速DG模块里,将高速DG与伪随机序列发生器二者的特点充分结合起来。这是现代数据域测试仪器发展的一种趋势。

### 1 伪随机序列产生原理

伪随机序列又称伪噪声码(Pseudo Noise, PN),工程上常用二元{0, 1}序列来产生,它具有如下特点:每一周期内0和1出现的次数近似相等;每一周期内,长度为 $n$ 比特的游程出现的次数比长度为 $n+1$ 比特游程

收稿日期:2004-04-21

基金项目:国防科技预研基金资助项目(17B200212)

作者简介:师奕兵(1964-),男,博士,教授,主要从事测试信号处理和仪器设计技术方面的研究。

出现的次数多1次;序列具有双值自相关特性函数;具有尖锐的自相关函数,而互相关函数应接近于零;有足够长的码周期,以确保抗侦破、抗干扰的要求;有足够多的独立地址数,以实现码分多址的要求;工程上易于产生、加工、复制和控制等。自相关函数有2种伪随机序列:

(1) 狭义伪随机码序列<sup>[6]</sup>:

$$R_x(j) = \begin{cases} \frac{1}{p} \sum_{i=1}^p x_i^2 = 1 & j = 0(\text{模}p) \\ \frac{1}{p} \sum_{i=1}^p x_i x_{i+j} = \frac{1}{p} < 1 & j \neq 0(\text{模}p) \end{cases} \quad (1)$$

(2) 广义伪随机码序列:

$$R_x(j) = \begin{cases} \frac{1}{p} \sum_{i=1}^p x_i^2 = 1 & j = 0(\text{模}p) \\ \frac{1}{p} \sum_{i=1}^p x_i x_{i+j} = a < 1 & j \neq 0(\text{模}p) \end{cases} \quad (2)$$

$m$ 序列、Gold序列和 $M$ 序列是3种常见的二进制PN<sup>[7]</sup>。 $m$ 序列又称最大线性长度序列,序列长度为 $p=2^n-1$ ,其中 $p$ 为周期长度, $n$ 为大于1的整数级数。 $m$ 序列具有优良的自相关函数,是狭义的PN,且易于产生和复制,在扩频技术中得到广泛应用,但互相关特性不理想,是最基本的PN。Gold序列族是 $m$ 序列的复合码,是由2个码长相等,码时钟速率相同的 $m$ 序列优选对模2和构成,每改变2个 $m$ 序列相对位移就可得到一个新的Gold序列,当相对位移 $(2^n-1)$ 比特时,就可得到一族 $(2^n-1)$ 个Gold序列,再加上2个 $m$ 序列,共有 $(2^n+1)$ 个Gold序列。该序列具有三值互相关特性,而且偶次阶数序列的相关性比奇次阶数序列的相关性好。 $M$ 序列,即最长非线性移位寄存器序列,是由 $n$ 级移位寄存器产生的周期为 $N=2^n$ 的码序列。由于 $M$ 序列的数量非常大,为 $2^{2^n-1}$ 条,是 $m$ 序列、Gold序列等伪随机码难以比拟的。因此, $M$ 序列作为跳频和加密码具有极强的抗侦破能力,在现代通信中得到广泛的应用。

## 2 基于高速DG的PN产生

高速DG具有多通道标准TTL/ECL/CMOS数字逻辑输出和多通道脉冲信号输出,内时钟最高频率可达200 MHz,数据存储深度达64 Kb。利用其数据序列操作功能,高速DG数据存储的等效深度可达无限深。PN序列的产生作为一个模块集成在系统软件中,系统软件采用Borland公司的C++ Builder 6.0实现。

### 2.1 PN产生的一般原则

高速DG中PN可用反馈移位寄存器(Feedback Shift Register, FSR)产生,按反馈函数的特性FSR可分为线性与非线性两大类。

如果 $n$ 元布尔函数 $f(x_1, x_2, \dots, x_n)$ 可以表示成式(3)所示的 $n$ 个变元 $x_1, x_2, \dots, x_n$ 线性齐次函数:

$$f(X_1, X_2, \dots, X_n) = C_1 X_n + C_2 X_{n-1} + \dots + C_n X_1 \quad (3)$$

则当 $c_i=0$ 或1时,以 $f(x_1, x_2, \dots, x_n)$ 为反馈函数的移位寄存器称为线性反馈移位寄存器(Linear Feedback Shift Register, LFSR);否则,称为非线性反馈移位寄存器。式(3)中, $n$ 为该反馈移位寄存器的级。

非线性移位寄存器相比LFSR总数较多,且具有较多优越性,但实现逻辑复杂。因此,工程上常用LFSR产生PN。LFSR可用硬件实现,也可用软件实现。采用硬件生成PN时,硬件规模较大,且不易于用户修改。用软件实现具有可编程性好、灵活,易于实现算法,易更改。虽然软件产生PN的执行时间较硬件长,但随着计算机技术的发展,软件产生方法已能满足实际要求。

### 2.2 基于高速DG的PN产生方法

在高速DG中,采用软件模拟LFSR来实现伪随机二进制序列(Pseudo-Random Binary Sequence, PRBS)。高速DG不同于专用PN发生器,其主要功能是产生各种类型的数据信号,因此应用模块化的设计思想,将PRBS的产生作为整个高速DG系统的一部分来实现。由于 $m$ 序列是最常用的PRBS,也是最早应用于扩频通信的伪随机序列;此外, $m$ 序列还是研究和构造其他伪随机序列的基础,下面以高速DG中PRBS子模块实现 $m$ 序列产生为例说明基于高速DG的PN产生方法。基于高速DG产生 $m$ 序列的LFSR原理如图1所示。产生 $m$ 序

列后,通过逻辑运算可以产生Gold序列族、截短 $m$ 序列及部分 $M$ 序列等。

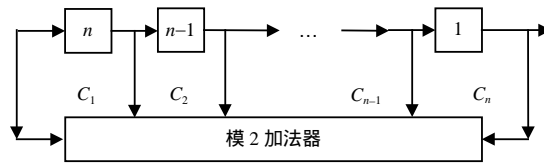


图1 基于高速数据发生器的 $n$ 级线性反馈移位寄存器

通过高速DG提供的数据编辑处理功能、频率合成技术、高速率数据码以及与其他数据域测试设备通信的功能,可以使用户更方便地完成PBRs的数据信息的分析处理,这一点是专用PN发生器无法比拟的。高速DG还提供一些随机数据特性,以便更好地满足测试的要求。同时,为了用PRBS来测试多种功能的数字系统,高速DG在不同的数据通道上提供具有相移的PRBS,可以将输入端上的并行数据转换成串行数据流。另外,高速DG还可以用序列数据产生数据源,这样就可以从数据存储器来选择需要的数据块,这种特性对于通信电路的测试是非常有用的,因为通信协议都是使用数据头后紧跟一个数据块的序列结构。基于高速DG的PN码产生是将一类PRBS集成在数据发生模块里,相当于包含了此种PRBS发生器,又可以通过编辑产生其他的PRBS。高速DG提供的数据编辑、序列操作、逻辑操作、位操作、计数器等通道之间的PRBS数据信息分析等功能是专用PN码发生器所没有的,通过这些操作可以产生其他的PRBS码型,如:将 $m$ 序列转换为Gold序列和 $M$ 序列。另外,模块化的开发方式可以使用户根据需求选取所需的PRBS。基于高速DG的PN产生使PRBS的利用价值得到提高。

### 3 应用设计

高速DG采用虚拟仪器的设计思想,整个系统主要由内嵌计算机(包括系统控制软件)、时钟单元、触发单元、模式数据产生单元、输出单元、面板控制及显示、通信接口等组成。操作系统选用Windows98,集成开发工具选择的是Borland公司的可视化C++ Builder 6.0<sup>[8]</sup>。整个系统软件包括控制软面板、图形编辑软件和底层驱动软件,其中图形编辑软件包含PRBS码的产生。

图2所示是高速DG中 $m$ 序列产生模块的流程图, $m$ 序列的反馈级数 $n=1\sim 32$ 。对于LFSR,用户可以选择最大反馈来设置 $m$ 序列,确定初始值,选择实现的通道、步进(即一位重复的长度,如当步进为3,则101111000111)以及所需的序列长度。

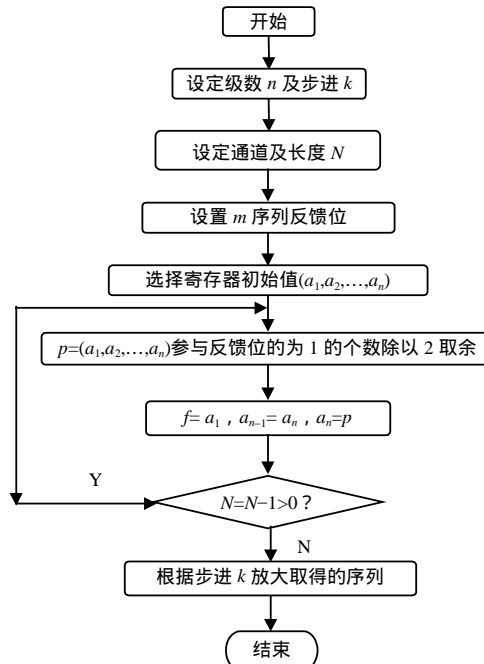


图2 高速数据发生器 $m$ 序列产生流程图

在设计PRBS子模块时,采用位段数据结构,比传统的整型数组方法大大节约了存储空间,以10级  $m$ 序列一个周期为例,采用整型数组需要10个整型变量,而采用位段只需将一个整型分解成16 bit就可以完全表示10个寄存器的信息,效率提高了约10倍。在内存使用上,动态使用内存,及时释放无效结点所占空间,是节约使用内存的关键之一。同时基于Windows98操作系统,采用C++ Builder 6.0开发环境,充分利用C++的堆栈管理机制及操作系统内核自动地管理内存,必要时还可自动虚拟内存,这样既省去了烦琐的内存控制、调用语句,又提高了程序的安全性。

高速DG产生 $m$ 序列,然后通过其编辑功能构成 $M$ 序列和Gold序列。前已述及Gold序列族是 $m$ 序列的复合码,由2个码长相等,码时钟速率相同的 $m$ 序列优选对模2和构成。 $M$ 序列则由 $m$ 序列加长构成。当然这种构成 $M$ 序列的方法不可能产生所有的 $M$ 序列,用这种方法产生的 $M$ 序列和 $m$ 序列的个数相同。高速DG提供各个通道之间的逻辑操作、位操作及串行码的转换(包括NRZ(L), RZ(L), NRZ(M), NRZ(S)等码制)。

可以通过设置最大反馈取得一部分 $m$ 序列,如表1所示。同时也可以按程序操作提示(提供1~12级的本原多项式)手动选择反馈级数和反馈位产生 $m$ 序列。

表1 高速DG产生 $m$ 序列的个数

级数	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32
序列个数	1	2	2	4	4	10	8	11	11	12	9	11	14	22	10	11	5	10	9	9	8	10	3	9	2	2	4	7	3	11	3

通过系统软件,可以用数据文件的形式将产生的图形数据、序列数据以及相关的状态存储在软盘或仪器硬盘上。使用时,调入内存,进行相关编辑后,取得所要的码型。

该模块的特点是代码量小,数据量大,且有大量循环求解过程。编译时应预设置较大的堆栈段空间,并采用Compact等模式。同时尽可能地优化算法,精简代码,使软件高速运行。

## 4 实验结果及讨论

本文所涉及的高速DG目前处于产品初样阶段,PBRs序列产生子模块已完成设计、调试。设定产生 $m$ 序列的参数如下:产生通道为DATA15,数据长度为64 Kb,级数为 $n=5$ ,初始状态为10011,步进为1。通过数字存储示波器和逻辑分析仪观察取得的 $m$ 序列,周期大小为 $2^5-1=31$ ,其中一个周期中的数据为1100111000011010100100010111110,所得结果与理论分析一致。

基于高速DG的伪随机序列产生,具有许多突出的优点:模块化的设计使用户可以方便地选择所需的伪随机序列;比使用专用的伪随机序列发生器节约成本;其数据编辑功能提高了伪随机序列的利用率。

### 参 考 文 献

- [1] Sinnesbichler F, Ebberg A, Weigel R. Generation of high-speed pseudo-random sequences using multiplex-techniques[C]. IEEE MTT-S International Symposium Digest, 1996, 3: 17-21
- [2] 陈光 禡, 王厚军, 田书林, 等. 现代测试技术[M]. 成都: 电子科技大学出版社, 2002
- [3] Stamp M, Martin C F. An algorithm for the K-error linear complexity of binary sequences with period  $2n$ [J]. IEEE Trans. on Information Theory, 1993, 39( Issue 4): 1 398-1 401
- [4] Stular M, Tomazic S. Maximum periodic correlation of pseudo-random sequences in CDMA[C]. MELECON 2000. 10th Mediterranean Electrotechnical Conference, 2000, 1: 29-31
- [5] Buls J. Construction of pseudo-random sequences from chaos[C]. Proc. 2nd International Conference on Control of Oscillations and Chaos, 2000, 3: 5-7
- [6] 肖国镇, 梁传甲, 王育民. 伪随机序列及其应用[M]. 北京: 国防工业出版社, 1985
- [7] 查光明, 熊贤祚. 扩频通信[M]. 西安: 西安电子科技大学出版社, 1990
- [8] Hollingworth J. C++ Builder 6程序设计大全[M]. 北京: 机械工业出版社, 2002