

同步脉宽调制式高分辨力ADC研究

习友宝¹, 詹惠琴², 古天祥²

(1. 电子科技大学电子工程学院 成都 610054; 2. 电子科技大学自动化工程学院 成都 610054)

【摘要】同步V/F转换器由于其输出频率的相位调制特性, 以及输出频率上限的限制, 影响了其分辨力的进一步提高。采用电荷平衡与双斜式原理相结合的同步V/F转换技术, 可提高其分辨力。该文提出一种基于双比较器定电压的同步脉宽调制新技术, 在定电压积分的基础上, 通过较高的同步时钟脉冲自动“微调”积分时间, 实现了一个周期内电荷的充分平衡。通过多周期测量, 实现了各周期内电荷动态平衡调节效果。经实验验证和测试表明, 分辨力达5位, 最小二乘法拟合线性度优于0.005%。

关键词 同步VFC; 电荷平衡; 相位调制; 同步脉宽调制; 高分辨力
中图分类号 TM933.2 **文献标识码** A

Research on Synchronous-PWM-Based High Resolution A-D Conversion

XI You-bao¹, ZHAN Hui-qin², GU Tian-xiang²

(1. School of Electronic Engineering, UEST of China Chengdu 610054; 2. School of Automation Engineering, UEST of China Chengdu 610054)

Abstract It is difficult to elevate resolution higher for Synchronous Voltage-to-Frequency Converter (SVFC) since its phase modulation characteristic and the restrict of output frequency upper limit. There are some approaches to elevate its resolution higher, for example, taking the technique of integrating charge balancing and slope voltage integral. In this paper, a novel principle and implementation technology based on synchronous Pulse-Width-Modulation (SPWM) mode via dual comparators for integral is brought forward. Its basic principle is charge balancing enough within one period via integral between two reference levels, and the integral time can be fine adjusted by higher frequency synchronous clock. Moreover, charge balancing can be dynamically adjusted within gate time by multi-periods synchronous measurement method. Verifying test indicates that its resolution is better than 5 digits, and linearity referenced to Method of Least Square better than 0.005%.

Key words SVFC; charge balancing; phase modulation; SPWM; high resolution

V/F转换器简单易用且其性能优异, 输出频率又方便远距离传输信号, 在分布式数据采集系统中得到广泛应用。然而, 常用的电荷平衡式VFC由于采用基于R、C元件的模拟定时器, 定时时间的稳定性较差, 极大影响了VFC的线性性能。对于一些高分辨力、高精度的测量, 则难以胜任。分析V/F转换器的误差来源可知, 采取诸如基于VFC实现脉宽调制的技术措施, 并采用多周期同步测量方法, 就能改善其性能^[1]。但是, 采用精确的数字定时器, 以及V/F转换的硬件同步, 即同步VFC(SVFC), 如AD652等^[2], 则是最好的解决办法。虽然SVFC具有较好的线性, 但是进一步提高其线性和分辨力仍受其工作原理上的限制。采用电荷平衡与双斜式工作原理相结合的方法^[3], 可改善其分辨力。本文在研究SVFC特性的基础上, 提出一种基于双比较器定压同步脉宽调制(SPWM)原理的设计方法。

1 电荷平衡式SVFC输出频率的畸变

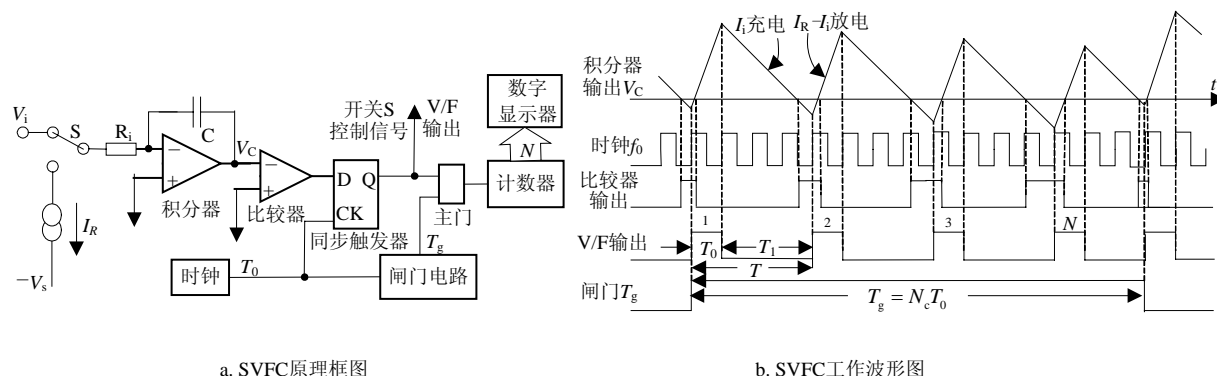
典型的电荷平衡式SVFC^[2-3]原理框图如图1a, 相应的工作波形如图1b所示, 图中表示了输出频率的相位调制关系, 及其产生的畸变。

在图1中, 参考恒流源 I_R 方向流出积分器, 当积分器接入 $+V_i(I_R$ 断开)时, 充电电流 $I_i = V_i / R_i$ 使积分器输

收稿日期: 2006-01-12

作者简介: 习友宝(1964-), 男, 博士, 副教授, 主要从事测控技术及仪器、数据采集、检测与控制方面的研究。

出负向增长,直到零点,过零比较器翻转(输出高电平)。随后的时钟脉冲触发同步D触发器,其输出(高电平)控制接通恒流源 I_R 。此时,积分器反向放电电流为 $I_R - I_i$ (设计中需满足: $I_{i\max} \leq I_R/2$)。在 $I_R - I_i$ 作用下,积分器输出正向增长,并维持一个时钟周期(T_0),完成一次电荷平衡的充放电过程。然后 I_R 断开,再回到由 I_i 进行的充电过程。最后,V/F输出脉冲宽度为 T_0 、周期为 T 的脉冲串。



a. SVFC原理框图

b. SVFC工作波形图

图1 电荷平衡式SVFC工作原理

在一次充放电过程中(即V/F输出的一个周期 T),积分电容 C 上充电所得电荷 Q_1 及放电的电荷 Q_2 分别为 $Q_1 = \int_0^T I_i dt = \bar{I}_i T = \frac{\bar{V}_i}{R_i} T$ ($\bar{I}_i = \frac{1}{T} \int_0^T I_i dt$ 和 $\bar{V}_i = \frac{1}{T} \int_0^T V_i dt$ 分别为输入电流和输入电压在 T 内的平均值)和 $Q_2 = \int_0^{T_0} I_R dt = I_R T_0$ 。 Q_1 、 Q_2 只存在近似相等关系, $Q_1 \approx Q_2$,即 $\bar{I}_i \approx I_R T_0 / T$ 。由于 T 总是 T_0 的整数倍(设为 k),当 $\bar{I}_i \neq I_R / k$ 时,则 $Q_1 \neq Q_2$,因而 $\Delta Q = Q_1 - Q_2$ 必然产生电荷积累效应。当 $I_R / k < \bar{I}_i < I_R / (k-1)$ 时, $\Delta Q > 0$,则V/F输出将朝着减小平衡周期的方向变化,积分器输出波形往下“飘移”。经过若干个周期以后,最终使 T 减少了一个时钟周期 T_0 (如图1b),V/F输出的瞬时频率产生了突变,其输出频率的相位受 \bar{I}_i 调制,相邻两次频率突变的时间间隔称为一个“调制周期”。显然,当 $I_R / (k+1) < \bar{I}_i < I_R / k$ 时,最终将使 T 增加一个时钟周期 T_0 。

SVFC由于输出脉冲与时钟周期同步,可以方便地实现对其输出频率的同步测量。在图1中,设闸门时间为 $T_g = N_c T_0$,在 T_g 内计数器计得的V/F输出脉冲数(即周期数)为 N ,假设 T_g 内包含有 n 个调制周期,并实现了电荷充放电的完全平衡,则有:

$$T_g = NT \pm nT_0 \quad (1)$$

而充电电荷 Q_1 及放电电荷 Q_2 分别为:

$$Q_1 = \int_0^{T_g} I_i dt = \bar{I}_i (NT \pm nT_0) = \bar{I}_i NT \left(1 \pm \frac{nT_0}{NT} \right) \quad (2)$$

$$Q_2 = \int_0^{NT_0} I_R dt = I_R NT_0 \quad (3)$$

由 $Q_1 = Q_2$ 可得V/F输出频率为:

$$f = \frac{N}{T_g} = \frac{N}{NT \pm nT_0} = \frac{1}{T} \frac{1}{1 \pm \frac{nT_0}{NT}} \approx \frac{\bar{I}_i}{T_0 I_R} \left(1 \mp \frac{n\bar{I}_i}{NI_R} \right) \quad (4)$$

式中表示了输出频率与 \bar{I}_i 存在非线性关系。当 \bar{I}_i 较小、时钟频率较高(计数值 N 大、 T_0 小、 T 大)时,非线性误差较小。在不考虑非线性项的情况下,则 $\bar{I}_i = (I_R / N_c) N$ 或

$$\bar{V}_i = (R_i I_R / N_c) N = eN \quad (5)$$

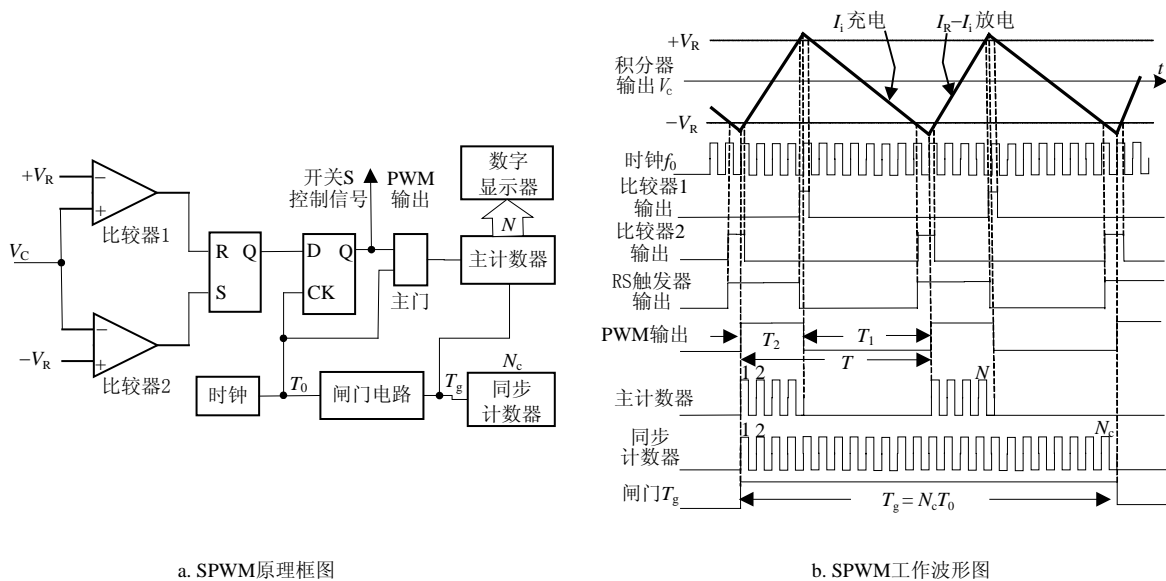
式中 $e = R_i I_R / N_c$ 为刻度系数,单位为“V/字”。

从式(4)和式(5)可见,SVFC输出最高频率为时钟周期的一半(相应地 $I_{i\max} \leq I_R / 2$),提高时钟频率有利于减小非线性误差,并提高分辨力,但是时钟频率的提高受到积分器额定充放电电流的限制,影响了其测量精度和分辨力的进一步提高。

2 SPWM实现高分辨力ADC的设计

上述SVFC在计数闸门内的 N 个电荷平衡周期结束时, 可能存在的剩余电荷是产生测量误差的根本原因。为提高测量分辨力和精度, 必须使V/F在一次测量过程中实现电荷的完全平衡。为此, 文献[3]给出了一种“电荷平衡·斜坡式”方法, 即在测量闸门结束时, 采用很小的参考电流($I_R/10^n$)使剩余电荷完全放电, 并测量其相应的时间, 可提高分辨力。

本文提出的基于双比较器定压同步脉宽调制(SPWM)原理的基本思想是, 使每个充放电周期内电荷“尽可能”地平衡, 减少各个周期内的剩余电荷积累。积分器输出后的原理框图如图2a, 工作波形如图2b所示。



a. SPWM原理框图

b. SPWM工作波形图

图2 基于双比较器定压同步脉宽调制原理

在图2中, 积分器输出波形被限定在比较器1、2的比较电平 $+V_R$ 、 $-V_R$ 之间, 当越过比较电平后, 在下一个时钟脉冲到来时, PWM输出与时钟脉冲同步。这样, 在定电压积分的基础上, 又能根据时钟脉冲“微调”积分时间, 在一次充放电周期内, 可实现充放电的充分平衡。于是, $\bar{I}_1 T_1 = (I_R - \bar{I}_1) T_2$, 即 $\bar{I}_1 = (T_2 / (T_1 + T_2)) I_R = (T_2 / T) I_R$, 或

$$\bar{V}_1 = (T_2 / T) R_1 I_R \quad (6)$$

式(6)表示在一次充放电周期 T 内, 输入电压平均值与输出脉冲占空比成正比。虽然, SPWM仍然存在与SVFC同样的“相位调制”, 但当时钟周期足够小时, 由于相位调制产生的 $\pm T_0$ 个时钟周期的调整, 既可在 T_1 也可在 T_2 期间(当发生在 T_2 期间时, 周期 T 同时增大或减小一个 T_0), 并且, 电荷放电复位时间 T_2 不再是单一时钟周期, 时钟频率可以很高, 同时, 也降低了对积分器动态响应(带宽)的要求。

采用计数器多周期平均测量原理, 即可对式(6)实现平均测量^[4], 如图2所示。则有:

$$\bar{\bar{V}}_1 = \frac{\bar{T}_2}{T} = \frac{\frac{1}{n} \sum_{i=1}^n T_{2(i)}}{\frac{1}{n} \sum_{i=1}^n T_{(i)}} R_1 I_R = \frac{N T_0}{N_c T_0} R_1 I_R = e N \quad (7)$$

式中 n 为测量闸门时间 $T_g = N_c T_0$ 内, 所含充放电周期 T 的个数, $e = R_1 I_R / N_c$ 为刻度系数, 单位为“V/字”。

$\bar{\bar{V}}_1$ 表示测量时间 T_g 内对各周期 T 内平均值 \bar{V}_1 的平均, 因此具有二次平均效果。计数值 N 、 N_c 均与时钟同步, 计数器无计数量化误差。与SVFC方式相比, 时钟频率可以大大提高, 在相同闸门时间内, N_c 值得到提高, 则刻度系数 e 减小。因此, 大大提高了测量分辨力和测量精度。式(7)为基于上述SPWM原理的ADC基本关系式, 为确定刻度系数, 可采用校准的方法^[1, 5]。

(下转第199页)

有很好应用价值。

参 考 文 献

- [1] Nandi A K, Azzouz E E. Automatic analogue modulation recognition[J]. Signal Processing, 1995, 1(46): 211-222.
- [2] Jondral F. Automatic classification of high frequency signals[J]. Signal Processing, 1985, 10(3):177-190.
- [3] Gardner W. Spectral correlation of modulated signals: PART I - analogue modulation[J]. IEEE Trans- COMM, 1987, 35(6):584-594.
- [4] Gardner W, Brown W, Chen Chih-Kang. Spectral correlation of modulated signals: PART I - digital modulation[J]. IEEE Trans-COMM, 1987, 35(6):595-601.
- [5] Chan Y T, Gadbois L G. Identification of the modulation type of a signal[J]. Signal Processing, 1989, 1(16): 149-154.
- [6] Taira S, Murakami E. Automatic Atlantic City classification analogue modulation signals by statistical parameters[C]// Military Communications Conference Proceedings 1999, Atlantic City, 1999.
- [7] Papoulis A. Probability, random variables, and stochastic processes[M]. New York: McGraw-Hill, 1965.
- [8] 范海波, 陈 军, 曹志刚. AWGN信道中非恒包络信号SNR估计算法[J]. 电子学报, 2002, 30(9): 1369-1371.

编 辑 刘文珍

(上接第195页)

SVFC与SPWM大大降低了对比较器时间响应的要求, 因为从“跨越点”到时钟脉冲的到来有一小段的“缓冲”时间, 同时比较器的偏移也不会引起转换误差(它只使积分器输出波形“上移”或“下移”一个 V_{os})。但是, 积分器的性能影响较大, 比如, 在一次平衡周期内, 由积分器失调电压 V_{os} 和偏置电流 I_B 引起的不平衡电荷为 $\Delta Q = \int_0^{T-T_1} ((V_{os}/R_i) + I_B) dt$ 。此外, 积分电阻、恒流源、模拟开关漏电流、积分电容的介质损耗、积分器的输入阻抗、增益等, 以及输入通道的放大器非理想特性都是测量误差的影响量(时钟频率只要求测量闸门时间内的短期稳定度), 其中积分器的非理想特性是系统非线性误差的主要因素(详细分析略, 可参阅文献[6])。在SPWM中, 由于采用了多周期的平均测量, 使得各充放电周期受各种因素影响产生的变化具有抵消作用, 即实现各周期的动态电荷平衡。通过对零点和刻度系数 e 的校准, 可减小系统误差, 而且SPWM输出及同步闸门均与时钟同步, 计数器不存在计数量化误差, 因此具有很高的分辨力。

3 结 论

基于SPWM设计的ADC应用在某研究院的高精度航空测试项目SBXXX数据采集与处理系统中, 经过精心设计与反复调试, 选用时钟频率 $f_0 = 10 \text{ MHz}$ 、闸门时间 $T_g = 100 \text{ ms}$ 时, 实验室检定(测试数据略)分辨率达 $1/10^5$, 最小二乘法拟合线性度优于0.005%。现场运行的抗干扰性、可靠性好。

参 考 文 献

- [1] 习友宝, 古 军, 詹惠琴. 基于VFC实现脉宽调制式A/D转换技术的研究[J]. 电测与仪表, 2005 (10), 37-39.
- [2] ANALOG D I. Monolithic synchronous voltage-to-Frequency converter AD652, <http://www.analog.com>, 2004 -10-12
- [3] 陈杰美, 古天祥. 电子仪器[M]. 北京: 国防工业出版社, 1986.
- [4] 胡国成. 函数量均值和均值函数量的不确定度[J]. 计量技术, 2001(3): 45-46.
- [5] XI Y B, GU T X. Real time self-calibration of digital measurement system[C]// 2005 International Conference on Communication, Circuits And Systems, Hong Kong, May 2005: 1362-1365.
- [6] 叶 林, 李昌禧, 张 杰, 等. 电压-频率转换电路的动态特性分析及求解[J]. 仪表技术与传感器, 2002(6): 41-42.

编 辑 徐安玉