

SoC中IP核间互联总线完整性故障测试模型

张金林¹, 沈绪榜^{1,2}, 陈朝阳¹

(1. 华中科技大学图像识别与人工智能研究所教育部重点实验室 武汉 430074; 2. 西安微电子技术研究所 西安 710054)

【摘要】在对互联总线信号完整故障发生原理进行详细分析的基础上,提出了一种有效的互联总线信号完整性故障激励检测模型——HT模型。仿真结果表明该模型在故障覆盖率和测试矢量的有效性方面分别比已有的最大激励串扰故障模型和多重跳度模型有较大的改善。

关键词 信号完整性故障模型; IP核间互联总线; 片上系统
中图分类号 TP393.03 文献标识码 A

A New Fault Model for Testing Signal Integrity in SoCs

ZHANG Jin-lin¹, SHEN Xu-bang^{1,2}, CHEN Chao-yang¹

(1. Institute of Image Recognition and Artificial Intelligence, the Key Lab of Ministry of Education,

HuaZhong University of Science and Technology Wuhan 430074; 2. Xi'an Microelectronic Technology Institute Xi'an 710054)

Abstract Based on the in-depth research of the property of crosstalk fault, we presented a more efficiency Half Transition (HT) model to detecting signal integrity fault in System-on-Chip (SoC) interconnects between IP cores. In comparison with Maximal Aggressor Fault (MAF) model and Multiple Transition (MT) model, this HT model can achieve 100% faults coverage and need less test pattern. The result of theoretic analyses shows the HT model's excellence in comparison with MAF model in fault coverage and with to MT model in test pattern's efficiency.

Key words half transition model; signal integrity; system-on-chip

目前,在片上系统(System-on-Chip, SoC)的设计中,IP核已经被大量使用。由于基于IP核的设计方法使核间存在大量的互联总线、IC制造工艺的不断提高(已进入90 nm时代)和芯片工作频率的飞速变化(已进入GHz时代),IP核间互联总线的信号完整性问题成为IC设计和测试工程师必须要面对的问题之一。信号之间的串扰可以通过采取特殊的制造技术^[1-2]和分析工具^[3],使其对系统性能的影响最小。然而这些手段只是在系统芯片制造前采取的减小信号之间发生串扰故障的方法,对制造过程出现的由于制造工艺参数随机变化而导致的介质不均、传输线本身的长宽及线间距离不准等影响信号完整性的因素,在制造前是无法预计的。因此,已有的减小串扰故障的方法不能保证在系统芯片物理实现后一定不发生串扰故障。基于此,必须有一种信号完整性故障激励模型能够把潜在的信号完整性问题激励并检测出来。

对IP核间互联总线进行信号完整性测试的前提

是要有合理的激励检测模型,文献[4]提出的最大激励串扰故障(Maximal Aggressor Fault, MAF)模型是一种相对简单的信号完整性激励检测模型。而文献[5]给出了非MAF模型的测试矢量却能产生比MAF模型测试矢量更为严重的信号完整性问题,从而证明了MAF模型的不完整性。文献[6]提出了一种所谓的多重跳度(Multiple Transition, MT)模型,可以确保潜在的信号完整性故障被全部(100%故障覆盖率)检测出来。而实际上,通过分析发现这种测试模型存在大量的测试矢量冗余。本文提出了一种信号完整性故障(Half Transition, HT)模型。在保证信号完整性故障覆盖率达到100%的前提下,使用比MT更少的测试矢量就可以完成对各种信号完整性故障的激励检测。

1 HT模型

1.1 MA模型

MA故障激励检测模型是一种被广泛研究的信

号完整性故障激励检测模型。在MA模型中,信号完整性受影响的传输线称为V线(Victim Line),而施加影响的信号传输线为A线(Aggressor Lines)。其基本假设为:当所有相邻的A线上的信号同时在一个方向发生翻转(如:0→1),而V线上的信号保持静态(如:0或1)时,V线上会产生最大的跳变性串扰;而当所有相邻的A线上的信号同时在一个方向发生翻转(如:0→1),而V线上的信号在反向翻转(如:1→0)时,V线上会产生最大的延时性串扰。基于以上的准则和测试矢量的施加顺序,测试N总线所需的测试矢量数为6N。MA模型认为其所有的测试矢量都可以在相应的被测信号传输线(V线)上产生最为严重的信号完整性问题,故在MA模型测试矢量激励下没有发生完整性故障的电路,其工作时就不可能发生故,因此,MA模型的故障覆盖率为100%。然而,文献[5]证明了非MA模型的测试矢量也可产生比MA模型更严重的完整性串扰,这是由于MA模型主要考虑了互联线间的电容性串扰(在低频时)。而当考虑到互联线间的电感性串扰(高频时)时,MA模型的假设不再正确,故其不能确保潜在的完整性故障一定会被MA模型测试矢量所激励检测出来。

1.2 MT模型

由于MA模型的不完备性,许多新的测试模型(伪随机、加权随机和耗尽型等)被提出。其中耗尽型的测试故障覆盖率可以达到100%,但这种测试方法的测试时间太长,并且其中有些测试矢量不可能在V线上产生较强的完整性故障(如A线保持静态常值时的测试矢量)。基于此,文献[6]提出了一种新的MT模型,其对测试矢量集的定义为:施加在A线上的测试矢量对必须同时发生翻转,而施加在V线上的激励可以保持静态或翻转。三总线系统中MT模型完成信号完整性故障测试所需的测试矢量对如表1所示。表1中中间线为V线而其余为A线,由MT和MA模型对测试集的定义可以看出,MA模型的测试矢量集只是MT模型测试矢量集的子集。对于m总线系统,MT模型测试完成所有信号传输线的信号完整性故障所需的测试矢量数 $N_p = m \times 2^{m+1}$ 。可见随着总线数的增加,所需的测试数将成指数级增加。然而,文献[5]的仿真结果指出,距离V线越远的A线上的信号变化对V线上传输的信号完整性影响越小。于是可以在m总线系统中,通过选择临近被测V线的k(k=m或k<<m)根信号线作为施加影响的A线,此时所需的测试矢量总数 $N_p = k \times 2^{k+1}$ 。通过选择不同的k,测试者可以在测试时间和测试精度

之间进行折衷。

表1 3总线系统中MT模型和HT模型(加粗部分)所需的测试矢量

中间信号线 为静态0的 测试矢量	中间信号线 发生0→1 翻转时的测 试矢量	中间信号线 为静态1的 测试矢量	中间信号线 发生1→0 翻转时的测 试矢量
0 0 0	0 0 0	0 1 0	0 1 0
1 0 1	1 1 1	1 1 1	1 1 0
0 0 1	0 0 1	0 1 1	0 1 1
1 0 0	1 1 0	1 1 0	1 0 0
1 0 0	1 0 0	1 1 0	1 1 0
0 0 1	0 1 1	0 1 1	0 0 1
1 0 1	1 0 1	1 1 1	1 1 1
0 0 0	0 1 0	0 1 0	0 0 0

实际上,MT模型在提供了100%故障覆盖率的同时也存在大量的测试矢量冗余,并且其没有给出参数k的具体选择标准。正是基于这两点,本文提出了一种新的信号完整性故障测试模型:HT模型。

1.3 MT模型的不足

由于IP核间传输线的信号完整性问题(甚至故障)是由于互联线间通过寄生电容和寄生电感发生信号串扰而引进的。而寄生电容和寄生电感的产生具有对称性,同时由于传输线各自的分布电阻R、电感L和电容C以及两线间的寄生电感的互感系数寄生电容(M_1, M_2)和(C_{c1}, C_{c2})的影响。在深亚微米制造技术中,由于线间距的减小、信号线的高宽比的增加以及层间距离不断减小等因素的影响, C_{c1} 和 M_1 成为影响信号完整性的主要因素^[6-7]。而对于信号线V而言,信号线 A_1 和 A_2 上相同的信号变化(如1→0)对其影响是同样的,这是由V线与线 A_1 以及V线与 A_2 之间相同的 C_{c1} 和 M_1 而决定的。以3线总线系统为例,中间的信号传输线为V线而其余为A线,则施加测试矢量对1:(0 0 1→1 0 0)以及测试矢量对2:(1 0 0→0 0 1)对V线上信号的完整性影响效果是同样的。这是因为对中间信号线而言,测试矢量对1分别在其左边和右边同时发生了一次0→1和1→0的信号翻转,而测试矢量对2分别在其左边和右边同时发生了一次1→0和次0→1的信号翻转,依据对称性原则,测试矢量对1和2对V线的信号完整性影响是相同的。推广之,可以得出信号完整性问题的对称性规律:距离V线相同距离的A线上发生的相同信号翻转对V线上传输的信号完整性影响是相同的。而MT模型则没有考虑这一事实,因此其测试矢量集中存在大量的测试对的冗余。表2所示是5总线系统中中间信号线为静态0时,MT模型所需的测试矢量集。

表2 五总线系统中中间信号线为静态0时量MT模型所需的测试矢量集

测试矢量 对序号	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
A线(施加影响的线)	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1	0
A线(施加影响的线)	0	1	0	1	0	0	1	0	1	0	0	1	0	1	0	0
V线(被影响的线)	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
A线(施加影响的线)	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
A线(施加影响的线)	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1

依据信号完整性问题的对称性规律并观察上表可以看出:对于中间信号线为V线而言,序号为(1,8)、(2,4)、(3,12)、(5,10)、(7,14)以及(11,13)的测试矢量对是相互冗余的。

1.4 HT模型的原理

在N总线系统中,由于测试每一个V线时需要其分别处于四种状态:静态“0”和“1”以及0→1和1→0的翻转。而在每一个状态下,其余的N-1根A线的所有翻转的状态组合为 2^{N-1} 。实际上可以把其分成两类:具有本身对称性的测试矢量和非本身对称性的测试矢量。具有本身对称性的测试矢量的特点为:以V线为对称轴,矢量对称翻转后仍为其本身的测试矢量,这种矢量在测试矢量集中具有不可替代性,其个数为 $2^{(N-1)/2}$,如表2中序号为0、6、9、15的测试矢量都具有这种特性。非本身对称性的测试矢量具有两两矢量间的相互冗余性,其个数 $V_{red} = 2^{N-1} - 2^{(N-1)/2}$,而使用其中的 $S = V_{red}/2$ 个矢量即可完成测试。HT模型的基本思想为:在测试矢量集中使用具有本身对称性的测试矢量和非本身对称性的测试矢量中去除冗余的部分。因此,在HT模型中测试每一个V线在每一状态下线所需的测试对为 $2^{(N-1)/2} + S$,即 $2^{N-2} + 2^{(N-3)/2}$,如表2中阴影部分所示。故测试每一V线在四种状态下所需的测试矢量为 $4 \times (2^{N-2} + 2^{(N-3)/2})$ 。因此使用HT模型测试一个N总线系统所有的信号完整性故障所需的测试矢量为: $N_{HT} = N(2^N + 2^{(N+1)/2})$ 。由于 N_{HT} 随着N的增加而成指数级的增加,这使所需测试矢量数十分惊人。但仿真结果表明^[5]:离V线较远的A线上信号的变化对被测V线上信号完整性故障是否发生没有太大的影响。因此,可以通过选择距离V线较近的K-1根信号传输线作为A线,此时的 N_{HT} 为 $K(2^K + 2^{(k+1)/2})(K \leq N \text{ 或 } K \ll N)$ 。通过选择不同的

K,测试者可在测试时间和测试精度中间进行折衷。

2 HT模型和MT模型效率的比较

由于HT模型所需的测试矢量是MT模型的子集同时又保持和MT模型同样的100%故障覆盖率,在m线总线系统中,MT模型测试完成所有信号传输线的信号完整性故障所需的测试矢量数 $N_{MT} = m \times 2^{m+1}$,而使用HT模型所需的测试矢量数为: $N_{HT} = m(2^m + 2^{(m+1)/2})$ 。表3给出了二者在不同总线系统中所需测试矢量的比较。

表3 两种测试模型测试效率比较

模型所需测试矢量数	3总线系统	5总线系统	7总线系统	9总线系统
MT模型 N_{MT}	48	320	1792	9216
HT模型 N_{HT}	36	200	1008	4896
$\frac{N_{HT}}{N_{MT}} / (\%)$	75	62.5	56.25	53.125

由表3可以看出,HT模型所需的测试矢量总数较MT模型有较大的减少,这可以进一步减少测试时间和测试成本。

3 结论

本文通过对互联总线信号完整故障发生原理进行详细分析的基础上,得出了其具有的对称性特性。提出了HT模型来完成互联总线信号完整性故障的激励检测,这种模型在保证100%故障覆盖率的前提下,比已有的模型(如MT模型)更有效。

参考文献

- [1] Avant! Corporation. Star-hspice manual[P]. 2001.
- [2] ZHOU H, WANG D F. Global routing with crosstalk constrains[C]//Proceedings International Conference on Computer Design VLSI in Computers and Processors. San Jose, CA: [s. n.], 1996: 310-315.
- [3] RAHMAT K, NEVES J, LEE J. Methods for calculating coupling noise in early design: a comparative analysis[C]//Proceedings International Conference on Computer Design VLSI in Computers and Processors. H. Kawaguchi: IEEE Computer Society, 1998: 76-81.
- [4] CUVIELLO M, DEY S, BAI X, et al. Fault modeling and simulation for crosstalk in system-on-chip interconnects[C]//IEEE/ACM International Conference on Computer-Aided Design. Washington DC: IEEE Computer Society, 1999: 297-303.

(下转第631页)

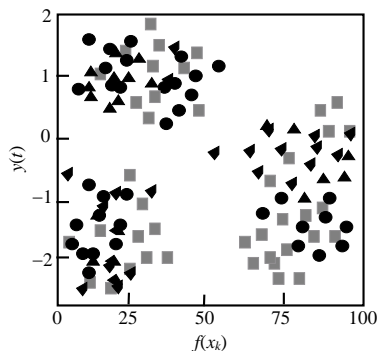


图4 用HCM聚类实现的数据分布

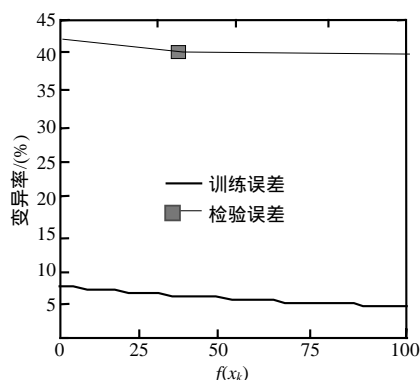


图5 训练数据和检验误差曲线

4 结束语

本文提出了一个作为并行结构的离散模糊神经网络即多级离散模糊神经网络及其稳定性的实现方

法。HCM聚类可帮助构建组织优良有效的模型。处理信息颗粒的优化问题最重要的思想是通过利用聚类和进化计算。实验结果表明,在处理大量的数据集时,具有全局稳定的多级离散神经网络是可以快速完成信息处理的有效模型。

参考文献

- [1] 刘保韶. 随机规划与模糊规划[M]. 北京: 清华大学出版社, 1998.
- [2] 张智星. 神经—模糊与软计算[M]. 西安: 西安交通大学出版社, 2000.
- [3] TANA K C. Global exponential stability of discrete-time neural networks for constrained quadratic optimization[J]. Neurocomputing Neurocomputing, 2004, (56): 399-406.
- [4] SUNG K O, WITOLD P, HO S. Rule-based multi-FNN identification with the aid of evolutionary fuzzy granulation [J]. Knowledge-Based Systems, 2002, (17): 46-53.
- [5] JIN C B. Weighted fuzzy pattern matching[J]. Fuzzy Sets and Systems, 1988, 28: 313-331.
- [6] CHEN J Q, XI Y G. et al. On-line identification of nonlinear systems using fuzzy mode[J]. Journal of Acta Automatica Sinica, 1998, 24(1): 90-93.
- [7] BARABANOV N E, PROKHOROV D V. Stability analysis of discrete-time recurrent neural networks[J]. IEEE Trans. on Neural Networks, 2002, 13(2): 292-303.
- [8] XIA Y, WANG J. Global exponential stability of recurrent neural networks for solving optimization and related problems[J]. IEEE Trans. Neural Networks 2000, 11(4): 1017-1022.

编辑 刘文珍

(上接第613页)

- [5] CAO Y. Effective on-chip inductance modeling for multiple signal lines and application to repeater insertion[J]. IEEE Transaction on VLSI Systems, 2002, 10(6): 799-805.
- [6] MOHAMMAD H T, AHMED N, NOURANI M. Testing SoC interconnects for signal integrity using extended JTAG architecture[J]. IEEE Trans CAD of IC and Syst, 2004, 23(5): 800-811.

- [7] NORDHOLZ P, TREYTANAR D, OTTERSTEDT J, et al. Signal integrity problems in deep submicron arising from interconnects between cores[C]// Proceedings IEEE VLSI Test Symposium. Washington, DC, USA: IEEE Computer Society, 1998: 28-33.

编辑 漆蓉