

进位保留阵列乘法器的一种内建自测试

杨德才, 陈光祜, 谢永乐

(电子科技大学自动化工程学院 成都 610054)

【摘要】对进位保留阵列乘法器提出了一种内建自测试方案。设计实现了采用累加器生成测试序列和压缩响应, 并提出了一种改进的测试向量生成方法。分析与实验结果表明, 该方案能实现非冗余固定型故障的完全覆盖。由于乘法器在数据通路中常伴有累加器, 该方案通过对已有累加器的复用, 作为测试序列生成和响应压缩, 减少了硬件占用和系统性能占用, 同时具有测试向量少、故障覆盖率高的特点。

关键词 内建自测试; 进位保留阵列乘法器; 可测性设计; 伪穷举测试

中图分类号 TN 407

文献标识码 A

A Built-in Self-Test Scheme for Carry Save Array Multiplier

YANG De-cai, CHEN Guang-ju, XIE Yong-le

(School of Automation Engineering, University of Electronic Science and Technology of China Chengdu 610054)

Abstract A built-in self-test scheme is presented for a carry save array multiplier in which an accumulator is designed as a test pattern generator and a response compactor. A modified deterministic test sequence is deduced. Analysis and Experiment results show that all the non-redundant stuck-at faults can be covered. As in current Very Large Scale Integration (VLSI) circuits accumulators commonly exist with multipliers, this scheme can lead to minimum hardware overhead and performance degradation by reusing available accumulators to generate test vectors and compact test responses. Moreover, this scheme can achieve the goal of short test sequences and high fault coverage.

Key words built-in self-test; carry save array multiplier; design for testability; pseudo-exhaustive test

阵列乘法器因高度规则结构和高效处理能力而应用较多, 但因高度集成与设计优化, 其测试变得越来越困难。而内建自测试(Built-In Self-Test, BIST)避免了使用昂贵的外部测试设备, 且能真速(At-Speed)测试, 测试故障覆盖率高, 比较有效地解决了内部节点可达性差的问题, 该方法得到了广泛的应用^[1]。

虽有不少对乘法器测试的报道, 但在内建自测试方面比较有限^[2-4]。在文献[2-4]中, 普遍采用计数器作为伪穷举测试生成, 测试向量未能达到对所有非冗余固定故障的完全覆盖。本文通过对进位保留乘法器结构的分析, 实现了对数字电路中乘-累加单元中已有累加器的复用来生成测试向量与压缩响应, 以减少硬件占用与性能占用, 并提出了一种改进的测试方法。该方案不需要对乘法器作特别的可测性设计, 具有测试向量少、故障覆盖率高的特点。

1 结构与测试原理

如图1所示, 整个进位保留阵列乘法器有 $m+1$ 行及 n 列, 图中 PP_{ij} 表示水平输入乘数的 b_i 位与垂直输入的被乘数 a_j 位的“与”运算。考虑到规则化, 所有的加法都采用全加器(图中用F表示)。每个加法器单元 C_{ij} (位于第 i 行第 j 列, 这里 i 与 j 分别为从上到下与从右到左的方向)的输入和输出可以表示为序列 $\langle x, y, z \rangle$ 及 $\langle s, c \rangle$ 。其中, x 、 y 、 z 分别表示对角、水平与垂直方向; s 、 c 分别表示输出及进位输出; $\langle x, y, z \rangle$ 表示加法器输入的一个状态。

伪穷举测试既避免了穷举测试的庞大测试集又具有很高的故障覆盖, 特别适合于具有位片(Bit-Slice)结构, 如加法器、乘法器等的测试^[5]。分析可知乘法器某些单元存在固有的不可达输入状态, 如 $C_{1, n-2}$ 单元不会有 $0x1$ 的输入(x 表示0或1)。从测试方面来看, 若某单元不可测故障的出现是因某些不可

收稿日期: 2006-05-15

基金项目: 国家自然科学基金资助项目(90407007)

作者简介: 杨德才(1974-), 男, 博士生, 主要从事大规模数字集成电路测试方面的研究。

达输入状态而引起,这种故障就视为冗余故障。表1给出了伪穷举位数 k 分别为3、4、5时加法器不可达的输入状态。表中未指明的条件表示对 $k=3,4,5$ 都成立。

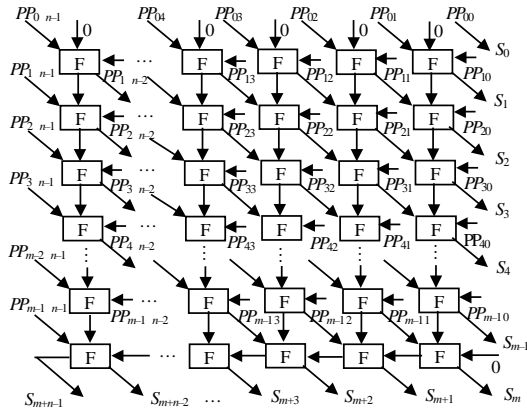


图1 进位保留阵列乘法器

为了覆盖加法器的所有输入组合,本文从乘法器的主输入考虑,表2给出了加法器单元状态所对应的主输入,其所考虑的原则是主输入中用尽量少的0来实现。为简洁起见,表中未列出的主输入都取值为1,其中符号“ ϕ ”表示输入状态不会出现。假设乘法器水平和垂直方向输入序列分别为 H 和 V ,从表2可知,测试序列集 H 包含三种序列,分别为输入位全1,输入位中只包含一个0,输入中只包含相邻的两个0。测试序列集 V 包含两种序列,分别为输入位全1,输入位中只包含一个0。把这种测试集生成的测试称为(Modified Pseudo- Exhaustive Test, MPET),而前述的 k 位伪穷举测试称为PET(Pseudo-Exhaustive Test, MPET)。下面将说明用简单的累加构造实现测试集 H 和 V 。

表1 不可达的输入状态 $\langle x,y,z \rangle$ ($k=3,4,5$)

输入 ($n*m$)	$\langle 001 \rangle$	$\langle 010 \rangle$	$\langle 011 \rangle$	$\langle 100 \rangle$	$\langle 101 \rangle$	$\langle 110 \rangle$	$\langle 111 \rangle$
8*8	$C_{i,6}(i=0\sim 6)\{k=3\},$ $C_{i,5}(i=4\sim 6)\{k=3\},$ $C_{1,6}C_{0,j}(j=0\sim 6)$	$C_{7,0}$	$C_{7,j}(j=1\sim 4)$ $\{k=3\},$ $C_{1,6}C_{7,0}C_{7,6}$ $C_{0,j}(j=0\sim 6)$	None	$C_{0,j}(j=0\sim 6)$	$C_{i,6}(i=3\sim 6)\{k=3\},$ $C_{i,5}(i=4\sim 6)\{k=3\},$ $C_{7,0}$	$C_{7,0}$ $C_{0,j}(j=0\sim 6)$
8*16	$C_{i,6}(i=0\sim 14)\{k=3\},$ $C_{i,5}(i=4\sim 14)\{k=3\},$ $C_{1,6}C_{0,j}(j=0\sim 6)$	$C_{15,0}$	$C_{15,j}(j=1\sim 4)\{k=3\},$ $C_{1,6}C_{15,0}C_{15,6}$ $C_{0,j}(j=0\sim 6)$	None	$C_{0,j}(j=0\sim 6)$	$C_{i,6}(i=3\sim 14)\{k=3\},$ $C_{i,5}(i=4\sim 14)\{k=3\},$ $C_{15,0}$	$C_{15,0}$ $C_{0,j}(j=0\sim 6)$
16*8	$C_{i,14}(i=0\sim 6)\{k=3\},$ $C_{i,13}(i=4\sim 6)\{k=3\},$ $C_{1,14}C_{0,j}(j=0\sim 14)$	$C_{7,0}$	$C_{7,j}(j=8,10$ $\sim 12)\{k=3\},$ $C_{1,14}C_{7,0}C_{7,14}$ $C_{0,j}(j=0\sim 14)$	None	$C_{0,j}(j=0\sim 14)$	$C_{i,14}(i=3\sim 6)\{k=3\},$ $C_{i,13}(i=4\sim 6)\{k=3\},$ $C_{7,0}$	$C_{7,j}(j=4\sim 7)$ $\{k=3\},$ $C_{7,j}(j=1\sim 3)$ $\{k=3,4\}$ $C_{7,0}C_{0,j}$ $(j=0\sim 14)$
16*16	$C_{i,14}(i=0\sim 14)\{k=3\},$ $C_{i,13}(i=4\sim 14)\{k=3\},$ $C_{1,14}C_{0,j}(j=0\sim 14)$	$C_{15,0}$	$C_{15,j}(j=2\sim 4,$ $10\sim 12)\{k=3\}$ $C_{1,14}C_{15,0}C_{15,14}$ $C_{0,j}(j=0\sim 14)$	None	$C_{0,j}(j=0\sim 14)$	$C_{i,14}(i=3\sim 14)\{k=3\},$ $C_{i,13}(i=4\sim 14)\{k=3\},$ $C_{15,0}$	$C_{15,0}$ $C_{0,j}(j=0\sim 14)$
24*24	$C_{i,22}(i=0\sim 22)\{k=3\},$ $C_{i,21}(i=4\sim 22)\{k=3\},$ $C_{i,10}(i=15\sim 22)\{k=3\},$ $C_{i,5}(i=19\sim 22)\{k=3\},$ $C_{22,2}C_{22,3}C_{22,4}\{k=3\},$ $C_{23,2}C_{23,3}C_{21,2}\{k=3\},$ $C_{1,22}C_{0,j}(j=0\sim 22)$	$C_{20,j}C_{21,j}$ $(j=0\sim 2)$ $\{k=3\},$ $C_{22,2}C_{23,2}$ $\{k=3\},$ $C_{23,0}$	$C_{23,j}(j=1\sim 5,$ $10\sim 12,18\sim 20)$ $\{k=3\},$ $C_{1,22}C_{23,0}C_{23,22}$ $C_{0,j}(j=0\sim 22)$	$C_{23,2}$ $C_{23,3}$ $\{k=3\}$	$C_{i,3}(i=19\sim 23)$ $\{k=3\},$ $C_{19,j}C_{20,j}(j=0\sim 2)$ $\{k=3\},$ $C_{0,j}(j=0\sim 22)$	$C_{i,22}(i=3\sim 22)\{k=3\},$ $C_{i,21}(i=4\sim 22)\{k=3\},$ $C_{i,10}(i=15\sim 22)\{k=3\},$ $C_{20,3}C_{21,j}C_{22,j}(j=3\sim 5)$ $\{k=3\},$ $C_{23,0}$	$C_{20,j}(j=0\sim 2)$ $\{k=3\},$ $C_{23,0}C_{0,j}$ $(j=0\sim 22)$

表2 单元 $C_{i,j}$ 状态 $\langle x,y,z \rangle$ 所对应的主输入

$C_{i,j}$	$\langle 000 \rangle$	$\langle 001 \rangle$	$\langle 010 \rangle$	$\langle 011 \rangle$	$\langle 100 \rangle$	$\langle 101 \rangle$	$\langle 110 \rangle$	$\langle 111 \rangle$
$i=1\sim(n-2),$ $j=0\sim$ $(n-i-2)$	$a_j=0$	$b_{i+1}=0$	$a_{j+1}=b_i=0,$ for $1 < i \leq n-2$ $b_1=b_0=0,$ for $i=1$	所有主输入 全取1	$b_i=b_{i+1}=0,$ 或 $a_j=b_i=0$	$a_{i+j+1}=0$ 且 $b_{i+1}=0$	$b_i=0$	$a_{i+j+1}=0$
$i=2\sim(n-2),$ $j=(n-i-1)$ $\sim(n-3)$	$b_j=a_j=0$	$a_{n-1}=0,$ $b_i=b_{i+1}=0$	$a_{j+2}=0$ 且 $b_i=b_{i-1}=0$	$a_{n-1}=b_i=0$	$a_j=0$	$b_{i+1}=0$	$b_i=b_{i-1}=0;$ $a_{n-1}=0$ 且 $b_i=b_{i-1}=0$	所有主输入 全取1
$i=0,$ $j=0\sim(n-2)$	$b_0=b_1=0$	ϕ	$b_0=0$	ϕ	$b_1=0$ 或 $a_j=0$	ϕ	所有主输入 全取1	ϕ

续表

C_{ij}	<000>	<001>	<010>	<011>	<100>	<101>	<110>	<111>
$i=(1\sim n-2),$ $j=n-2$	$a_{n-1}=b_{i+1}=0$ 或 $a_{n-2}=b_i=0$	$b_i=b_{i+1}=0,$ for $1<i\leq n-2;$ $\phi,$ for $i=1$	$a_{n-1}=0$	$b_i=0,$ for $1<i\leq n-2;$ $\phi,$ for $i=1$	$a_{n-2}=0$	$b_{i+1}=0$	$b_{i-1}=b_{i-2}=0,$ for $1<i\leq n-2;$ $b_0=0,$ for $i=1$	所有主输入 全取1
$i=n-1,$ $j=0\sim(n-2)$	$a_{j+2}=b_{n-1}=b_{n-2}=0,$ for $0<j<n-2;$ $a_{n-1}=b_{n-1}=0,$ for $j=n-2;$ $b_{n-1}=0,$ for $j=0$	$b_{n-1}=0,$ for $0<j\leq n-2;$ $b_{n-1}=a_{n-1}=0,$ for $j=0$	$a_j=b_{n-1}=0,$ for $0<j\leq n-2;$ $\phi,$ for $j=0$	$a_{j+1}=b_{n-2}=0,$ for $1<j<n-2;$ $b_1=0,$ for $j=1;$ $\phi,$ for $j=0;$ $\phi,$ for $j=n-2$	$b_{n-1}=b_{n-2}=0,$ for $0<j<n-2;$ $a_{n-1}=0$ 且 $b_{n-2}=b_{n-3}=0,$ for $j=n-2;$ $a_0=0,$ for $j=0;$	$a_{j+1}=b_{n-1}=0,$ for $0<j<n-2;$ $b_{n-2}=0,$ for $j=0, j=n-2$	$a_j=0,$ for $0<j\leq n-2;$ $\phi,$ for $j=0$	所有主输入 全取1, for $0<j\leq n-2;$ $\phi,$ for $j=0$

2 测试序列生成与响应压缩

在数据通路中,大量存在累加器单元。如果复用这些已有组件作为测试序列生成和响应压缩,则测试硬件占用显著减少。采用累加器测试响应压缩已有成熟的实现^[6]。图2给出了采用累加器的测试序列生成方案。对PET方案,假设 $k=4$,初始值 X_0 设置为0,假设数据位宽为8位,则固定增量 C 可取值00010001。对MPET方案,为了产生测试集 V 及测试集 H 的前两种测试序列,初始值 X_0 设置为 2^n-1 ,初始进位 C_0 设置为0。如假设数据宽度为5位,产生的序列为:11111、11110、11101、11011、10111、01111。为了产生测试集 H 的第三种测试序列,初始值 X_0 设置为 2^n-2 , C_0 设置为0。如假设数据宽度为5位,产生的序列为:11110、11100、11001、10011、00111、01111。除第一个和最后一个向量外,其余正好构成 H 的第三种测试序列,而第一个和最后一个向量也包含于测试集 H 中。

3 实验及结果比较

为验证方案的有效性,采用FSIM^[7],对进位保

留阵列乘法器作实验仿真。故障类型选用固定型(Stuck-at)故障。表3给出了不同输入位宽下的故障覆盖率及测试集大小。

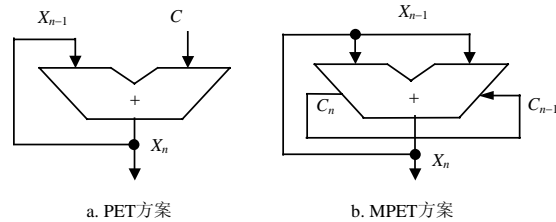


图2 测试序列生成

从表3可见,对 $k\geq 4$ 的PET方案及MPET方案,都获得超过99%的固定型故障覆盖率。值得注意的是,这里故障覆盖率包含了因采用累加器压缩引起的混迭并计及因单元固有不可达输入状态所引起的固定型故障。实际上,表1和表2分析已表明,对 $k\geq 4$ 时的PET以及MPET方案,可实现固有不可达输入之外的状态完全覆盖。PET的测试集大小与 k 有关,与数据位宽无关;而MPET的测试集与数据位宽有密切关系。当数据位宽较小时,MPET方案更可取;当数据位宽较大时,PET方案更具有优势。

表3 测试集大小及故障覆盖率

测试方式	PET								MPET	
	测试集大小				故障覆盖率/(%)				测试集大小	故障覆盖率/(%)
	k=3	k=4	k=5	k=6	k=3	k=4	k=5	k=6		
8*8	64	256	1 024	4 096	94.57	99.57	99.54	99.53	144	99.62
16*16	64	256	1 024	4 096	95.84	99.63	99.61	99.65	544	99.71
24*24	64	256	1 024	4 096	96.53	99.77	99.76	99.81	1 200	99.79
32*32	64	256	1 024	4 096	96.95	99.91	99.94	99.93	2 112	99.95

通常BIST采用伪随机测试序列的办法,测试故障覆盖率需要庞大序列集才能达到,使得测试时间

大增。本文采用确定型的测试序列,不但所需测试序列少,而且测试硬件也较节省。

4 结束语

本文针对进位保留阵列乘法器,提出了一种采用累加器实现的内建自测试方案,并对进位保留阵列乘法器的测试特性作了分析。所提出的方案能在较短时间内测试所有非冗余固定型故障,测试集大小适中。由于复用已有累加器作为测试序列生成和响应压缩,该方案可节省硬件占用和系统性能占用。

参考文献

- [1] STROUD C E. A designer's guide to built-in self-test[M]. Dordrecht: Kluwer Academic Publishers, 2002.
- [2] PASCHALIS A, GIZOPOULOS D, KRANITIS N. An effective BIST architecture for fast multiplier cores[C]//Proc. of Design, Automation and Test in Europe Conference. Munich: IEEE Press, 1999: 117-121.
- [3] GIZOPOULOS D, PASCHALIS A, ZORIAN Y. An effective BIST scheme for carry-save and carry-propagate array multipliers[C]//Proc. of Asian Test Symposium.

Bangalore: IEEE Press, 1995: 286-292.

- [4] PSARAKIS M, GIZOPOULOS D, PASCHALIS A. Built-in sequential fault self-testing of array multipliers[J]. IEEE Trans. CAD, 2005, 24(3): 449-460.
- [5] MUKHERJEE N, RAJSKI J, TYSZER J. Testing schemes for FIR filter structures[J]. IEEE Trans. Computers, 2001, 50(7): 674-688.
- [6] BAKALIS D, NIKOLOS D, KAVOUSIANOS X. Test response compaction by an accumulator behaving as a multiple input non-linear feedback shift register[C]//International Test Conference. Atlantic: IEEE Press, 2000: 804-811.
- [7] LEE H, HA D. An efficient forward fault simulation algorithm based on the parallel pattern single fault propagation[C]//International Test Conference. Nashville: IEEE Press, 1991: 946-955.

编辑 张俊

(上接第750页)

参考文献

- [1] 于海晨, 仲崇权. 基于Internet的控制系统远程监控方案及实例[J]. 计算机自动测量与控制, 2001, 9(5): 14-16.
- [2] 康军, 戴冠中. 工业以太网远程监控系统设计[J]. 计算机工程与设计, 2005, 26(6): 1633-1638.
- [3] 冯建新, 王光兴, 张大波. 基于网络的设备远程监控系统的设计与实现[J]. 东北大学学报(自然科学版), 2002, 23(7): 617-620.
- [4] EDUARDO T, FRANCISCO V. Real-time fieldbus communications using profibus networks[J]. IEEE Transactions on Industrial Electronics, 1999, 46(6): 1241-1251.
- [5] ALBERT W L, KU C H. Developing a PC-based automated monitoring and control platform for electric power systems[J]. Electric Power Systems Research, 2003, 64(2): 129-136.

- [6] WALSH G, YE H. Scheduling of networked control systems[J]. IEEE Control System Magazine, 2001, (21): 57-65.
- [7] LIAN F, MOYNE J, Tibury D. Network design consideration for distributed control systems[J]. IEEE Trans Control System Technology, 2002, (10): 297-307.
- [8] 吴忻生, 袁鹏. 数字化仓库远程监控系统的设计与实现[J]. 华南理工大学学报(自然科学版), 2003, 31(9): 31-34.
- [9] 朱安邦, 黄君良. 基于网络的多台空气压缩机远程监控系统[J]. 东华大学学报(自然科学版), 2005, 31(2): 41-46.
- [10] ZHU Yong-hong, JIANG Chang-sheng, FEI Shu-min. Robust adaptive dynamic surface control for nonlinear uncertain systems[J]. Journal of Southeast University (English Edition), 2003, 19(2): 126-131.

编辑 漆蓉