

• 通信与信息工程 •

一类广义RA码的优化设计方法

史治平^{1,2}, 朱南¹, 李少谦¹

(1. 电子科技大学通信抗干扰技术国家级重点实验室 成都 610054; 2. 东南大学移动通信国家重点实验室 南京 210096)

【摘要】由重复器、交织器、组合器和广义累加器组成的广义系统RA码,采用低密度奇偶校验码(LDPC码)的置信传播译码时,码性能受稀疏校验矩阵的小环影响大,而稀疏校验矩阵由编码器的结构决定。该文根据置信传播译码的无环要求,通过重复器、交织器、组合器和广义累加器的联合优化设计,给出了无4环的广义RA码的奇偶校验矩阵设计方法。研究结果显示,该方法实现简单,实用性强,设计的广义RA码编码增益大。

关键词 置信传播译码; LDPC码; 奇偶校验矩阵; RA码; Turbo码
中图分类号 TN911.22 **文献标识码** A

Optimization Design of a Class of Generalized RA Codes

SHI Zhi-ping^{1,2}, ZHU Nan¹, and LI Shao-qian¹

(1. National Key Laboratory of Communications, University of Electronic Science and Technology of China Chengdu 610054;
2. National Mobile Communications Research Laboratory, Southeast University Nanjing 210096)

Abstract The systematic generalized repeat-accumulate (GRA) code is constituted by a repeater, an interleaver, a combiner and a generalized accumulator. Under the belief propagation (BP) decoding of low density parity check (LDPC) codes, the performance of the GRA codes be affected by small cycles of the sparse parity check matrix which depends on encoding method. In this paper we present an optimized method for a class of GRA codes design. The parity check matrix is constructed based on the joint design between interleaver and combiner under the demand of no 4-cycles. With the simple encoding, simulation results show that the class of GRA codes outperforms conventional RA codes.

Key words belief propagation decoding; LDPC codes; parity check matrix; RA codes; Turbo codes

Turbo码^[1]和低密度奇偶校验码^[2](LDPC码)是具有逼近香农容量限性能的纠错码。Turbo码是由卷积码经过交织器级联而成的,编码简单,但是译码复杂;LDPC码是具有稀疏校验矩阵的线性分组码,采用置信传播(BP)算法的译码器可进行并行译码,实现简单,但是它的编码存储量大、实现复杂度高。文献[3]提出的重复累积码(RA码)是一种类Turbo码,同时也是一种特殊的LDPC码。当采用Turbo码的简单编码结构和LDPC码的并行译码实现时,RA码不仅实现复杂度低,而且具有逼近香农容量限的性能^[3]。因此,RA码的编译码方法和应用受到了国内外学者的广泛关注^[4-7]。其中,基于扩展IRA码构造的LDPC码已经成为第二代欧洲卫星数字电视标准

DVB-S2中的重要组成部分^[8]。广义RA码是RA码的一种推广,累加器的传输函数由 $1/(1+D+D^2+\dots+D^m)$ 代替原来的 $1/(1+D)$,广义RA码的度分布灵活,可以根据不同信道条件选择不同的传递函数,可重构性强,在实际系统中更具有应用价值^[7,9]。

研究表明LDPC码的置信传播译码算法在无环图上才是最优的^[10],如果校验矩阵对应的二分图存在小环,特别是4环,将影响运行在该图上的BP算法的译码性能。广义RA码的度分布比较复杂,所以广义RA的整个二分图上无小环设计直接影响着BP译码性能。

本文从具有2个延迟的R2D出发,构造了一种具

收稿日期: 2007-04-02; 修回日期: 2007-09-13

基金项目: 国家自然科学基金(60602008); 国家863计划(2006AA01Z269); 国家973(2007CB310604)

作者简介: 史治平(1972-),女,博士,副教授,主要从事信道编码与迭代检测方面的研究。

有多个延迟的广义RA码——RmD(repeat m delay)码的无小环设计方法。采用该方法设计的RmD码,在保持RA码简单编码结构和较低译码复杂度的同时,优化了校验矩阵设计和Tanner图的环结构,通过避免4环提高了编码增益。该方法实用性强,便于实现,对广义RA码的推广应用具有重要意义。

1 RA码与RmD码的编码器结构

图1为系统RA码的编码器,其中累加器的转移函数为 $1/(1+D)$ (如图2a所示)。该结构确定的校验矩阵 $H=[H_1 H_2]$,其中 H_1 由重复器、交织器和组合器共同决定,当输入序列的重复次数为 q ,组合比特为 a 时, H_1 是行重为 a ,列重为 q 的稀疏矩阵; H_2 是一个与累加器对应的双斜对角矩阵。广义RA码的累加器转移函数为 $1/(1+D+D^2+\dots+D^m)$,当转移函数为 $1/(1+D^2)$ (如图2b所示)时称为R2D码,转移函数为 $1/(1+D^m)$ 时称为RmD码。

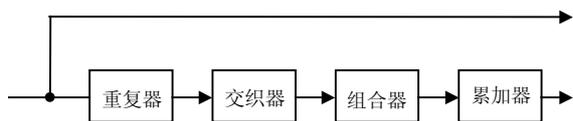
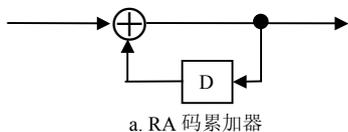
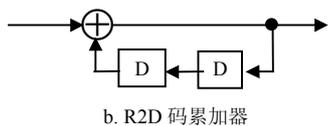


图1 系统RA码的编码器



a. RA 码累加器



b. R2D 码累加器

图2 RA码与R2D码的累加器结构

2 R2D码的优化设计

系统R2D码的校验矩阵 $H=[H_1 H_2]$, H_1 为由重复器、交织器和组合器决定的稀疏矩阵; H_2 由累加器决定。 H 结构如图3所示。

$$H = \begin{bmatrix} \dots & \dots & \dots & \dots & \dots & 1 \\ \dots & \dots & \dots & \dots & \dots & 0 & 1 \\ \dots & \dots & \dots & \dots & \dots & 1 & 0 & 1 \\ \dots & \dots & \dots & \dots & \dots & \dots & 1 & 0 & \ddots \\ \dots & \dots & \dots & \dots & \dots & \dots & 1 & \ddots & 1 \\ \dots & \ddots & 0 & 1 \\ \dots & 1 & 0 & 1 \end{bmatrix}$$

图3 R2D码的H矩阵

二分图上的4环表现在奇偶检验矩阵H中就是2行在相同的两列都有“1”。对R2D码来说,有两种4环(如图4所示)。

- (1) 第一种: 当 H_1 中有一列包含有“101”时;
- (2) 第二种: 当 H_1 中有两列具有相同位置的两个“1”时。

H_2 中各列并不能单独地产生环,所以第一种和第二种4环就是R2D码所有可能的4环。只要能够避免R2D码的H中的这两种情况,就能避免R2D码的所有4环。

$$[H_1 H_2] = \begin{bmatrix} \dots & \dots & \dots & \dots & \dots & \dots & 1 \\ \dots & \dots & 1 & \dots & \dots & 0 & 1 \\ \dots & \dots & 0 & \dots & \dots & 1 & 0 & 1 \\ \dots & \dots & 1 & \dots & \dots & \dots & 1 & 0 & 1 \\ \dots & 1 & 0 & 1 \\ \dots & 1 & 0 & 1 \end{bmatrix}$$

$$H_1 = \begin{bmatrix} \dots & \dots & \dots & \dots & \dots \\ \dots & 1 & \dots & 1 & \dots \\ \dots & \dots & \dots & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots \\ \dots & 1 & \dots & 1 & \dots \\ \dots & \dots & \dots & \dots & \dots \end{bmatrix}$$

图4 R2D码的4环示意图

2.1 织器设计

为了便于无环设计,本文采用了一种多级行列交织器,其结构如图5所示。设计步骤如下:

- (1) 将长度为 k 的信息序列 m 直接输出,将其记为 d_1 ;
- (2) 将信息序列 m 经过行列交织器1,得到交织序列 d_2 ;
- (3) 将 d_2 经过行列交织器2,得到交织序列 d_3 ;
- (4) 同理,将前一次得到的交织序列 d_{q-1} 经过行列交织器 $q-1$,得到交织序列 d_q ;
- (5) 将 d_1, d_2, \dots, d_q 经过复用得到多级行列交织器的输出 d 。

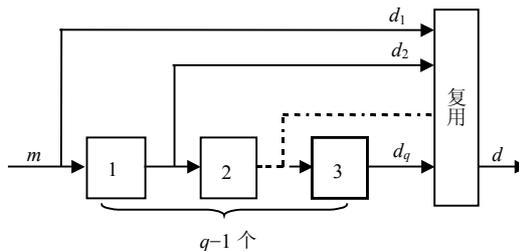


图5 多级行列交织器

2.2 参数的优化设计

假设信息长度为 k ; 重复器参数为 q ; 交织器参数为 l ; 组合器参数为 a 。其中 q 与校验矩阵的列重相关, a 与校验矩阵的行重相关。 Π_i 为第 i 个行列交织器的交织参数; R_i 为矩阵 H_1 中与 Π_i 对应的行集合, 每一行有 a 个 1, 它们之间的距离或者是 d_i (“1” 的分布没有卷回), 或者是 d'_i (有卷回时起始 “1” 和结束 “1” 的距离)。 k 与 l 、 a 之间满足关系式:

$$\begin{aligned} k &= \text{LCM}(l, a) \times n \\ n &\in \mathbb{Z}^+, a > 1, l > 1 \end{aligned} \quad (1)$$

在此基础上, 有以下结论:

当 $q \geq 2$ 且 $l \geq a$ 时, 如果 $k \geq \max(2la + l, al^{q-1})$, 则由多级行列交织器构造的规则 (q, a) R2D 码没有 4 环。

结论说明如下:

令 $i, j \in Q = \{1, 2, \dots, q\}$, $A = \{1, 2, \dots, a\}$

1) 根据构造方法可知, 第一种 4 环只可能发生在 R_i 的最后一行和 R_{i+1} 的第二行之间(即发生在 Π_i 的最后 a 比特和 Π_{i+1} 的第 2 组 a 比特之间), 或者是 R_i 的倒数第二行和 R_{i+1} 的第一行之间(即 Π_i 的倒数第 2 组 a 比特和 Π_{i+1} 的前 a 比特之间)。因此为避免 4 环, 对于前一种情况, $k \geq 2la + l$; 对于后一种情况, $k \geq la + 2a$ 。综合即为 $k \geq 2la + l$ 。

2) 根据交织器和组合器的设计方法可知, 第二种 4 环只可能发生在两个不同的集合 R_i 和 R_j 之间, 并且 d_i 和 d'_i 分别满足式(2)和式(3)。

$$d'_i = k - (a-1)l^{i-1} - 1 \quad (2)$$

$$d_i = l^{i-1} \quad (3)$$

$$i \neq j \quad i \leq q, j \leq q$$

(1) 显然, $d_1 < d_2 < d_3 < \dots < d_q$, 又因为 $l \geq a$, 所以 $l^{i-1} \geq (a-1)l^{i-2}$, 即 $d_i \geq (a-1)d_{i-1}$ 。也就是说, “1” 的排列没有卷回时, R_i 中每一行的 “1” 必来源于 R_{i-1} 的不同的行, 依此类推, R_i 的每一行的 “1” 也必来源于 $R_j (j < i-1)$ 的不同的行。因此, 没有卷回时, 任意两个 R_i 和 R_j 之间都不会产生 4 环。

(2) 显然, $d_1 < d_2 < \dots < d_q$, 且 $d'_q < d'_{q-1} < \dots < d'_2$ 。

由式 (1) 可知, $k = al^{q-1} + n \times \text{LCM}(l, a)$, $n \in \{0, \mathbb{Z}^+\}$, 则 $d'_i = k - (a-1)l^{i-1} - 1 = al^{q-1} + n \times \text{LCM}(l, a) - (a-1)l^{i-1} - 1$ 得, d'_i 不能被 l 整除, 而 d_i

能被 l 整除, 故 $d'_i \neq d_i$, 且:

$$d'_i \neq nd_j \quad n \in A \quad (4)$$

$$d'_i \neq nd'_j \quad n \in A, i < j \quad (5)$$

式(4)的证明: 假设 $x, y \in Q$, 式(4)不成立, 则有 $d'_y = n \times d_x$, 将式 (2)、式 (3) 代入, 可得:

$$k = nl^{x-1} + (a-1)l^{y-1} - 1, \text{ 又因为式(1), 可知:}$$

$$k \neq nl^{x-1} + (a-1)l^{y-1} - 1$$

故假设不成立, 则 $d'_i \neq nd_j (n \in A)$ 。

式(5)的证明: 假设 $x > y (x, y \in Q)$, 式(5)不成立, 则有 $d'_y = n \times d'_x$, 将式 (2) 代入, 可得:

$$k = 1 + (a-1)/(m-1) \times l^{y-1} \times [m \times l^{x-y} - 1]; \text{ 又因为式(1) 可知:}$$

$$k \neq 1 + (a-1)/(m-1) \times l^{y-1} \times [m \times l^{x-y} - 1]$$

故假设不成立, 则 $d'_i \neq nd'_j (n \in A \text{ 且 } j \neq i)$ 。

所以, “1” 的排列有卷回时, R_i 中每一行的 “1” 也必来源于 $R_j (j < i)$ 的不同行。因此, 有卷回时, 任意两个 R_i 和 R_j 之间也不会产生 4 环。

综合(1)、(2), 可以得到, 当 $l \geq a$, 并且 $k \geq al^{q-1}$ 时, H_1 中没有 4 环。

综合 1)、2), 可得到: 当 $l \geq a$ 并且 $k \geq \max(2la + l, al^{q-1})$ 时, 校验矩阵 H 没有 4 环。

在实际应用时, 信息长度 k 和码率(由重复参数 q 和组合参数 a 决定)是已知的, 所以当 k 满足式(1) 时, 可以得到以上结论的直接推论。

推论已知信息长度为 k , 重复器和组合器参数分别为 q 、 a , 则当交织器参数 l 满足以下关系时, 采用多级行列交织器设计的 R2D 码没有 4 环:

$$a \leq l \leq \min\left(\frac{k-a}{2a}, \sqrt[q-1]{\frac{k}{a}}\right) \quad (6)$$

3 RmD 码设计

R2D 的无 4 环设计方法可以推广到累加器传输函数 $1/(1+D^m)$ 的 RmD 码, 其中, $m > 1$ 。推广后的 H_2 , 每列两个 1 之间有 $m-1$ 个 0。

一般地, 对信息长度为 $k = \text{LCM}(l, a) \times n$, $n \in \mathbb{Z}^+$, 的 RmD 码, 当参数 q 、 a 、 $l (l \geq a)$ 满足以下关系式时, 校验矩阵 H 没有 4 环:

$$k \geq \max\{m \times l \times a + a, al^{q-1}\} \quad (7)$$

m 的取值可以根据实验确定, 也可以通过分析外信息转移图来选择^[11]。

4 性能仿真与总结

本文对不同交织器、不同参数、不同累加器的1/3码率的RmD码进行了仿真。仿真数据块长252 bit, $q=a=3$, 调制方式为BPSK; 仿真信道为二进制AWGN; 译码采用LDPC码的置信传播译码^[2], 最大迭代次数限制为100。仿真结果如图4所示。从仿真结果可以看出, 在相同条件下, 采用随机交织器, 码长为252 bit的R2D码与RA码相比, 低信噪比时性能变化不大, 在高信噪比, R2D码有一定的增益; 而采用优化以后的R2D码, 性能增益显著提高, 在较高信噪比下, 约有1 dB以上的增益; 同样, 当适当增大参数 l 值时, 码性能也提高, 如 $l=9$ 时性能优于 $l=3$ 。随着 m 的增大, 码的性能变好, 但是当 m 增大到约7时, 性能达到相对最好。

本文对一种广义RA码——RmD码进行了优化设计, 设计后的码不仅具有与RA码同样简单的编码特性, 并且在采用并行实现的LDPC置信传播译码时, 能够显著提高RA码性能。表明这种具有简单编码和高速译码特性的广义RA码实用性强, 可用于未来高速率、大容量的数据传输。

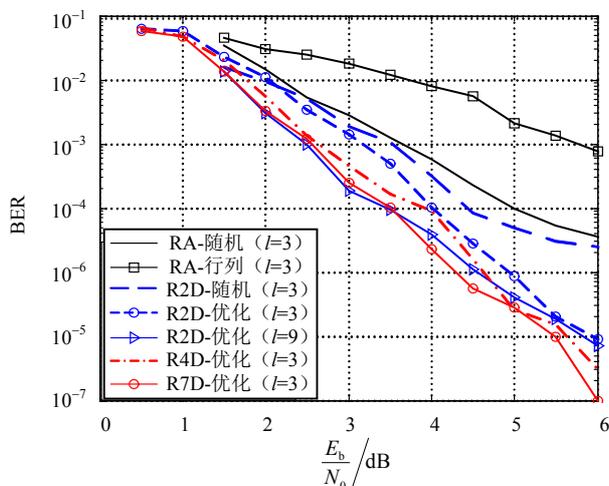


图4 RmD的误码率仿真曲线

参 考 文 献

- [1] BERROU C, GLAVIEUX A, THITIMAJSHIMA P. Near Shannon limit error-correcting coding and decoding: turbo-codes[C]//Proceedings of IEEE International Conference On Communication. Geneva: [s.n.], 1993: 1064-1070.
- [2] MACKAY D J C, NEAL R M. Near Shannon limit performance of low density parity check codes[J]. Electronics Letters, 1996, 32 (18): 1645-1646.
- [3] DIVSALAR D, JIN H, MCELIECE R. Coding theorems for Turbo like codes[C]//Proceedings of the 36th Annual Allerton Conference on Communication Control and Computing. Monticello, IL, USA: [s.n.], 1998, 9: 201-210.
- [4] YUE Guo-sen, WANG Xiao-dong. Optimization of irregular repeat accumulate codes for MIMO systems with iterative receivers[J]. IEEE Trans on Wireless Communications. November 2005, 4(6): 2843-2855.
- [5] 高宏峰, 许宗泽, 吴援明. IRA码简化译码算法的研究[J]. 电子科技大学学报, 2005, 34(1): 40-43.
GAO Hong-feng, XU Zong-ze, WU Yuan-ming. Reduced complexity decoding algorithms for irregular repeat accumulate codes[J]. Journal of University of Electronic Science and Technology of China, 2005, 34(1): 40-43.
- [6] JOHNSON S J, WELLER S R. Practical interleaves for systematic repeat-accumulate codes[C]//Proceedings of Vehicular Technology Conference, 2006 VTC 2006-spring. [s.l]: IEEE press, 2006, 3:1358-1362.
- [7] LIVA G, PAOLINI E, CHIARI M. Simple reconfigurable low-density parity-check codes[J]. IEEE Commun Letters, 2005, 9: 258-260.
- [8] European Standard. DVB-S2. ETSI EN 302 307 V1.1.1[S]// France: ETSI, 2004-6.
- [9] JOHNSON S J, WELLER S R. Constructions for irregular repeat-accumulate codes[C]//Proceedings of IEEE INT Sym. Inform Theory. Adelaide, Australia: [s.n.], 2005: 1-5.
- [10] MCELIECE J, MACKAY D J C, CHENG J F. Turbo decoding as an instance of Pearl's "belief propagation" algorithm[J]. Journal on Selected Areas in Communications, 1998, 16(2): 140-152.
- [11] ERAN S, ALEXEI A, SIMON L. Analysis of low-density parity-check codes based on EXIT functions[J]. IEEE Trans on Commu, 2006, 54(8): 1407-1414.

编辑 张俊