

185 GHz固态二倍频器研究

张 勇, 林元根

(电子科技大学电子工程学院 成都 610054)

【摘要】在毫米波及亚毫米波范围,通常采用半导体器件倍频方法获得固态源。该文首先建立了电路拓扑结构,采用CAD技术进行偶次倍频器的电路模型设计和仿真分析,主要工作包括利用非线性分析方法对二极管的阻抗-频率特性进行分析;最佳偏置点的仿真;输出阻抗匹配及输入阻抗匹配仿真;最后,通过ADS和HFSS等软件的联合仿真,设计出185 GHz平衡式无源二倍频器。对该倍频器进行了加工测试,结果表明,在180 GHz~190 GHz,倍频损耗最小为16.8 dB,最大为22 dB。

关键词 二极管; 倍频器; 毫米波; 固态电路

中图分类号 TN771

文献标识码 A

doi:10.3969/j.issn.1001-0548.2010.02.017

185 GHz Solid-State Circuits Frequency Doubler

ZHANG Yong and LIN Yuan-gen

(School of Electronic Engineering, University of Electronic Science and Technology of China Chengdu 610054)

Abstract In millimeter and sub-millimeter wave bands, the multiplying method using semiconductor devices has been playing an increasing important role in accessing solid state signal source. In this paper, the circuit topology is designed by using computer aided design (CAD) technology. The study mainly includes the analysis of impedance-frequency characteristics of diodes by harmonious balance method, the simulation of the best bias point of the circuit, and design of the input and output matching circuits. Finally, the whole passive 185 GHz doubler is simulated and optimized by the commercial software aglient advanced design system (ADS) and ansoft high frequency structure simulator (HFSS). The frequency doubler has been fabricated and measured. The measured results show that the 185 GHz signal is obtained successfully with a minimum loss of 16.8 dB and a maximum loss of 22 dB.

Key words diodes; frequency multiplier; millimeter-wave; solid-state circuits

太赫兹波(THz)的长波段与毫米波相重合,而短波段与红外线相重合,可见THz波在电磁波频谱中占有很特殊的位置。随着THz波技术的发展,THz波技术的应用领域也不断拓宽,在航空航天、生物学、医学成像、通信、频谱监视以及军用雷达等方面有很大的应用潜力^[1]。要实现上述应用,首先要解决THz源问题。缺少高功率、造价低和便携式室温THz源是限制THz技术应用的最主要因素。因此,研制功率高、造价低的THz源对THz技术的发展起着至关重要的作用,它的技术指标在很大程度上决定了THz系统的性能。

在太赫兹波的低端,即亚毫米波领域,可以直接获得信号源的方式有两种,一种是毫米波锁相源,一种是毫米波振荡源。可以间接获得信号源的方式为倍频方式,即将高质量的微波信号经过多次倍频得到所需的毫米波及亚毫米波。倍频方式实现信号源结构相对较为简单,能够获得较宽频率范围内高

质量的信号源,因此得到了大量的应用^[2]。

国内外已有多个课题组开展了采用毫米波固态电路倍频实现THz源的研究。该项研究主要利用频率较低的微波、毫米波振荡器,采用倍频技术得到THz源,通常通过一个平面肖特基二极管倍频链实现^[3-5]。文献[6]报道了一个80~160 GHz高功率宽带固定调谐的平衡倍频器,其3 dB带宽为17%,输出功率为100 mW的最大效率是48%。文献[7]发表了关于1 500 GHz固态宽频带倍频链,它由4个平面肖特基势垒变容管二极管二倍频器级联组成。在输入功率88~99 GHz频段范围内驱动源提供了大约100 mW输出功率,室温下第一级190 GHz二倍频中最高效率大约为30%,第四级1 500 GHz二倍频中最高效率大约为4%。文献[8]发表了540~640 GHz高效率宽频带高功率的三倍频器,该器件利用了4个平面肖特基二极管,室温下三倍频的输出功率在宽频带中为0.9~1.8 mW,效率为4.5%~9%。文献[9]报道

了W波段三倍频器, 输入为25~36.7 GHz, 输出为75~110 GHz, 二极管对相对于输入、输出回路均呈反向并联, 实现奇次倍频。但由于相关器件的缺乏和工艺的落后, 国内采用半导体固态电路倍频实现150 GHz以上的信号源尚未见公开报道。

毫米波和亚毫米波在电磁波频谱中占有很特殊的位置, 在学术上有很重要的学术价值。本文研究的短毫米波二倍频器输出频率为180~190 GHz, 将对该频段的开发奠定重要的基础, 还将为频率更高的THz倍频源提供输入信号, 为亚毫米波及太赫兹波的研究做出一定的贡献。

1 偶次倍频原理

倍频器可采用单个或多个非线性器件, 单器件由于承受功率限制, 电路不能有效地提供足够的输出功率和较大的动态范围; 但单器件电路不能抑制不需要的谐波, 而多器件采用平衡式结构可以提高电路功率容量, 获得较大的输出功率, 并抑制不需要的谐波分量。对于偶次倍频器, 其工作原理如图1所示。

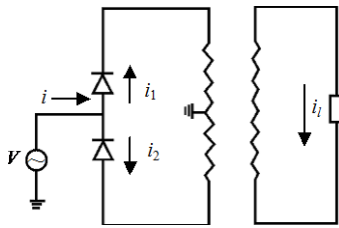


图1 偶次倍频原理图

在图1中, 两个二极管相对于输入回路反向并联, 相对于输出回路同向串联, 设输入信号电压为 V , 肖特基势垒二极管的 I/V 特性为:

$$i(V) = i_s [e^{\alpha V} - 1] \quad (1)$$

式中 i_s 为反向饱和电流, α 只与二极管本身和绝对温度有关。有:

$$\begin{cases} i_1 = i_s [e^{\alpha V} - 1] \\ i_2 = -i_s [e^{-\alpha V} - 1] \end{cases} \quad (2)$$

流过负载上的电流为:

$$i_L = (i_1 - i_2) = 2i_s [\cosh(\alpha V) - 1] \quad (3)$$

在二极管对上加入输入信号 $V = V_s \cos(\omega_s t)$, 代入上式作傅里叶级数展开:

$$i_L = i_s (2I_0(\alpha V_s) - 2) + 4i_s [I_2(\alpha V_s) \cos 2\omega_s t + I_4(\alpha V_s) \cos 4\omega_s t + \dots] \quad (4)$$

式中 I_n 为 n 阶第一类变型贝塞尔函数。式(4)表明流过负载上的电流仅含激励频率的偶次谐波, 说明该电路适合于偶次倍频, 且该电路的输入基波和输

出谐波相互隔离, 输入、输出回路可以分别进行匹配, 容易实现宽带性能。

2 设计方案

185 GHz二倍频器的工作频率非常高, 传输线采用悬置微带线, 其电磁场的大部分集中在空气中, 介质的损耗大大减小, 而且该传输线可实现很宽范围的阻抗值, 利于阻抗匹配。设计方案利用标准波导和悬置微带相配合, 器件安装于输入波导与悬置微带连接处的混合结上, 可满足偶次倍频的要求。二极管产生的输出频率以主模TEM模存在, 但仍有一些输入波导所支持的高次模, 其中最低高次模是 TM_{11} 模, 为了抑制高次模可将输入波导的高度降低增大输出功率。最后通过悬置微带线到波导的过渡将信号输出。系统方案如图2所示。

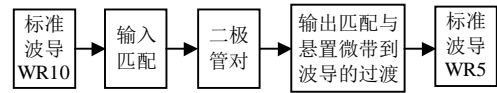


图2 系统方框图

对介质基片的要求是微波损耗小、表面光洁度高、硬度高、价格低。石英基片相对于复合介质材料(如Duroid 5880)具有更高的加工精度, 而相对于氧化铝陶瓷基片又具有较低的介电常数, 电路尺寸相对较大, 有利于加工。

此方案的主要优点包括: (1) 平衡结构采用4个肖特基势垒二极管作为倍频器件, 提高了输出功率, 增大了动态范围; (2) 平衡式结构可以抑制不需要的谐波分量, 不需要附加的滤波电路, 故可以降低整个电路的变频损耗, 获得较大的输出功率; (3) 平衡式结构使输入、输出信号相互隔离, 则可以对输入、输出回路分别进行匹配, 有利于改善输入、输出驻波比; (4) 所用的两种传输线(波导和悬置微带)损耗相对于微带线都比较小。

3 倍频器的仿真

本文选用肖特基势垒二极管, 它是一种金属-半导体接触势垒二极管, 具有很宽的频响。由于用于亚毫米波的二极管较少, 最终选择了UMS公司的DBES105a肖特基势垒二极管。在输入功率为16 dBm条件下, 进行二次谐波输出的负载牵引特性分析, 得到负载的最佳值, 如图3所示。

从图3可以看出, 负载阻抗越大越好, 但有前面的输入减高波导的限制, 最终本文选择悬置微带特性阻抗 $Z_0 \approx 120 \Omega$; 悬置微带的对应腔体宽 $a=0.6$ mm, 高 $b=1.27$ mm; 悬置微带的导带带宽 $w=0.1$ mm。

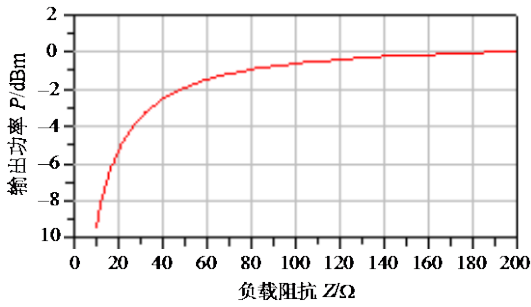


图3 负载牵引特性仿真结果

信号源功率太低时，不能驱动二极管工作，转换效率会降低；信号源功率太高，二极管工作点迅速移动到截止电压区，转换效率仍会降低，而且由于通过二极管的电流增大，会导致电路可靠性降低，所以需要选择恰当的偏置保证转换效率，调节偏置电压使输出的功率最大化得到二极管的最佳偏置。图4为最佳偏置点仿真结果。由图4可知，二极管对的偏置电压取1.2 V时，二次谐波输出功率最高。

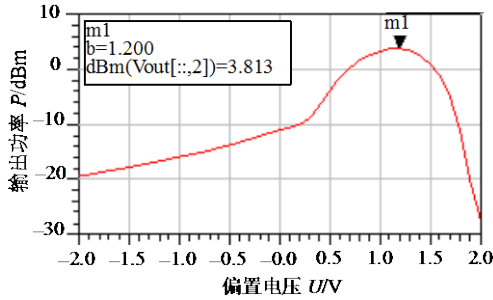


图4 最佳偏置点仿真结果

亚毫米波测试系统和其他亚毫米波系统大量使用标准矩形波导作为其输入端的RF接口，因此必然会遇到从悬置微带到矩形波导的过渡问题。而波导

以垂直于微带电路所在平面方向与微带电路相耦合，结构上比较灵活。波导终端短路长度取1/4个波导波长以保证探针在波导内处于电场强度最强位置，以达到尽量高的耦合效率从而减小插入损耗；由于波导的阻抗较高，需要将它的高度降低来降低阻抗，以达到与悬置微带匹配的目的。

加上偏置后，再计算输入大信号 S_{11} 参数，并进行输入电路设计。运用ADS的大信号S参数仿真，可得到二极管对的输入大信号S参数和输入阻抗。从仿真结果容易看出输入阻抗随着频率的变化不大，最终取为 $Z_{in}=50-j57 \Omega$ ，易于进行输入匹配。

二极管产生的输出频率以主模TEM模存在，但仍有一些输入波导所支持的高次模，为了抑制高次模，本文将输入波导的高度大大地降低。输入信号以 TE_{10} 模耦合到二极管对，而此模式的信号继续向前传播，为了抑制它，在二极管对到输出波导之间选出一个点，然后将悬置微带腔体的宽足够地减小到能抑制 TE_{10} 高次模，从而构成输入频率的短路面。由于二极管对安装于输入波导与悬置线连接处的混合结上，在ADS很难建模，故需要在HFSS中进行仿真，利用lumpPort代替二极管，其嵌入阻抗设为二极管的输入阻抗 $Z_{in}=50-j57 \Omega$ ，调节和优化上述输入端的两个变量达到最优结果。

把HFSS中仿真的输入匹配的S3P文件和输出匹配以S2P文件代入到ADS中进行整体仿真，其输入功率为16 dBm，在频带178~192 GHz间，倍频损耗小于9 dB。其仿真模型与仿真结果分别如图5和图6所示。

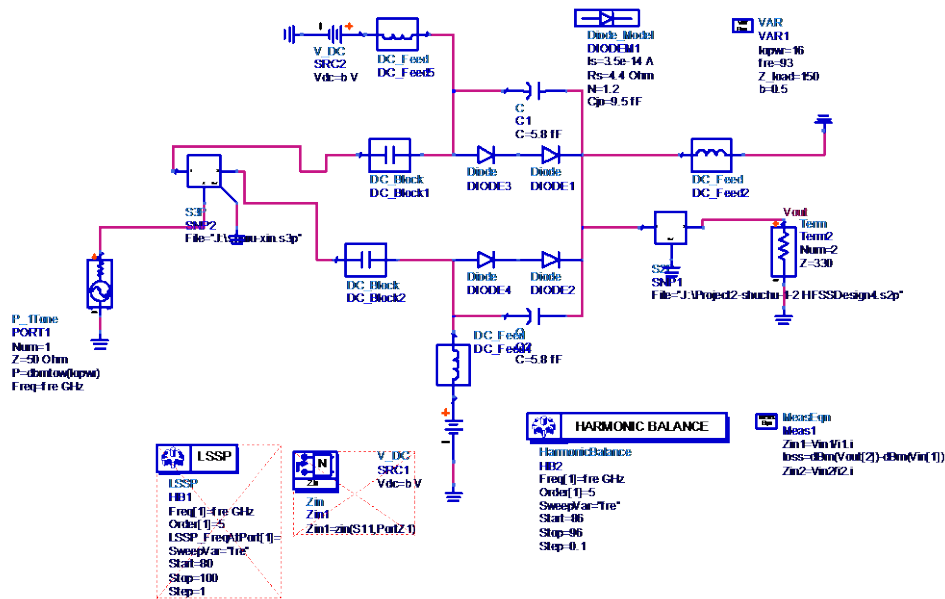


图5 倍频器系统仿真图

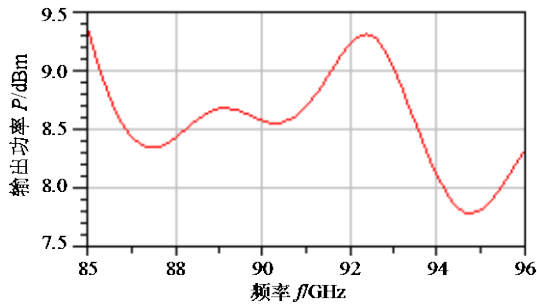


图6 倍频器输出功率随输入频率变化的仿真结果

4 倍频器的实现与测试

电路制作在厚度 $h=0.1$ mm的石英硬基片上。肖特基势垒二极管粘于悬置微带线上, 由于二极管的封装是倒贴封装, 而且焊盘和二极管的管芯靠得非常近, 只有0.1 mm的距离, 二极管的两个管芯很容易被短路, 安装要格外小心。此外, 要尽量做到二极管对称安装。二倍频器实物如图7所示。

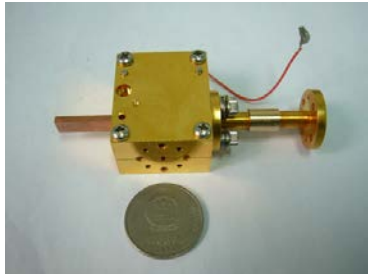


图7 185 GHz二倍频器实物图

二倍频器装配、调试完毕后, 对整个电路进行测试, 在一定的输入频率、输入功率下测试输出信号功率。测试装置主要由w频段振荡源、亚毫米波功率计、直流稳压源组成, 倍频损耗测试结果如图8所示。

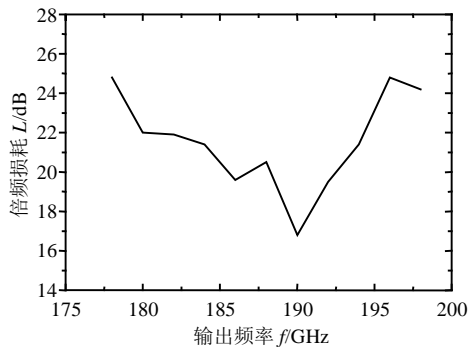


图8 倍频损耗测试结果

在180~190 GHz范围内, 倍频损耗最小为16.8 dB, 最大为22 dB, 平均为20.3 dB。从测试结果可知, 本文成功地得到了185 GHz的倍频信号, 从公开的文献来看, 这是国内第一次用固态电路倍频的方式得到了185 GHz信号。

从测试结果看出, 倍频损耗比较大, 也发生了少许频偏现象, 其原因可能是: (1) 仿真是非常理想

化的, 随着频率的增加, 实际二极管的spice参数是变化的, 因此得到的S参数和嵌入阻抗有一定的误差; (2) 匹配电路在器件模型不准确时, 计算得到的输入阻抗有一定的误差, 造成电路的失配, 会对整个电路的频带响应产生很大影响, 降低电路性能; (3) 由于摆放石英基片的腔体尺寸很小, 微小的机械加工误差可能使电路偏离悬置微带腔体的中心; (4) 测试连接件的缝隙可能引入损耗。

5 结 论

本文以二极管无源倍频基本理论为基础, 设计了悬置微带线-波导过渡, 经过输出匹配、输入匹配和系统仿真, 最后完成了185 GHz二倍频器的设计, 并对二倍频器电路进行了加工、制作和测试。该二倍频器的成功研制, 为短毫米波信号源的研究提供了一条可靠的途径, 也为更高频率太赫兹倍频器提供输入信号, 为亚毫米波及太赫兹的研究做出贡献。

本文研究工作得到电子科技大学青年基金的资助, 在此表示感谢。

参 考 文 献

- [1] SIEGEL P H. Terahertz technology[J]. IEEE Transactions on Microwave Theory Techniques, 2002, 50(3): 910-928.
- [2] 徐锐敏, 延 波, 李积微. 小型Ka 频段锁相倍频源[J]. 电子科技大学学报, 2001, 30(6): 555-558.
XU Rui-min, YAN Bo, LI Ji-wei. Smart Ka-band phase locked and frequency multiplying source[J]. Journal of University of Electronic Science and Technology of China, 2001, 30(6): 555-558.
- [3] CHATTOPADHYAY G, SCHLECHT E, JOHN S, et al. An all-solid-state broad-band frequency multiplier chain at 1500 GHz[J]. IEEE Transactions Microwave Theory Techniques, 2004, 52(5): 1538-1547.
- [4] QUN Xiao, HESLER J L, CROWE T W, et al. A 270-GHz tuner-less heterostructure barrier varactor frequency tripler[J]. IEEE Microwave and Wireless Components Letters, 2007, 17(4): 241-243.
- [5] PORTERFIELD D W. High-efficiency terahertz frequency triplers[C]//Microwave Symposium, 2007. IEEE/MTT-S International. Honolulu, Hawaii: IEEE, 2007.
- [6] PORTERFIELD D W, CROWE T W, BRADLEY R F, et al. A high-power fixed-tuned millimeter-wave balanced frequency doubler[J]. IEEE on Microwave Theory Technology, 1999, 47(4): 419-425.
- [7] CHATTOPADHYAY G, SCHLECHT E, WARD J, et al. An all solid-state broadband frequency multiplier chain at 1500 GHz[J]. IEEE Transaction on Microwave Theory Technology, 2004, 52(5): 1538-1547.
- [8] MAESTRINI A, WARD J S, GILL J J, et al. A 540~640 GHz high-efficiency four-anode frequency tripler[J]. IEEE on Microwave Theory Technology, 2005, 53(9): 2835-2843.
- [9] 杨 涛, 向志军, 吴 伟, 等. W频段宽带倍频器[J]. 红外与毫米波学报, 2007, 26(3): 161-163.
YANG Tao, XIANG Zhi-jun, WU Wei, et al. Broad-band tripler of W-band[J]. J Infrared Millim Waves, 2007, 26(3): 161-163.

编辑 税 红