

# 新型过压保护电路设计

史凌峰, 王根荣, 来新泉, 丁睿

(西安电子科技大学超高速电路设计与电磁兼容教育部重点实验室 西安 710071; 西安电子科技大学电路设计研究所 西安 710071)

**【摘要】**为解决电源管理系统中过压保护问题设计了一种新型电路, 该电路采用电流比较器直接对由过压信号引起的电流信号与基准电流进行比较, 以判断是否过压。在相同工艺下, 通过Hspice进行仿真, 仿真结果表明, 该结构在正常状态 and 过压状态下的功耗电流分别为104  $\mu\text{A}$ 和26  $\mu\text{A}$ , 分别是传统结构功耗电流的42.4%与14.8%, 所需器件数为传统结构的50%。该电路已在某公司0.4  $\mu\text{m}$  BCD工艺下投片验证成功。

**关键词** 电流比较器; 过压保护; 功率因数校正; 电源管理

**中图分类号** TM46

**文献标识码** A

doi:10.3969/j.issn.1001-0548.2011.02.010

## Novel Over-Voltage Protection Circuit Design

SHI Ling-feng, WANG Gen-rong, LAI Xin-quan, and DING Rui

(Key Laboratory of High-Speed Circuit Design and EMC, Ministry of Education, Xidian University Xi'an 710071;

Institute of Electronic CAD, Xidian University Xi'an 710071)

**Abstract** A novel circuit is designed to solve the overvoltage protection of power management systems. The presented circuit directly compares the current caused by external voltage with the reference current. Hspice simulation results show that the consumption currents of the designed circuit in normal state and over-voltage state are 104  $\mu\text{A}$  and 26  $\mu\text{A}$ , only 41.9% and 15.2% of the conditional structure, respectively. The number of the devices used in the structure is 50% of the conditional structure. The designed structure has been implemented in 0.4  $\mu\text{m}$  BCD process.

**Key words** current comparer; overvoltage protection; power factor correction; power management

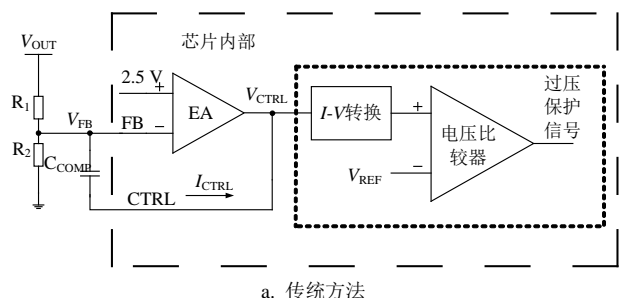
为减小用电设备对电网的污染, 功率因数校正(power factor correction, PFC)芯片在电源管理中已得到广泛应用<sup>[1-2]</sup>, 而PFC内部的安全性就变得至关重要<sup>[3]</sup>, 其中, 过压保护模块必不可少。传统的过压保护电路是先将由过压信号引起的电流信号转换成电压信号之后再与基准电压比较, 以确定是否过压<sup>[3-4]</sup>, 该种电路结构繁琐、功耗大。针对该问题, 本文提出一种基于电流比较器的新型过压保护电路, 可有效简化电路结构、减小功耗。

### 1 主电路拓扑结构及工作原理

如图1所示, PFC应用电路中<sup>[5]</sup>, 电源管理系统的输出电压 $V_{\text{OUT}}$ 经反馈电阻 $R_1$ 和 $R_2$ 分压后输入到内部误差放大器(error amplifier, EA)负端(feed back, FB), 与基准电压比较并输出 $V_{\text{CTRL}}$ , 以供其他模块使用。外部电路接补偿电容 $C_{\text{COMP}}$ , 当 $V_{\text{OUT}}$ 突然增大

时, 由于反馈电容的存在, EA带宽很小<sup>[5-6]</sup>,  $V_{\text{FB}}$ 不会突变, 过压信号将产生 $I_{\text{CTRL}}$ 。过压保护功能实现的传统方法如图1a所示, 先通过I-V转换电路将 $I_{\text{CTRL}}$ 转换成电压信号, 再与参考电压 $V_{\text{REF}}$ 比较, 最后输出过压保护信号<sup>[2]</sup>。

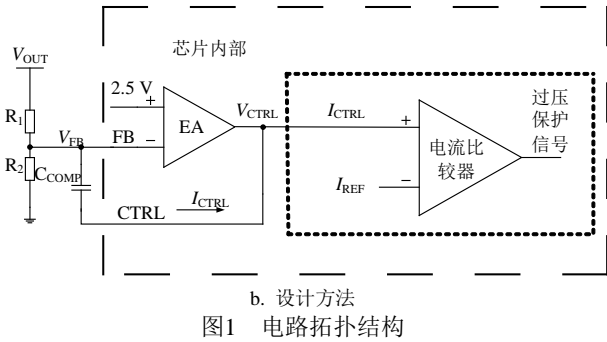
本文设计了一种新型结构, 可通过电流比较器直接对 $I_{\text{CTRL}}$ 和参考电流 $I_{\text{REF}}$ 进行比较后, 输出过压保护信号, 如图1b所示。



收稿日期: 2010-03-25; 修回日期: 2010-10-27

基金项目: 国家自然科学基金(60876023); 国家重点实验室基金

作者简介: 史凌峰(1970-), 男, 博士, 副教授, 主要从事电子系统集成、控制与检测方面的研究。



b. 设计方法  
图1 电路拓扑结构

## 2 过压保护电路

如图1所示, 当由PFC组成的电源系统的输出电压 $V_{OUT}$ 超过额定值时, 误差放大器的输出电压 $V_{CTRL}$ 应立即变为低电平, 以保证系统安全。但由于补偿电容 $C_{COMP}$ 的存在, 误差放大器的带宽很窄, 一般为20 Hz<sup>[7]</sup>, 其反应速度较慢<sup>[8-9]</sup>, 无法对过压信号做出及时反应, 故本文设计过压保护电路。下面对电路原理进行分析。

在稳定状态下,  $V_{OUT}$ 处于额定值, 且经过 $R_1$ 和

$R_2$ 分压后接到误差放大器负端FB的电压为2.5 V, 所以有<sup>[4]</sup>:

$$I_{R_2} = \frac{2.5}{R_2} = I_{R_1} = \frac{V_{OUT} - 2.5}{R_1} \quad (1)$$

如果意外情况使输出电压 $V_{OUT}$ 突然升高 $\Delta V$ , 由于FB与CTRL端的补偿网络具有很大的时间常数<sup>[10-11]</sup>, 短时间内难以变化的CTRL信号通过该网络使 $V_{FB}$ 保持在2.5 V, 因此, 通过 $R_2$ 的电流将保持在 $2.5/R_2$ , 但是通过 $R_1$ 的电流将变成:

$$I'_{R_1} = \frac{V_{OUT} - 2.5 + \Delta V}{R_1} \quad (2)$$

电流差值为:

$$I_{CTRL} = I'_{R_1} - I_{R_2} = I'_{R_1} - I_{R_1} = \frac{\Delta V}{R_1} \quad (3)$$

该电流将通过补偿网络输入到误差放大器输出端(CTRL端), 过压保护电路检测该电流, 若其大于基准电流, 则输出过压保护信号。具体实现电路如图2所示。

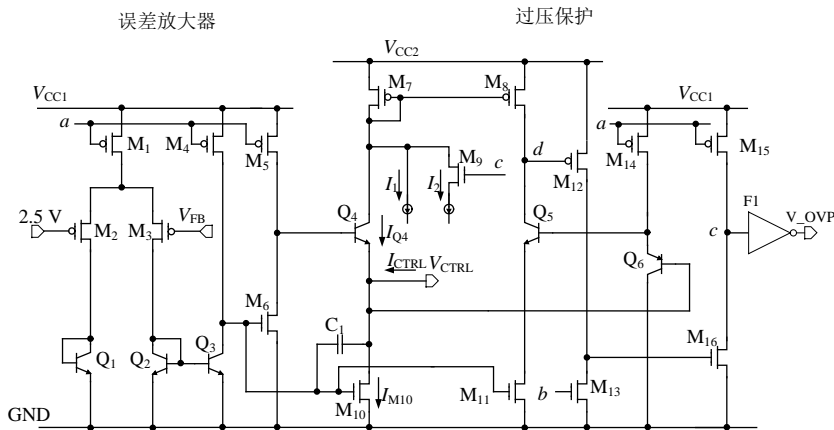


图2 误差放大器与过压保护电路

图中,  $V_{CC1}=5\text{ V}$ ,  $V_{CC2}=12\text{ V}$ 。其中,  $a$ 点与 $a$ 点相连,  $c$ 点与 $c$ 点相连,  $a$ 、 $b$ 端为偏置电压输入端。该结构的核心创新在于 $Q_4$ 的应用, 它可将误差放大器与电流比较器有效结合并且互不影响。当过压信号产生电流 $I_{CTRL}$ 时, 电流比较器可直接将该电流与基准电流比较, 以确定是否过压。该方法很好地解决了传统结构由于无法直接比较电流, 而必须先将电流 $I_{CTRL}$ 转换为电压, 再与基准电压比较所造成的结构繁琐、功耗大的问题。下面详细分析其原理。

误差放大器部分:  $M_1$ 、 $M_2$ 、 $M_3$ 、 $Q_1$ 、 $Q_2$ 、 $Q_3$ 构成误差放大器第一级放大,  $M_1$ 与 $M_4$ 的电流镜像比例为2:1;  $M_5$ 、 $M_6$ 为第二级放大<sup>[12]</sup>, 误差放大器第一级和第二级的输出分别接 $M_{10}$ 的栅极和 $Q_4$ 的基极,  $Q_4$ 为射极跟随器;  $V_{CTRL}$ 为误差放大器输出;  $C_1$ 为密

勒补偿电容。

过压保护部分:  $M_7$ 、 $M_8$ 、 $M_{10}$ 和 $M_{11}$ 构成电流比较器,  $M_{10}$ 与 $M_{11}$ 、 $M_7$ 与 $M_8$ 分别为1:1电流镜像管。 $Q_5$ 用于平衡 $Q_4$ ,  $Q_6$ 的作用是保证 $Q_5$ 基极电压等于 $Q_4$ 基极电压。 $I_1$ 、 $I_2$ 为基准电流源, 其中 $I_2$ 用于产生电流比较器迟滞, 流过 $M_{10}$ 漏源级的电流 $I_{M_{10}}$ 由误差放大器第一级输出控制, 通过对 $M_{10}$ 选择合适的MOS管, 使在正常工作情况下,  $I_{M_{10}} > I_1 + I_2$ 。当 $V_{OUT}$ 工作在额定电压时,  $V_{CTRL}$ 受误差放大器控制,  $I_{CTRL}=0$ , 由于流过 $M_7$ 漏源级的电流为:

$$I_{M_7} = I_{M_{10}} + I_1 + I_2 \quad (4)$$

故 $I_{M_7} > I_{M_{10}}$ , 所以电流比较器输出端 $d$ 点为高电平, 此时,  $M_{16}$ 截止,  $c$ 点为高电平, 即过压保护输出信号 $V_{OVP}$ 为低电平。

当 $V_{OUT}$ 突然增大,  $I_{CTRL}$ 开始增大。由于 $V_{FB}$ 受外部补偿电容影响<sup>[4]</sup>, 其值基本不变, 故放大器第一级输出不变, 即 $I_{M_{10}}$ 将保持恒定。 $I_{CTRL}$ 随 $V_{OUT}$ 增大而增大, 且流过 $Q_4$ 集电极到射级的电流为:

$$I_{Q_4} = I_{M_{10}} - I_{CTRL} \quad (5)$$

同时:

$$I_{M_7} = I_1 + I_2 + I_{Q_4} = I_1 + I_2 + I_{M_{10}} - I_{CTRL} \quad (6)$$

当 $I_{CTRL}$ 达到 $I_1 + I_2$ 时,  $I_{M_7} = I_{M_{10}}$ , 比较器处于临界状态。 $V_{OUT}$ 继续增大,  $I_{CTRL} > I_1 + I_2$ 时,  $I_{M_7} < I_{M_{10}}$ , 电流比较器输出发生翻转, 即 $d$ 点电位变低, 过压保护 $V_{OVP}$ 变高, 产生过压保护信号。此时 $c$ 点电位变低, 关断 $M_9$ , 使:

$$I_{M_7} = I_1 + I_{M_{10}} - I_{CTRL} \quad (7)$$

此时 $I_{M_7}$ 仍小于 $I_{M_{10}}$ 。当 $V_{OUT}$ 开始下降,  $I_{CTRL}$ 随之下降,  $I_{M_7}$ 增大, 当 $I_{CTRL}$ 减小到 $I_1$ 时,  $I_{M_7} = I_{M_{10}}$ , 比较器达到临界状态,  $V_{OUT}$ 继续减小, 当 $I_{CTRL} < I_1$ 时,  $I_{M_7} > I_{M_{10}}$ , 比较器发生翻转, 输出 $d$ 点电位变高, 过压保护 $V_{OVP}$ 输出变低, 此时 $c$ 点电位为高, 开启 $M_9$ , 使:

$$I_{M_7} = I_1 + I_2 + I_{M_{10}} - I_{CTRL} \quad (8)$$

综上所述, 当 $I_{CTRL}$ 上升到大于 $I_1 + I_2$ 时, 过压保护输出高电平; 当 $I_{CTRL}$ 降低到低于 $I_1$ 时, 过压保护输出低电平,  $I_2$ 为迟滞量。即通过直接比较 $I_{CTRL}$ 与基准电流来确定过压保护信号的输出。

在实际应用中, 系统输出电压 $V_{OUT}$ 不一定快速达到过压阈值, 如果 $V_{OUT}$ 缓慢增大, 即使有补偿电容 $C_{COMP}$ 存在,  $FB$ 端电压也无法维持在 $2.5\text{ V}$ , 此时, 该过压保护系统将失效, 为此, 增加了静态过压保护(以上提到的过压保护对应为动态过压保护)。静态过压保护可通过检测误差放大器的输出电压是否低于一定值来确定是否过压, 该结构原理简单, 只是动态过压保护的补充, 与传统结构类似, 故不详细说明。

### 3 仿真与投片验证

#### 3.1 功能仿真验证

在 $0.4\ \mu\text{m}$  BCD工艺下用Hspice仿真, 设计 $I_1 = 10\ \mu\text{A}$ ,  $I_2 = 30\ \mu\text{A}$ , 外部加一快速升高、下降的电压 $V_{OUT}$ , 测试 $I_{CTRL}$ 与过压保护信号 $V_{OVP}$ (图中的 $OVP\_OUT$ 信号), 仿真结果如图3所示。 $V_{OUT}$ 的额定电压为 $400\text{ V}$ ,  $I_{CTRL}$ 随着 $V_{OUT}$ 的增大而增大, 当 $I_{CTRL} > I_1 + I_2 = 40.37\ \mu\text{A}$ 时,  $OVP\_OUT$ 变为高电平; 当 $I_{CTRL} < I_1 = 10.08\ \mu\text{A}$ 时,  $OVP\_OUT$ 变为低电平, 可很好地实现过压保护功能。

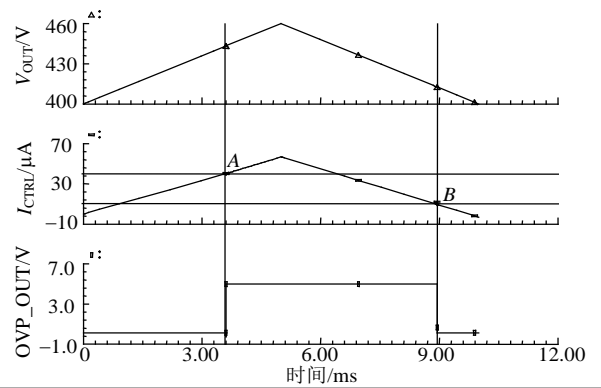


图3 仿真结果

#### 3.2 功耗仿真验证

与传统过压保护电路比较(以L6562为例), 在相同工艺下实现相同功能, 加相同工作电压。仿真条件:  $0 \sim 0.5\text{ ms}$ ,  $V_{OUT} = 400\text{ V}$ ;  $0.5 \sim 1\text{ ms}$ ,  $V_{OUT}$ 从 $400\text{ V}$ 线性增大到 $530\text{ V}$ ;  $1 \sim 1.5\text{ ms}$ ,  $V_{OUT}$ 从 $530\text{ V}$ 线性降低到 $400\text{ V}$ , 仿真结果如图4所示, 各图的上半曲线为过压保护输出 $V_{OVP}$ , 下半曲线为功耗电流。

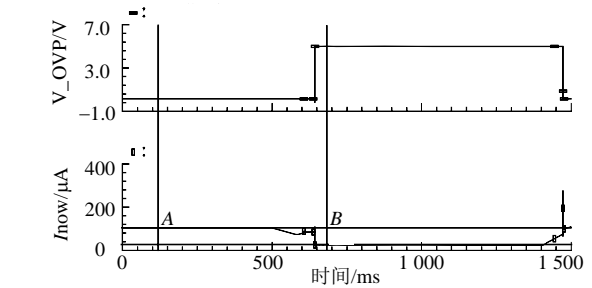


图4a. 设计电路功耗电流

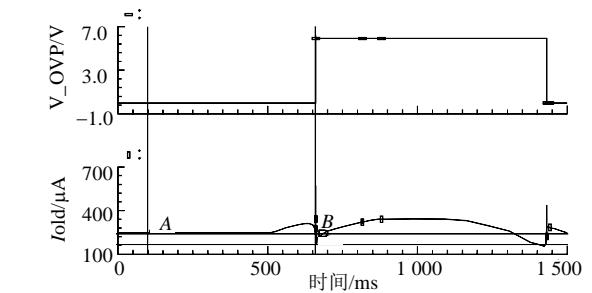


图4b. 传统电路功耗电流

图4 功耗电流仿真结果

如图4所示, 正常工作状态下(A点), 该结构与传统结构功耗电流分别为 $104.1\ \mu\text{A}$ 和 $245.8\ \mu\text{A}$ , 过压保护状态下(B点), 功耗电流分别为 $25.4\ \mu\text{A}$ 和 $170.7\ \mu\text{A}$ , 各降到 $42.4\%$ 与 $14.8\%$ 。同时, 对所需器件进行统计, 该结构是传统结构的 $50\%$ 左右, 版图面积可降为传统结构的 $60\%$ 。

### 3.3 版图设计与投片验证

该过压保护结构已经过投片验证, 版图如图5所示。为增大误差放大器的驱动能力, 图2中的 $Q_4$ 采用多个并联的方法。

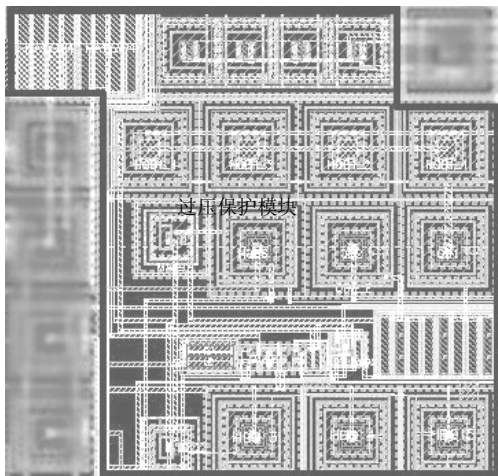


图5 版图设计

投片实测方法: 通过配置芯片各个管脚电压, 使芯片输出变高。CTRL端(误差放大器输出端)通过22 k $\Omega$ 电阻, 并串联电流表(型号: Agilent 34401A, 精度: 六位半)后接到可调电压源。调大该电压源, 同时观察输出, 当输出由高变低(即过压保护启动)时, 电流表读数为41.7  $\mu$ A, 接着调小电压, 当输出由低变高(过压保护关断)时, 电流表读数为9.8  $\mu$ A。误差在可接受范围( $\pm 5\%$ )之内, 即表明该结构功能正常。

## 4 结 论

针对PFC芯片应用电路, 本文提出了芯片内部一种新颖的过压保护电路, 即通过对由电压信号产生的电流信号与基准电流信号比较, 以确定系统是否过压, 起到有效的保护功能。同时, 相对传统的保护电路, 该电路可有效降低模块复杂度、减少器件、降低功耗和缩小版图面积。

### 参 考 文 献

[1] GARCIA O, COBOS J A, PRIETO R, et al. Power factor correction: a survey[J]. IEEE Annual Power Electronics Specialists, 2001, 1: 8-13.

- [2] NUSSBAUMER T, RAGGL K W, KOLAR J. Design guidelines for interleaved single-phase boost PFC circuits[J]. IEEE Transactions on Industrial Electronics, 2009, 56(7): 2559-2573.
- [3] 贾宏伟. 集成电路中电源的研究[D]. 成都: 电子科技大学, 2003.
- JIA Hong-wei. Study on power manger in integrated circuit[D]. Chengdu: University of Electronic Science and Technology of China, 2003.
- [4] 林昌全. 基于BCD工艺的优化THD有源功率因数校正控制器设计[D]. 西安: 西安电子科技大学, 2007.
- LIN Chang-quan. Design of APFC controller with THD optimizer circuit based on BCD process[D]. Xi'an: Xidian University, 2007.
- [5] LAMAR G D, FERNANDEZ A, ARIAS M, et al. Limitations of the flyback power factor corrector as a one-stage power supply[J]. IEEE 38th Annual Power Electronics Specialists Conference, 2007: 1343-1348.
- [6] 方磊. 一种临界导通模式功率因数校正电路设计[D]. 西安: 西安电子科技大学, 2009.
- Fang Lei. Design of a BCM power factor correction circuit[D]. Xi'an: Xidian University, 2007.
- [7] 石文, 程仁杰, 黄香馥. BOOST-PFC 电路反馈环节的优化设计[J]. 电子科技大学学报, 1996, 25(1): 1-5.
- SHI Wen, CHENG Ren-jie, HUANG Xiang-fu. Optimal design of BOOST-PFC feedback compensations[J]. Journal of University of Electronic Science and Technology of China, 1996, 25(1): 1-5.
- [8] SEBASTIAN J, LAMAR G D, HERNANDO M M. Steady-state analysis and modeling of power factor correctors with appreciable voltage ripple in the output-voltage feedback loop to achieve fast transient response[J]. IEEE Transactions on Power Electronics, 2009, 24(11): 2555-2566.
- [9] FERNANDEZ A, SEBASTIAN J, HERNANDO M M, et al. Helpful hints to select a power factor correction solution for low-and medium-power single-phase power supplies[J]. IEEE Transactions on Industrial Electronics, 2005, 52(1): 46-55.
- [10] LAMAR G D, FERNANDEZ A, ARIAS M, et al. A unity power factor correction preregulator with fast dynamic response based on a low-cost microcontroller[J]. IEEE Transactions on Power Electronics, 2008, 23(2): 635-642.
- [11] FERNANDEZ A, SEBASTIAN J, VILLEGAS, et al. Dynamic limits of a power-factor preregulator[J]. IEEE Transactions on Industrial Electronics, 2005, 52(1): 77-87.
- [12] RAZAVI B. Design of analog CMOS integrated circuits[M]. New York: McGraw-Hill, 2001: 15-27.

编辑 漆蓉