

脉冲控制忆阻模拟存储器

胡小方¹, 段书凯¹, 王丽丹¹, 李传东²

(1. 西南大学电子信息工程学院 重庆 北碚区 400715; 2. 重庆大学计算机学院 重庆 沙坪坝区 400033)

【摘要】 推导了忆阻器的电荷控制和磁通量控制数学模型, 在该基础上研究了其电导状态连续可变的性质和记忆功能。提出了用脉冲控制忆阻器实现模拟信息存储的方案, 通过理论分析、实验仿真验证了方案的有效性。结合交叉阵列结构, 该方案有望实现大规模模拟存储阵列, 推进神经网络和模拟式计算机的发展。

关键词 模拟存储器; 交叉阵列; 电荷控制模型; 磁通量控制模型; 忆阻器

中图分类号 TM5

文献标识码 A

doi:10.3969/j.issn.1001-0548.2011.05.001

Analog Memory Based on Pulse Controlled Memristor

HU Xiao-fang¹, DUAN Shu-kai¹, WANG Li-dan¹, and LI Chuan-dong²

(1. School of Electronics & Information Engineering, Southwest University Beibei Chongqing 400715;

2. College of Computer Science, Chongqing University Shapingba Chongqing 400044)

Abstract In this paper, the charge-controlled and flux-controlled memristor mathematical models are derived detailedly. The continuously variable conductance and memory properties of memristors are researched. An implementation scheme for analog memory using pulse controlled memristors is proposed, and its effectiveness is verified through theoretical analysis and simulation experiments. With crossbar array structure, the scheme is expected to achieve large-scale analog storage arrays, which may greatly promote the development of artificial neural networks and analog computers.

Key words analog memory; crossbar array; charge-controlled memristor model; flux-controlled memristor model; memristor

电路理论中存在四个基本的变量电压 v 、电流 i 、电荷 q 和磁通量 ϕ 。根据组合算法, 两两之间应该存在6种关系, 其中5种关系已经明确, 而电荷与磁通量之间的关系一直未被定义。1971年, 文献[1]定义了这种关系, 并预测了第4种基本电路元件忆阻器的存在。37年后, 美国惠普实验室的研究人员在开发基于交叉阵列的超高密度非易失性存储器的过程中意外得到首个忆阻器电子器件实物, 并立即引起了广泛而强烈的关注^[2-3]。至今, 忆阻器的物理实现越来越丰富^[4-7], 但鉴于目前忆阻器尚未商业化生产, 为了电路设计及仿真的需要, 研究者建立了忆阻器SPICE模型^[8]。因忆阻器具有纳米级尺寸、动态连续可变电阻、记忆功能等优越的性质, 众多研究者分析了其在非易失性存储器^[9]、神经网络^[10]、混沌^[11]、逻辑操作^[12]和信号处理^[13]方面的应用潜能。

纳米忆阻器具有独特的记忆功能、快速的开关

转换特性(<10 ns)、高耐久性(10^{10} 次)、低功耗(约1PJ/操作)、可堆叠性及与CMOS工艺的兼容性, 为半导体存储技术的发展带来了新的希望, 有望成为最具潜力的下一代非易失性存储器之一^[14]。文献[9]提出了基于忆阻器的纳米级的二值存储系统。文献[15]报道了基于Si(硅)忆阻器件的高密度布尔逻辑交叉阵列结构。文献[16]呈现了一个忆阻器的CMOS混合集成电路, 证明了纳米忆阻器与CMOS电路的可集成性。此外, 研究者也讨论了基于忆阻器的多值存储器设计, 如文献[17]利用一套固定的电阻作为参照电阻, 通过控制偏压, 迫使忆阻器阻值达到预设的参考电阻值, 以实现多值存储的方案。文献[13]提出了一种可实现二值和多值存储的忆阻器交叉阵列, 并研究了其在二值、灰度图像处理中的应用。

本文利用忆阻器的电阻连续可变性质及记忆功能, 提出了基于脉冲控制忆阻器的模拟存储器实现

收稿日期: 2011-08-15; 修回日期: 2011-09-15

基金项目: 国家自然科学基金(60972155, 61101233, 60974020); 重庆市自然科学基金(CSTC2009BB2305); 中央高校基本科研业务费专项(XDJK2010C023, XDJK2010B005); 中国博士后科学基金(CPSF20100470116); 重庆市高等教育教学改革研究重点项目(09-2-011)

作者简介: 胡小方(1984-), 女, 硕士生, 主要从事智能信息处理、神经网络、混沌、忆阻器及忆阻系统理论及应用等方面的研究。

方案。结合交叉阵列易于大规模实现的优势, 该方案将为忆阻器模拟存储器的研制提供理论和实验依据, 有望推动人工神经网络的大规模电路实现。

1 忆阻器模型

惠普忆阻器由夹在两个Pt(铂)电极间的两层二氧化钛构成, 一层二氧化钛层中因缺少部分氧原子而存在正二价的氧空位, 具有高的电导, 称为掺杂层。另一层纯二氧化钛表现出绝缘性。忆阻器的总电阻是两层二氧化钛层的电阻之和。在外加电源的情况下, 忆阻器中形成电场, 氧空位在电场的作用下发生迁移, 引起两层间边界的移动, 从而改变整个忆阻器的电阻。忆阻器阻值的计算公式为:

$$R_m(t) = R_{on} \frac{w(t)}{D} + R_{off} \left(1 - \frac{w(t)}{D}\right) \quad (1)$$

式中, D 为两层二氧化钛的总厚度; w 为掺杂层厚度; $w(t)/D$ 表示掺杂层厚度与总厚度之比, 决定忆阻器的总电阻; R_{on} 和 R_{off} 分别是 $w=1$ 和 $w=0$ 时的极限忆阻值。

1.1 电荷控制忆阻器模型

通过实验观察, 可以得到更详细的引起忆阻器阻值变化的原因。惠普科学家率先公布了 w 的变化速度与通过忆阻器的电流之间的正比例关系:

$$\frac{dw}{dt} = u_v \frac{R_{on}}{D} i \quad (2)$$

式中, u_v 为(2)平均离子迁移率, 单位是 $m^2s^{-1}V^{-1}$ 。对式(2)积分, 可以得到 w 与通过忆阻器的电荷量之间的关系为:

$$w(t) = u_v \frac{R_{on}}{D} q(t) + w_0 \quad (3)$$

式中, w_0 是 w 的初始值。本文认为内部导电离子在均匀的电场中移动, w 值与通过器件的电荷量之间是正比关系, 称为线性的离子迁移模型。又因 w 值决定忆阻器的总阻值, 说明忆阻器阻值的变化依赖于通过其的电荷数。忆阻器有物理限制条件, 即 $0 \leq w \leq D$, 因此, 通过忆阻器的电荷量的有效范围是:

$$-w_0 D / (u_v R_{on}) \leq q(t) \leq (D - w_0) D / (u_v R_{on}) \quad (4)$$

令 $Q_{low} = -w_0 D / (u_v R_{on})$, $Q_{high} = (D - w_0) D / (u_v R_{on})$, 表示将初始状态为 w_0 的忆阻器设置为最大阻值和最

$$\varphi(q) = \begin{cases} R_{off} q(t) + (R_0 - R_{off}) Q_{low} - k / 2 Q_{low}^2 & q \leq Q_{low} \\ R_0 q(t) - k / 2 q^2(t) & Q_{low} < q < Q_{high} \\ R_{on} q(t) + (R_0 - R_{on}) Q_{high} - k / 2 Q_{high}^2 & q \geq Q_{high} \end{cases} \quad (11)$$

已知忆阻器达到极限状态后, 如果没有施加反向电源, 其阻值保持不变。又因忆阻值由通过的电

小阻值时所需的电荷量, 也称为初始状态为 w_0 的忆阻器正常工作所能接受的最大电荷量。当 $q \leq Q_{low}$ 时, w 达到最小值0, 除非有极性相反的电荷通过, 否则不会再改变; 当 $q \geq Q_{high}$ 时, w 达到最大值1, 除非有反向电流通过, 否则不会再改变。由式(1)~式(4)可以得出忆阻值与通过的电荷量之间的关系(电荷为外加电源引起的电荷):

$$R_m(q) = \begin{cases} R_{off} & q \leq Q_{low} \\ R_0 - kq(t) & Q_{low} < q < Q_{high} \\ R_{on} & q \geq Q_{high} \end{cases} \quad (5)$$

式中, $k = \Delta R u_v R_{on} / D$, $\Delta R = R_{off} - R_{on}$ 。式(5)即为电荷控制忆阻器模型。

将忆阻器从初始状态 w_0 转换到任意状态 w 所需要的电荷量为:

$$Q = \frac{D(w - w_0)}{u_v R_{on}} \quad (6)$$

因此, 将忆阻器状态从 $w=0$ 变换到 $w=D$, 或者从 $w=D$ 变换到 $w=0$, 需要的电荷量为:

$$Q_{max} = \frac{D^2}{u_v R_{on}} \quad (7)$$

根据电流与电荷之间的积分关系, 对于幅度为 I_A 的脉冲电流, 将忆阻器从初始状态 w_0 转换到任意状态 w 所需要的时间, 即脉冲电流的宽度为:

$$T_w = \frac{(w - w_0) D}{u_v R_{on} I_A} \quad (8)$$

将忆阻器从一个极限阻值状态转换到另一个极限阻值状态所需要的时间为:

$$T_{WM} = \left| \frac{D^2}{u_v R_{on} I_A} \right| \quad (9)$$

1.2 磁通量控制忆阻器模型

已知忆阻器满足欧姆定律, 基于电流和电荷, 以及电压与磁通量之间的积分关系, 可以得到:

$$\varphi(t) = \int_0^t v(t) dt = \int_0^t R_m(q) i(t) dt = \int_0^{q(t)} R_m(q) dq \quad (10)$$

将式(5)代入式(10), 可以得到通过忆阻器的磁通量与电荷之间的关系。本文假设初值状态时, 无电荷和磁通量通过, 即 $q(0) = 0$, $\varphi(0) = 0$, 则:

荷量和磁通量之间的关系表征, 因此, 当通过的电荷量达到最小(大)值时, 磁通量也达到最小(大)值,

并且此后成正比例关系(因为忆阻值不变)。由此,利用式(11)可以得到将初值状态为 w_0 的忆阻器转换到极限状态所需要的磁通量,也即为该忆阻器正常工作所能承受磁通量的最小(大)值:

$$\begin{cases} \phi_{low} = \frac{D^2(R_0^2 - R_{off}^2)}{2u_v R_{on} \Delta R} \\ \phi_{high} = \frac{D^2(R_0^2 - R_{on}^2)}{2u_v R_{on} \Delta R} \end{cases} \quad (12)$$

进而得到:

$$q(\varphi) = \begin{cases} \frac{\varphi(t) - (R_0 - R_{off})Q_{low} - kQ_{low}^2/2}{R_{off}} & \varphi \leq \phi_{low} \\ \frac{R_0 - \sqrt{R_0^2 - 2k\varphi(t)}}{k} & \phi_{low} < \varphi < \phi_{high} \\ \frac{\varphi(t) - (R_0 - R_{on})Q_{high} - kQ_{high}^2/2}{R_{on}} & \varphi \geq \phi_{high} \end{cases} \quad (13)$$

将式(13)代入式(5),可以得到:

$$R(\varphi) = \begin{cases} R_{off} & \varphi \leq \phi_{low} \\ \sqrt{R_0^2 - 2k\varphi(t)} & \phi_{low} < \varphi < \phi_{high} \\ R_{on} & \varphi \geq \phi_{high} \end{cases} \quad (14)$$

式(14)为磁通量控制忆阻器模型。进一步,如果考虑到详细的解释,可由式(2)得到:

$$\frac{dw}{dt} = u_v \frac{R_{on}}{R_{on}w + R_{off}(D-w)} v \quad (15)$$

此时,忆阻器状态 w 的变化速度由施加在器件两端的电压决定。同样,由式(3)和式(13)可得:

$$w(t) = \frac{1}{\Delta R} (DR_{off} - \sqrt{D^2(R_{off} - \Delta R \frac{w_0}{D})^2 - 2u_v R_{on} \Delta R \varphi(t)}) \quad (16)$$

式(16)比较直观地说明了忆阻器的状态由通过的磁通量决定。

类似地,对于磁通量控制忆阻器从初始状态 w_0 到任意状态 w 所需要的磁通量为:

$$\phi = \frac{D^2(R_0^2 - R^2(w))}{2u_v R_{on} \Delta R} \quad (17)$$

根据电压与磁通量之间的积分关系,假设偏压为幅度为 V_A 脉冲电压,则将忆阻器从初始状态 w_0 转换到任意状态 w 所需要的时间为:

$$T_w = \frac{D^2(R_0^2 - R^2(w))}{2u_v R_{on} \Delta R V_A} \quad (18)$$

因此,将忆阻器状态从 $w=0$ 变换到 $w=D$,或者从 $w=D$ 变换到 $w=0$,需要的磁通量大小和所需的时间分别为:

$$\phi_{max} = \frac{D^2(R_{off}^2 - R_{on}^2)}{2u_v R_{on} \Delta R} \quad (19)$$

$$T_{WM} = \left| \frac{D^2(R_{off}^2 - R_{on}^2)}{2u_v R_{on} \Delta R V_A} \right| \quad (20)$$

总之,在有效的磁通量范围内,忆阻器状态的变化依赖于外加电压(或者通过的磁通量);如果超过这个范围,忆阻值将保持在最大或者最小状态不变,直到有反向电压(磁通量)。同时,可以看出忆阻器状态 w 与两端电压(通过的磁通量)之间的关系在数学表达上更为复杂。其实,无论是外加电流源还是外加电压源,都会产生电荷和磁通量,而电荷和磁通量对忆阻值的影响是相同的。研究者推导出两种模型,主要是为了从数学理论上更清晰地说明忆阻器状态与电流(电压)或电荷(磁通量)之间的关系,有利于从理论上获知一些基本性质,进而在实践中作为指导。

2 忆阻器的模拟存储性能

性质1 忆阻器的状态由通过它的电荷量或者磁通量决定,在有效的电荷和磁通量范围内,若通过忆阻器的总电荷量或者总磁通量为零,则忆阻器最终将回到初值状态^[18]。

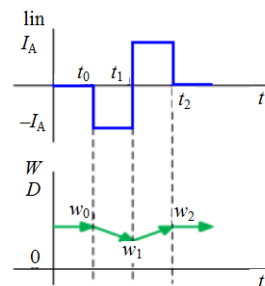


图1 对称的脉冲电流引起忆阻器状态的变化

图1所示为一个对称的脉冲电流引起的初始状态为 w_0 的忆阻器的状态变化。该电流前半部分幅度为 $-I_A$,宽度为 T_w ,将忆阻器状态转换到 w_1 ,有:

$$w_1 = w_0 + u_v \frac{R_{on}}{D} (-I_A T_w) \quad (21)$$

该电流的后半部分幅度为 I_A , 宽度为 T_w , 继续将忆阻器状态转换到 w_2 , 有:

$$w_2 = w_1 + u_v \frac{R_{on}}{D} (I_A T_w) = \quad (22)$$

$$w_0 + u_v \frac{R_{on}}{D} (-I_A T_w) + u_v \frac{R_{on}}{D} (I_A T_w) = w_0$$

可知, 若通过忆阻器的总电荷量为零, 则忆阻器的状态最终会回到初始状态。若通过忆阻器的总磁通量为零, 会有同样的效果。简单起见, 假设电源为对称的脉冲电压, 幅度为 $-V_A$ 和 V_A , 两部分宽度均为 T_w , 利用式(14)忆阻值与磁通量之间的关系, 在有效的磁通量范围内, 有:

$$R_1 = \sqrt{R_0^2 - 2k(-V_A T_w)} \quad (23)$$

$$R_2 = \sqrt{R_1^2 - 2k(V_A T_w)} =$$

$$\sqrt{R_0^2 - 2k(-V_A T_w) - 2k(V_A T_w)} = R_0 \quad (24)$$

该性质可用于忆阻存储器的读操作, 利用该种电源(电流或者电压)模式, 可以准确读出存储的忆阻值, 使读操作不会对已记忆阻值造成不良影响。

已知忆阻器的阻值依赖于外加电源的极性、大小和时间长度, 假设写电流为幅度 I_w , 宽度 t_p 的脉冲, 则写操作后, 忆阻器将由初始阻值 R_0 转换为阻值:

$$R_{s_1} = R_0 - kq = R_0 - kI_w t_p \quad (25)$$

利用上面所述的读电流模式读出的忆阻值不变, 即 $R_{out} = v_o / i_o = R_{s_1}$, 可得到:

$$I_w = \frac{1}{kt_p} \left(R_0 - \frac{v_o}{i_o} \right) \quad (26)$$

假设 t_p 是预先设定的, 则通过式(26)可以恢复出写电流脉冲的幅度, 电路设计时, 可以利用一个减法器实现该恢复操作, 进而实现忆阻器的模拟存储功能。

若外加电源为电压脉冲(幅度为 V_w , 宽度为 t_p), 写操作可将忆阻器由初始阻值 R_0 设置为 R_{s_2} , 有:

$$R_{s_2} = \sqrt{R_0^2 - 2k\phi} = \sqrt{R_0^2 - 2kV_w t_p} \quad (27)$$

利用对称的读电压模式, 可以读出存储的忆阻值 $R_{out} = v_o / i_o = R_{s_2}$, 进而可得:

$$V_w = \frac{1}{2kt_p} \left(R_0^2 - \left(\frac{v_o}{i_o} \right)^2 \right) \quad (28)$$

同样假设 t_p 已知, 则通过式(28)可以恢复写电压脉冲的幅度, 电路设计时, 可以利用一个乘法器和一个减法器实现该恢复操作, 实现忆阻器的模拟存储功能。

3 忆阻器交叉阵列模拟存储器

惠普研究人员在开发基于交叉阵列的超高密度非易失性存储器的过程中得到了忆阻器的物理器件, 同时也为忆阻存储器提供了一种可行的存储结构。将纳米级忆阻器放置于纵横交叉放置的两套纳米线的交叉点处, 形成的忆阻器交叉阵列兼具忆阻器的存储能力和交叉阵列易于大规模实现的优势。本文给出一种用于存储模拟信息的忆阻器交叉阵列存储器, 如图2所示。它包含一个 6×6 的纳米线交叉阵列(其中交叉点处放置忆阻器)、行和列开关选择器(row switch mux/column switch mux)、电压转换器(voltage convter)、地址译码器(address encoder)、读写控制电路(read/write control)和读电路(read circuit)。

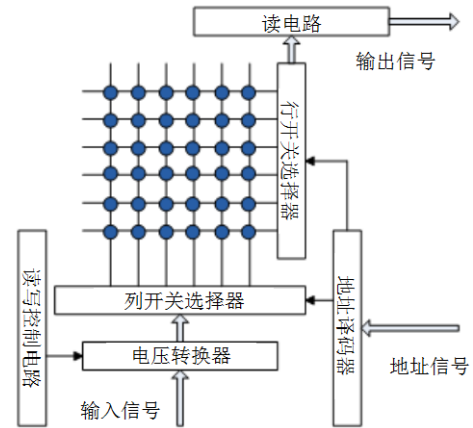


图2 忆阻器交叉阵列模拟存储器

电压转换器中包括放大电路和固定电源, 当预存储的数据送到电压转换器的入口时, 如果此时写控制信号有效, 则其中的放大电路将输入数据转换为合适幅度的电压脉冲信号(假设脉冲宽度一定)。在地址译码器和行/列开关选择器的控制下, 该写电压脉冲施加到选中的忆阻器上, 改变其阻值状态。当写操作结束时, 该忆阻器两端的电压为零, 忆阻值保持不变, 实现记忆功能。当读信号有效时, 电压转换器中产生如前所述的对称模式读电压信号, 施加到目标忆阻器上, 此时读电路可测得流过该忆阻器的电流, 并将其作为输出信号输出。至此, 完成了忆阻器的写和读操作。

以上讨论了将脉冲电压作为写电源的忆阻器交叉阵列存储方案, 利用脉冲电流作为写电源也可以实现同样的存储效果, 可将读电路与列线相连, 当对忆阻器施加读电流时, 读电路可测得目标忆阻器两端的电压, 并将其作为输出信号输出。信号输出后, 可根据需要进行适当的缩放和转换。若要恢复写电压的幅度, 可添加减法器 and 乘法器。类似地, 若要恢复写电流的幅度, 可添加减法器。

5 计算机仿真

为了验证本文提出的忆阻器模拟存储方案的有效性, 本文进行相关的计算机仿真, 所使用的忆阻器为其数学模型。忆阻器参数设置为 $R_{on}=100\ \Omega$, $R_{off}=30\ \text{k}\Omega$, $D=10\ \text{nm}$, $u_v=10^{-14}\ \text{m}^2\text{s}^{-1}\text{V}^{-1}$, $w_0=3\ \text{nm}$ 。

对交叉阵列中的某个忆阻器施加一个写电流脉冲(电荷控制忆阻器模型), 幅度为 $0.4\ \text{mA}$, 宽度为

$0.04\ \text{s}(t_p=0.04\ \text{s})$, 如图3a所示, 则写操作后忆阻器阻值变换为约 $16.245\ 6\ \text{k}\Omega$, 如图3d所示。使用对称的读脉冲电流($\pm 0.005\ \text{mA}$, $0.005\ \text{s}$), 如图3b所示, 测得忆阻器两端的电压, 如图3c所示, 对应的忆阻值, 如图3e所示。利用式(26), 可以恢复出写电流脉冲的幅度, 如图3f所示。最终值为 $0.4\ \text{mA}$, 验证了方案的有效性。

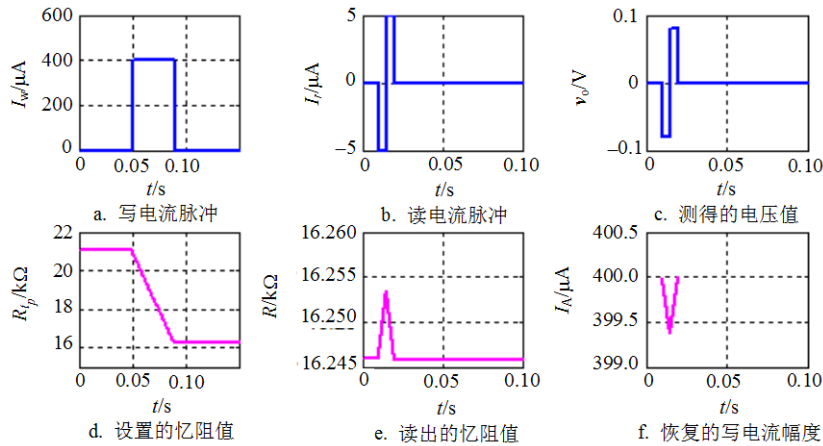


图3 电荷控制忆阻器的写、读及恢复操作

类似地, 对交叉阵列中某个忆阻器施加一个写电压脉冲($1.0\ \text{V}$, $0.04\ \text{s}$), 如图4a所示, 对应的忆阻值变化如图4d所示。对忆阻器施加如图4b的读电压脉冲($\pm 0.05\ \text{V}$, $0.005\ \text{s}$), 测得流过忆阻器的电流如图4c所

示, 而对应的忆阻值变化如图4e所示。利用式(28), 可以恢复出写电压脉冲的幅值, 如图4f所示。最终值为 $1.0\ \text{V}$, 验证了方案的有效性。

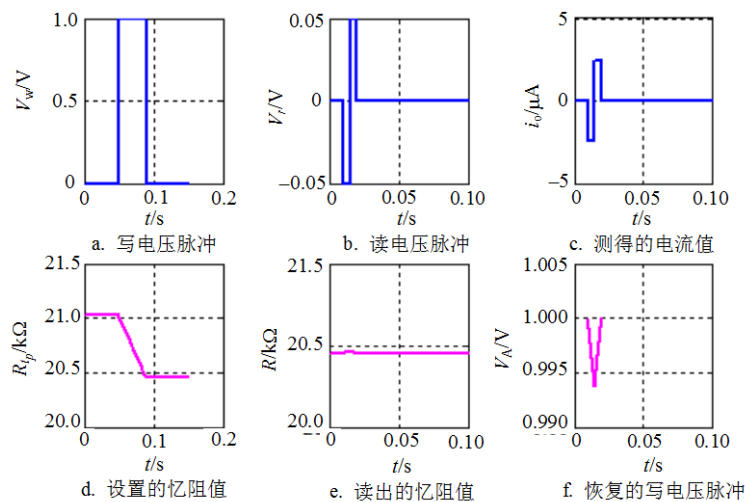


图4 电荷控制忆阻器的写、读及恢复操作

6 总结

本文在详细推导电荷控制和磁通量控制忆阻器数学模型的基础上, 研究了忆阻器的模拟存储特性, 给出了模拟存取的理论依据。结合交叉阵列结构, 提出了一种基于忆阻器的交叉阵列模拟存储器实现

方案, 该方案使用忆阻器作为存储元件, 充分利用了其记忆特性和阻值连续可变性质, 以及具有交叉阵列易于大规模电路实现的优势。计算机仿真结果证明模拟信息能够准确地存储并恢复, 验证了方案的有效性。该方案将为基于忆阻器的模拟存储提供理论和实验依据, 推进人工神经网络的大规模电路

实现,并在复杂网络、非易失性存储器、信息处理等领域发挥巨大的作用。

本文研究工作得到西南大学博士科研资助项目(SWUB2008074)和西南大学教育教学改革研究项目(2009JY053, 2010JY070)的资助,在此表示感谢。

参 考 文 献

- [1] CHUA L O. Memristor-the missing circuit element[J]. IEEE Trans Circuit Theory, 1971, 18(5): 507-519.
- [2] STRUKOV D B, SNIDER G S, STEWART D R, et al. The missing memristor found[J]. Nature, 2008, 453(7191): 80-83.
- [3] WILLIAMS R S. How we found the missing memristor[J]. IEEE Spectrum, 2008, 45(12): 28-35.
- [4] PERSHIN Y V, VENTRA M D. Spin memristive systems: spin memory effects in semiconductor spintronic[J]. Physical Review B, 2008, 78(15): 3309-3312.
- [5] HACKETT N G, HAMADANI B, DUNLAP B, et al. A flexible solution-processed memristor[J]. IEEE Electron Device Lett, 2009, 30(7): 706-708.
- [6] BRZEZINSKI A, LEE J T, SLINKER J D, et al. A light-emitting memristor[J]. Organic Electronics, 2008, 11(1): 150-153.
- [7] DRISCOLL T, KIM H T, CHAE B G, et al. Phase-transition driven memristive system[J]. Appl Phys Lett, 2009, 95(4): 043.
- [8] ZHANG X L, HUANG Z C, YU J B, Memristor model for SPICE[J]. IEICE Transactions on Electronics, 2010, 3: 355-360.
- [9] VONTOBEL P O, ROBINETT W, et al. Writing to and reading from a nano-scale crossbar memory based on memristors[J]. Nanotechnology, 2009, 20(42): 21.
- [10] JO S H, CHANG T, EBONG I, et al. Nanoscale memristor device as synapse in neuromorphic systems[J]. Nano Letters, 2010, 10(4):1297-1301.
- [11] MUTHUSWAMY B. Memristor based chaotic circuits[J]. IETE Technical Review, 2009, 26(6): 417-429.
- [12] BORGHETTI J, SNIDER G S, KUEKES, P J, et al. 'Memristive' switches enable 'stateful' logic operations via material implication[J]. Nature, 2010, 464(7290): 873-876.
- [13] HU X F, DUAN S K, WANG L D, et al. Memristive crossbar array with applications in image processing (in Chinese)[J]. Sci China Inf Sci, 2011, 41(4): 500-512.
- [14] YANG J J, ZHANG M X, STRACHAN J P, et al. High switching endurance in TaOx memristive devices[J]. Appl Phys Lett 97, 2010, 232102(1-3): 10.
- [15] JO S H, KIM K H, LU W. High-density crossbar arrays based on a Si memristive system[J]. Nano Lett, 2009, 9: 870-874.
- [16] XIA Q, ROBINETT W, CUMBIE M W, et al. Memristor-CMOS hybrid integrated circuits for reconfigurable logic[J]. Nano Letters, 2009, 9(10): 3640-3645.
- [17] KIM H, SAH M P, YANG C, et al. Memristor-based multilevel memory[C]//12th International Workshop on Cellular Nanoscale Networks and Their Applications (CNNA). Berkeley, CA,USA: [s.n.], 2010: 1-6.
- [18] HO Y, HUANG G M, LI P. Dynamical properties and design analysis for nonvolatile memristor Memories[J]. IEEE Transactions on Circuit and Systems-I: Regular Papers, 2011, 58(4): 724-726.

编辑 蒋 晓