平面链式功率合成放大器

严君美[1]，褚庆昕[2]，龚　志[2]

(1. 景德镇陶瓷学院机械电子工程学院　江西 景德镇　333403;　2. 华南理工大学电子与信息学院　广州　510640)

【摘要】采用多端口平行微带线输出的功率合成放大器中，信号通道之间的距离可调范围较小，没有充足的空间放置单元放大器芯片及其偏置电路。本文针对这个问题，提出了一种微带平面链式功率分配/合成器结构。在该结构中，单元放大器的位置能够移到电路的侧边，各信号通道之间的距离可以根据需要进行选择。设计制作了一个包含4条支路的平面链式功率分配/合成电路；测试数据表明，其反射损耗在2.0～4.5 GHz的频带上小于–13 dB，插入损耗小于0.8 dB。设计制作了一个包含4个单元放大器的平面链式功率合成放大器，在2.0～4.5 GHz频带上，其小信号增益为13～19 dB，与对应单元放大器的小信号增益吻合得较好。在3.2 GHz时的饱和输出功率为26.4 dBm，合成效率为85%。

关　键　词　放大器;　链式功分/合成器;　平面电路;　功率合成放大器

中图分类号　TN72　　文献标识码　A　　doi:10.3969/j.issn.1001-0548.2012.05.012

Planar Chain Power Combining Amplifier

YAN Jun-mei[1], CHU Qing-xin[2], and GONG Zhi[2]

(1. School of Mechanical and Electronic Engineering，Jingdezhen Ceramic Institute　Jingdezhen Jiangxi　333403;

2. School of Electronic and Information Engineering，South China University of Technology　Guangzhou　510640)

Abstract　The distance between signal paths is limited in the power combining amplifiers using parallel multi-port microstrip lines as the output ports. There is no enough room for the unit amplifiers and their biasing elements. With the problem, a planar chain power divider/combiner is presented in this paper. A four-path planar divider/combiner is designed and fabricated. Its measured results are given: the return loss is less than –13 dB on the wide bandwidth of 2.0～4.5 GHz. The insertion loss is less than 0.8 dB. Additionally, a four-element power combining amplifier is also designed and fabricated. Its small signal gain on the bandwidth of 2.0～4.5 GHz is 13～19 dB, the saturated output power at 3.2 GHz is 26.4 dBm, and the power-combining efficiency is up to 85%.

Key words　amplifier;　chain power divider/combiner;　planar circuit;　power combining amplifier

1　介　绍

在无线通信系统、雷达系统和卫星通信系统中，功率源是一个关键的组成部分，而功率源的效率和能够输出的最大功率值是衡量功率源的两个最重要指标。当工作频率进入到微波/毫米波频段，传统的单个固态器件能够输出的最大功率有限。虽然真空器件的输出功率大得多，但是它的缺点是体积较大、价格昂贵。为了实现低成本、输出功率足够高、效率合适的功率源，通常采用功率合成的方案合成多个固态器件的功率输出，实现增加输出功率的目的[1]。在文献[2-8]中，平面型的功率合成方案优势明显，能利用相对便宜的平面电路加工技术，电路组装简单，能方便地实现与电路中其他器件的互联等。文献[9]提出并实现了一种平面型的功率合成放大器，该合成功率放大器具有平面电路的特点，又拥有空间型功率合成器的特点，即能在一级电路中实现一分多路的功率分配/合成，使功率合成效率基本不受支路数的影响，适合合成数量较大的单元放大器的输出。

文献[10]提出了一种用双层电路实现的平面型空间功率分配/合成结构。它是将两条微带线背对背放置，然后去掉两端的公共地，以形成用于输入/输出端口的平行双线，这样在电路的正反两部分都能集成文献[9]中提出的平面功率合成结构，实现了在电路体积增加不大的情况下将支路数量提高了一倍，能集成更多的单元放大器，从而得到更大的功率输出。并且这种双层电路使微带阻抗变换器要实现的阻抗变换比降低，易于实现电路的阻抗匹配。

但是，文献[9-10]提出的结构有一个相同的缺

收稿日期：2010 – 11 – 30；修回日期：2011 – 11– 28
基金项目：国家自然科学基金(60801033)；广东省自然科学基金(071180601)
作者简介：严君美(1974 –)，男，博士，主要从事功率合成技术方面的研究.

点，即各支路之间的距离可调范围较小，没有充足的空间用于放置单元放大器芯片及其偏置电路。文献[9]采用超宽微带线，将本可以实现一分八路的微带线只用于实现一分四路，这样为了实现每个支路的单元放大器与超宽微带线之间的良好匹配，还需要采用体积较大的四分之波长阻抗变换器。这必将提高微带阻抗变换器要实现的阻抗变换比，难于实现良好的阻抗匹配。而且这种方法中能获得的支路间的空间有限

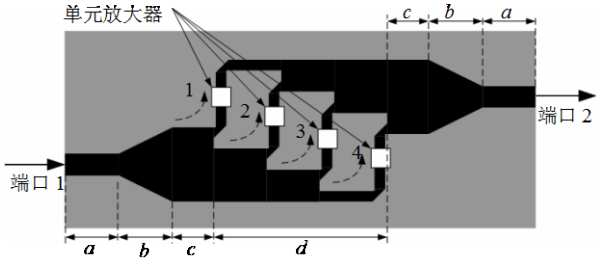

图1　4个单元平面链式功率合成放大器示意图

文献[10]通过采用双层微带电路，能提高合成单元放大器的数量，但是单元放大器沿地板上下直接对应放置，热量集中，不利于散热。文献[11]实现了一个包含4条支路的双层电路的功率合成放大器，放大器的位置沿输入/输出轴向两边错开以提高散热性能，但其实现的合成路数有限。

基于以上情况，本文对文献[9]的结构进行了改进，改进后的包含4条支路的平面链式功率合成放大器的示意图如图1所示。信号从端口1输入，沿着特性阻抗为50 Ω的微带线(*a*段)传输，渐变微带线(*b*段)使输入微带线(*a*段)与超宽微带线(*c*段)匹配良好。使用直角微带转换头完成功率分配功能，并将功率引导到电路的侧边。将超宽微带线后接的功率分配结构称为链式功率分配结构，其概念来源于文献[12]。本文采用的结构与文献[9-10]的结构的不同之处在于用链式功率分配/合成电路代替了平行微带线。显然，通过采用该链式功率分配结构，电路中放置单元放大器的位置移到了电路的侧边，这样各种信号通道之间的距离就可根据实际情况进行设计，克服了文献[9-10]的结构中各种信号通道之间距离过小的问题。

本文给出了平面链式功率分配结构的传输型模型设计方法，设计加工了一个包含4条支路的平面链式功率分配/合成器，给出了仿真和测试结果，在2.0～4.5 GHz的频带上，反射损耗小于–12.5 dB，插入损耗小于0.8 dB。另外，本文还加工了一个合成4个单元放大器的平面链式功率合成放大器，在2.0～4.5 GHz的频带上，小信号增益是13～19 dB，在3.2 GHz时的饱和输出功率是26.4 dBm，合成效率达到85%。以上测试结果证明了平面链式功率分配/合称结构的有效性。

2　电路设计

渐变微带线的作用是提供输入微带线与超宽微带线之间的阻抗匹配，可按照一般的渐变阻抗匹配电路的设计方法进行设计[10]。

链式功率分配/合成器中的功率分配与合成部分是旋转对称的，只需设计其中一部分。本文以包含4条支路的链式功率分配器说明设计过程。该方法对于包含多支路的电路设计也是适用的。

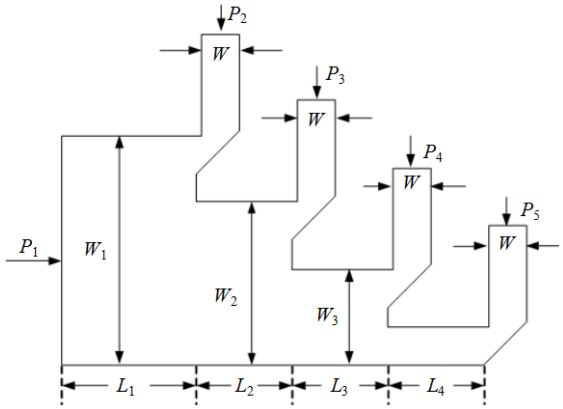

图2　链式功分器示意图

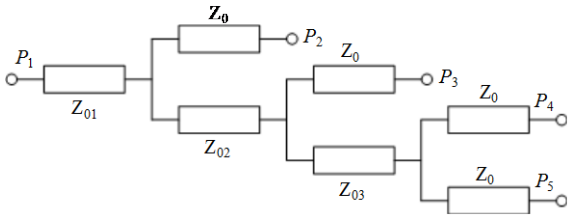

图3　链式功分器的等效传输线模型

链式功分器的示意图如图2所示，图中标出了各电路尺寸的标号。忽略寄生的电感电容效用，链式功率分配器的传输线模型如图3所示。图中，Z_0、Z_{01}、Z_{02}、Z_{03}是微带线W、W_1、W_2、W_3的特性阻抗，为了达到良好匹配，它们需满足下面各式：

$$\frac{1}{Z_{03}}=\frac{2}{Z_0} \tag{1}$$

$$\frac{1}{Z_{02}}=\frac{1}{Z_0}+\frac{1}{Z_{03}} \tag{2}$$

$$\frac{1}{Z_{01}}=\frac{1}{Z_0}+\frac{1}{Z_{02}} \tag{3}$$

一般来讲，Z_0为50 Ω。从式(1)～(3)能得到微带

线的特征阻抗值，由此就能得到微带线的宽度。各微带线的长度根据实际情况的需要确定。

3 实验制作与测试结果

遵循上述方法，本文实际制作了一个背对背连接的4通道链式功率分配/合成器，如图1所示。采用的介质板厚度为0.8 mm，相对介电常数为2.55。与图2对应的电路尺寸为：W_1=13 mm，W_2=9.4 mm，W_3=5.8 mm，W=2.2 mm，L_1=L_2=L_3=7.5 mm。

在HFSS中建立与图1对应的模型，进行仿真(本文给出的仿真结果都是采用HFSS仿真得到的结果)。图4给出了与图1中所示结构对应的反射损耗的测试和仿真结果。测量与仿真结果吻合得较好，在2.0～4.5 GHz的频带上，反射损耗小于–12.5 dB。

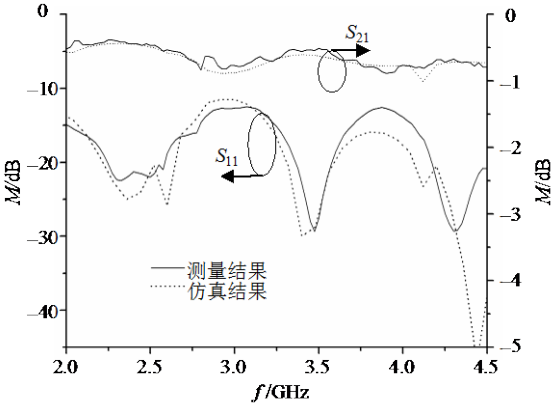

图4 链式功率分配/合成器的S参数的仿真和测试结果

图4还给出了对应结构插入损耗的测试和仿真结果，测量与仿真结果吻合得较好，在2.0～4.5 GHz的频带上，插入损耗小于0.8 dB。

本文制作了一个包含4个单元的平面链式功率合成放大器。实物照片如图5所示，采用的固态器件型号为MGA83563。按照该管子的技术说明书，该管子的小信号增益可以达到22 dB，饱和输出功率为22 dBm。

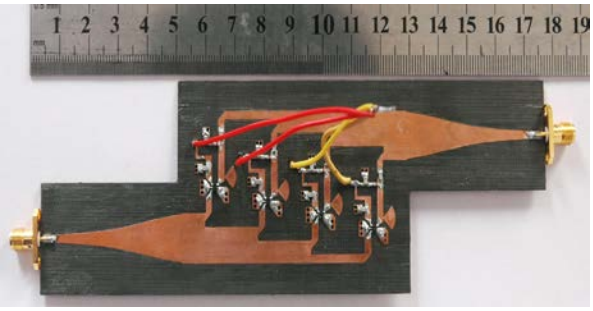

图5 功率合成放大器的实物图片

为了衡量双层功率合成放大器的性能，本文加工了一个只包含一个固态管的放大器。单个管子的放大器和4路合成放大器具有同样的偏置条件。

4个单元双层功率合成器的小信号增益测试数据如图6所示，在3.0 GHz时，它的小信号增益达到18.8 dB。图6还给出了单个管子的小信号增益测试数据，在频带2.0～4.5 GHz上，小信号增益都在13～19 dB之间，合成放大器的增益围绕单个管子的增益上下波动，两者的变化趋势基本吻合。

单个放大器的小信号增益并没有达到该管子的标称值，这可能是由于加工误差或不同批次的管子特性的离散性引起的。因为设计和制作单个管子的放大器和4路功率合成放大器的目的是验证双层平面空间功率分配合成器的有效性，所以单个管子是否达到该管子的标称值并不重要。

图6还给出了合成放大器和单元放大器的反射损耗的测量值，从图中可以发现，合成放大器的反射损耗比单元放大器的反射损耗小得多，这主要是因为来自各个信号通道的反射信号相位不相同，它们之间的耦合导致了总的反射系数变小，这种相位不同的反射降低了各单元放大器输入信号的一致性，将降低合成效率，因此，合成放大器中应该避免较大的反射。另外，对它们的饱和输出功率进行了测量，在3.2 GHz时单个管子放大器和合成放大器的饱和输出功率分别为21.2 dBm和26.4 dBm，此时的合成效率为85%。合成效率为：

$$\eta = \frac{P'_{\text{sat}}}{4P_{\text{sat}}} \times 100\% \tag{4}$$

式中，P'_{sat}、P_{sat}分别为合成放大器和单个管子放大器的饱和输出功率。

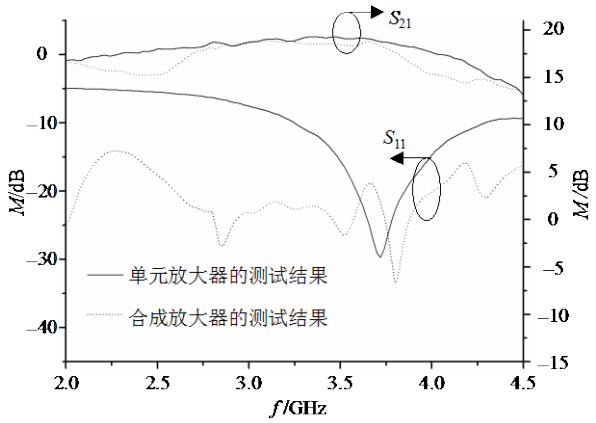

图6 小信号增益测量结果

4 结 论

本文设计制作了一个链式功率分配/合成器，和基于该功率分配/合成结构的功率合成放大器，采用平面链式功率分配/合成结构，各信号通道之间的距

离足够大，有空间放置单元放大器芯片和偏置元件。给出了简单的传输线模型设计方法。实际设计制作了一个包含4条支路的背对背连接的功率分配/合成器和一个包含4个单元的功率合成放大器。同时制作了一个只包含一个管子的放大器。测试结果表明，合成放大器的小信号增益与单元放大器的小信号增益的变化趋势基本吻合。功率合成效率达到85%。这些结果证明了双层平面功率分配/合成器的有效性。该结构具有低损耗、易加工、良好的散热性能和较高的合成效率等优点，可以广泛运用于高效的功率合成放大器。如果选择合适的基片材料和基片厚度，该结构能运用于微波和毫米波波段。本文仅仅为了降低成本，制作的电路才选择2.0～4.5 GHz作为工作频带。

参 考 文 献

[1] DELISIO M P, YORK R A. Quasi-optical and spatial power combining[J]. IEEE Transaction on Microwave Theory and Techniques, 2002, 50(3): 929-936.

[2] LI L A, HILLIARD B J, SHAFER J R, et al. A planar compatible traveling-wave waveguide-based power divider/combiner[J]. IEEE Transaction on Microwave Theory Techniques, 2008, 56(8): 1889-1898.

[3] EPP L W, HOPPE D J, KHAN A R, et al. A high-power Ka-band (31-36 GHz) solid-state amplifier based on low-loss corporate waveguide combining[J]. IEEE Transaction on Microwave Theory Techniques, 2008, 56(8): 1899-1908.

[4] JIANG X, SEAB C O, AMIR M. A Ka-band power amplifier based on the traveling-wave power-dividing/combining slotted-waveguide circuit[J]. IEEE Transaction on Microwave Theory Techniques, 2004, 52(2): 633-639.

[5] SONG K, FAN Y, HE Z. Narrowband amplifier with excellent power combining efficiency[J]. Electronics Letters, 2007, 43(13): 717-719.

[6] SONG K, XUE Q. Planar probe coaxial-waveguide power combiner/divider[J]. IEEE Transaction on Microwave Theory Techniques, 2009, 57(11): 2671-2767.

[7] SCHELLENBERG J, WATKINS E. W-band 5 W solid-state power amplifier/combiner[C]//IEEE MTT-S International Microwave Symposium Digest. Anaheim, USA: IEEE, 2010: 240- 243.

[8] 徐军, 李超, 龙毅. 一种新型毫米波集成功率合成器的研究[J]. 电子科技大学学报, 1999, 28(4): 374-377.
XU Jun, LI Chao, LONG Yi. Investigation of a novel millimeter-wave integrated power combiner[J]. Journal of University of Electronic Science and Technology of China, 1999, 28(4): 374-377.

[9] LI L, WU K. Integrated planar spatial power combiner[J]. IEEE Transaction on Microwave Theory Techniques, 2006, 54(4): 1470-1476.

[10] CHU Q X, YAN J M. A two-layer planar spatial power divider/combiner[C]//IEEE MTT-S International Microwave Symposium Digest. Boston, USA: IEEE, 2009: 989-992.

[11] 严君美, 褚庆昕, 龚志. 基于双层平面电路的功率合成放大器[J]. 华南理工大学学报(自然科学版), 2010, 38(10): 19-23.
YAN Jun-mei, CHU Qing-xin, GONG Zhi. Power combining amplifier based on doubled-layer planar cirucuit [J]. Journal of South China University of Technology (Natural Science Edition), 2010, 38(10): 19-23.

[12] NAKAJIMA M. A proposed multistage microwave power combiner[J]. Proceedings of the IEEE, 1973, (3): 242-243.

编 辑 黄 莘