

一种磁控忆感模拟器的设计及其特性分析

杨凌, 苏婧, 黄麟, 蒲中柱

(兰州大学信息科学与工程学院 兰州 730000)

【摘要】记忆器件的出现为电路设计提供了新的方法, 由于目前尚无法获得实际的记忆器件, 所以研究人员通常通过搭建电路模拟器的方法对其进行研究。本文直接从忆感器的定义出发, 建立了一种磁控忆感器的数学模型, 采用通用电路元器件设计了一种不包含忆阻器的磁控忆感“浮地”电路模拟器, 并采用Matlab和Multisim混合仿真的方法, 给出了在不同交变信号激励以及不同参数下磁控忆感电路模拟器的系统级仿真实验, 结果表明: 所设计的磁控忆感器具有磁通-电流之间的自收缩磁滞回线特性, 是一种具有记忆特性的非线性电感, 这与理论概念上的忆感器特性相吻合, 从而为忆感器在电子学领域产生新的应用电路提供了器件模拟实体。

关键词 模拟器; 浮地; 忆感器; 磁滞回线特性

中图分类号 TN602 **文献标志码** A **doi**:10.3969/j.issn.1001-0548.2016.05.006

Design and Characteristic Analysis for a Flux-Controlled Meminductor Emulator

YANG Ling, SU Jing, HUANG Lin, and PU Zhong-zhu

(School of Information Science and Engineering, Lanzhou University Lanzhou 730000)

Abstract The emergence of mem-elements provides a new method for circuit design. In this paper, a mathematical model of a flux-controlled meminductor is proposed directly from the definition of meminductor, and a new floating meminductor emulator which does not contain any memristor is designed with common off-the-shelf components. Then the system-level circuit simulation experiments with different alternating signals and different parameters are presented based on Multisim and Matlab simulation platform. The results show that the current-flux characteristic of the designed flux-controlled meminductor is a frequency-dependent pinched loop, this means that the proposed device is a kind of nonlinear inductor with memory and accords with the concept of meminductor and therefore it provides a device simulation entity for producing new application circuits in the field of electronics.

Key words emulator; floating; hysteretic loop; meminductor

1971年, 文献[1]根据电路变量的完备性理论, 提出了忆阻器的概念。2008年5月, HP实验室宣布制造了第一个物理实现的忆阻器^[2], 同年11月, 在伯克利大学举行的忆阻器和忆阻系统国际研讨会上, 定义了忆容器和忆感器两种记忆器件, 这两种新的电路器件是在忆阻器基础上的推广, 它们与忆阻器的相同之处是都具有记忆能力, 不同之处在于这两种器件能存储能量。这些新的记忆器件在电子学领域出现, 展示了一个新的未知的领域, 将有可能导致一系列的变革, 同时也提供了一个新的工具, 可以从一个新的角度来观察旧的科学问题^[3]。

由于目前记忆器件的物理实现仍然停留在实验室阶段, 尚未进入商业化生产阶段, 所以还无法从市场直接购得实际的记忆器件, 因此研究人员通常

通过搭建记忆器件的电路模拟器(即二端口等效电路)对其进行研究。相对于忆阻器, 忆容器和忆感器的电路模拟器研究较少, 而且大部分忆容器和忆感器的模拟器都是基于忆阻器实现的^[4-10]。文献[4]首先提出了通过二端口电量关系的线性变换将忆阻器转化为忆容器和忆感器的思想。文献[5]最早采用现有的通用电路元器件, 实现了忆阻器到忆容器和忆感器的转换, 但他们所实现的忆容器和忆感器中包含了一个串联的寄生电阻, 且提出的模拟器只能实现“接地”方式, 不能任意接入电路使用。文献[6]采用通用模拟电子元器件建立了一种磁通控制型忆阻器的等效电路模型, 进而设计了一种磁通控制型忆感器的等效电路并研究了其韦-安(即磁通-电流)关系的非线性, 所实现的忆阻器及忆感器也只能实

现“接地”方式。文献[7]采用文献[8]中的忆阻模拟器, 并根据文献[5]的方法建立了一种忆感器的电路模拟器, 并通过Matlab仿真分析和硬件电路测试研究了忆感器的韦-安关系, 设计的忆感器模拟器同样受制于“接地”限制。为了使所设计的电路模拟器可以任意接入电路使用, 文献[9]阐述了采用第二代电流传输器将“浮地”忆阻器转换为“浮地”忆容器和忆感器的方法。文献[10-11]基于通用电路元器件中完成了一种磁控忆阻器的“浮地”设计, 并分别实现了由“浮地”磁控忆阻器到忆容器和忆感器的转换。文献[12]的工作与文献[6]类似, 其贡献在于采用第二代电流传输器实现了由“接地”忆阻器到“浮地”忆感器的转换。上述有关忆容器和忆感器的模拟器设计中均包含两部分内容, 一是忆阻器的电路模拟器设计, 二是转换电路的设计, 因此电路实现较为繁琐。

文献[13]直接从忆容器的定义出发, 建立了其数学模型, 并设计了不包含忆阻器的忆容器的电路模拟器, 从而为忆容器和忆感器的电路模拟器设计提供了新的思路, 然而, 其所设计的忆容器的电路模拟器依然受制于“接地”限制。本文根据忆感器的定义, 建立了一种磁控忆感器的数学模型, 并基于该模型, 采用通用模拟电路元器件完成了其“浮地”电路模拟器的设计, 最后基于Multisim和Matlab仿真软件研究了其基本电特性。

1 忆感器的定义及其分类

忆感器的磁通-电流(φ - i)关系与其所经历的历史有关。文献[3]定义了两类忆感系统: 电流控制型忆感系统和磁通控制型忆感系统。

一个 n 阶电流控制型忆感系统可表示为:

$$\begin{cases} \varphi(t) = L_M(x, i, t)i(t) \\ \dot{x} = f(x, i, t) \end{cases} \quad (1)$$

式中, $\varphi(t)$ 为忆感器在时刻 t 的磁通; i 表示 t 时刻流经忆感器的电流; x 是系统的状态变量; $f(\cdot)$ 为 n 维连续的矢量函数; L_M 为忆感, 其大小取决于系统的状态变量 x 。由此电流控制型忆感器可以表示为:

$$\varphi(t) = L_M \left[\int_{t_0}^t i(\tau) d\tau \right] i(t) \quad (2)$$

一个 n 阶磁通控制型忆感系统可表示为:

$$\begin{cases} i(t) = L_M^{-1}(x, \varphi, t)\varphi(t) \\ \dot{x} = f(x, \varphi, t) \end{cases} \quad (3)$$

式中, L_M^{-1} 为忆感值的倒数。磁通控制型忆感器(简称磁控忆感器)可以表示为:

$$i(t) = L_M^{-1} \left[\int_{t_0}^t \varphi(\tau) d\tau \right] \varphi(t) \quad (4)$$

2 磁控忆感器的“浮地”电路模拟器设计

根据磁控忆感器的定义, 类似于忆阻器^[2]和忆容器^[13]的建模方法, 本文提出了一种磁控忆感器数学模型:

$$\frac{1}{L_M(t)} = \frac{1}{L_{M_{\max}}} + x(t) \left(\frac{1}{L_{M_{\min}}} - \frac{1}{L_{M_{\max}}} \right) \\ L_M \in (L_{M_{\min}}, L_{M_{\max}}) \quad (5)$$

式中, $L_{M_{\min}}$ 和 $L_{M_{\max}}$ 表示最小忆感值和最大忆感值, 系统状态变量 $x(t)$ 随磁通的变化率用窗函数 $\text{window}(x)$ 描述, 为:

$$\dot{x} = k\varphi(t)\text{window}(x) \quad (6)$$

式中, k 为实常数。在记忆器件的建模中, 常用的窗函数有矩形窗^[3,5]、Jogleke窗^[14]和Birolek窗^[15], 为简化电路模拟器的设计, 本文借鉴文献[13]的建模方法, 取线性窗函数, 即令 $\text{window}(x)=1$, 则有:

$$\dot{x} = k\varphi(t) \quad (7)$$

因此, 系统的状态变量函数可表示为:

$$x(t) = x_0 + k \int_0^t \varphi(\tau) d\tau \quad (8)$$

式中, x_0 表示初始状态。对应忆感器的初始值 L_{M_0} , 将式(8)带入式(5)可得:

$$\frac{1}{L_M(t)} = \frac{1}{L_{M_0}} + k' \int_0^t \varphi(\tau) d\tau \quad (9)$$

其中, $k' = k \left(\frac{1}{L_{M_{\min}}} - \frac{1}{L_{M_{\max}}} \right)$ 。

将式(9)带入式(4)可得:

$$i(t) = \left(\frac{1}{L_{M_0}} + k' \int_0^t \varphi(\tau) d\tau \right) \varphi(t) \quad (10)$$

由以上推导可知, 本文提出的磁控忆感电路模拟器的设计包括两部分工作: 一是磁通积分电路的设计, 实现式(8)也即式(7)的功能; 二是由磁通控制 L_M^{-1} 的电路设计, 实现式(10)的功能。主要涉及磁通 $\varphi(t)$ 的产生(即电压积分), $\varphi(t)$ 的积分、放大以及 $\varphi(t)$ 与其积分量之间的乘法运算等, 上述运算关系可方便地采用通用运放、乘法器等模拟电子元器件实现。为使所设计的忆感模拟器可以方便地接入电路使用, 需要考虑其二端口的“浮地”设计。具体实现电路如图1所示, 其中, U1、U2、U3、U4均为理想运放, A为二输入模拟乘法器, L为电流控制的电流源。

图1中, 忆感器的端口电压为 $u(t)$, 端口电流为 $i(t)$ 。在图示参考方向下, $u(t) = u_1(t) - u_2(t)$ 。U1对忆感器的端口电压 $u_1(t)$ 和 $u_2(t)$ 进行差分运算, 其输出电压 $u_3(t) = u_2(t) - u_1(t) = -u(t)$; U2对 $u_3(t)$ 进行积分运算, 形成磁通量 $\varphi(t)$, $\varphi(t) = -1/R_5 C_1 \int_0^t u_3(\tau) d\tau = 1/R_5 C_1 \int_0^t u(\tau) d\tau$; U3对 $\varphi(t)$ 进行积分, 形成系统的状态变量 $x(t)$, $x(t) = -1/R_7 C_2 \int_0^t \varphi(\tau) d\tau$; A完成 $\varphi(t)$ 与 $x(t)$ 之间的乘法运算, 其输出实现式(10)中的 $k' \int_0^t \varphi(\tau) d\tau \varphi(t)$ 运算; 由于U4接成电压跟随器的形式, 所以通过电阻 R_8 的电流 $i_{R_8}(t) = (x(t)\varphi(t) - \varphi(t))/R_8$, 此外, 由于U4为理想运放, 所以其输入端不取电流, 因此 $i_{R_8}(t)$ 实际上通过电流控制的电流源跟随忆感器的端口电流 $i(t)$, 在图示电流源的方向

下, $i(t) = -i_{R_8}(t)$ 。

由上述分析可得到本文所设计的磁控忆感器的电路模拟器实现可表示为:

$$\begin{cases} i(t) = \frac{1}{R_8}(1-x(t))\varphi(t) \\ \dot{x} = \frac{1}{R_7 C_2}\varphi(t) \end{cases} \quad (11)$$

比较式(11)与式(10)及式(7)可知, 在图1所示的电路参数下, 磁控忆感器的 $L_{M_0} = 1 \text{ mH}$, $k' = -1$, $k = 1$ 。

电路的“浮地”二端口设计主要是通过运放U1对忆感器的两个端口电压进行差分运算实现的, 其中 u_2 端口接受控电流源的参考支路, 它可以“浮地”也可以“接地”。故图1所示的磁控忆感器的电路模拟器可方便地任意接入电路使用。

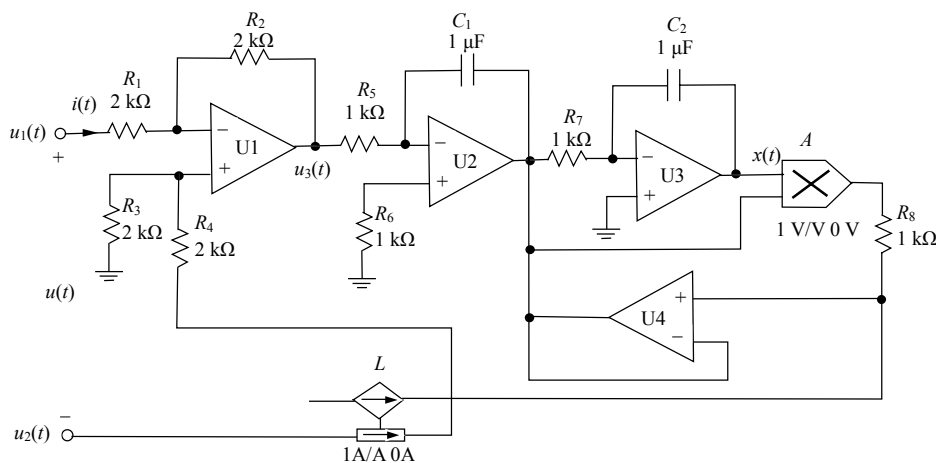


图1 磁控忆感器的“浮地”电路模拟器

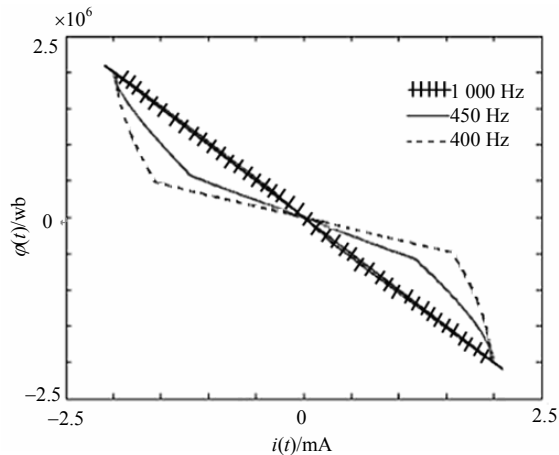
3 磁控忆感模拟器的基本电特性分析

不同于传统电感元件, 忆感器的显著特点是电感值的受控性。以下采用Matalb和Multisim的混合仿真方法, 在图1所示电路参数设置下, 端口施加不同的交变激励电压, 研究本文所设计的磁控忆感器的基本电特性。

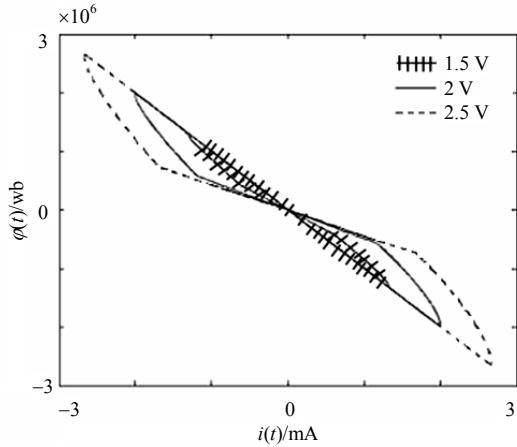
3.1 韦-安关系

首先, 基于Multisim仿真平台, 在图1所示电路的端口施加正弦激励电压 $u(t) = A \sin(2\pi ft)$, 分别改变电压的幅度 A 和频率 f , 用示波器观察通过忆感器的磁通与电流之间的变化曲线。为了比较不同频率及不同幅度变化时忆感器的韦-安(磁通-电流)关系曲线的变化情况, 将Multisim仿真平台下得到的数据

导入Matlab仿真软件, 可画出不同正弦电压信号激励下, 本文所设计的磁控忆感模拟器的韦-安变化关系如图2所示。



a. 固定 $A=1.5 \text{ V}$, 取不同的 f 值



b. 固定 $f=450$ Hz, 取不同的 A 值

图2 正弦电压激励下磁控忆感模拟器的韦-安关系

由图2可见, 当对图1所示的电路施加正弦交变电压时, 其电流与磁通同时过零点, 韦-安关系相图呈现磁滞环形。当固定激励信号的幅值时, 随着频率的逐渐增大, 磁滞环逐渐向内收缩, 直至退化为直线, 说明当激励信号频率很高时, 忆感器将退化为线性电感, 而失去其记忆性; 当固定激励信号的频率时, 不论幅值如何变化, 均呈现磁滞回线特性。忆感器输入端口的韦-安关系曲线不仅与输入电压的频率有关, 而且与输入电压的幅值有关。

接着在图1所示电路的端口分别施加正弦波、方波和三角波电压信号, 并取交变信号的幅值 $A=1.5$ V, 频率 $f=500$ Hz, 采用上述同样的Multisim和Matlab混合仿真方法, 得到磁控忆感模拟器在不同交变信号激励下的韦-安关系如图3所示。

由图3可见, 在不同的交变电压信号激励下, 本文所设计的磁控忆感器的电流与磁通均同时过零点, 韦-安关系相图均呈现自收缩磁滞回线特性, 符合忆感器所应具有的基本特性^[3,16-17]。

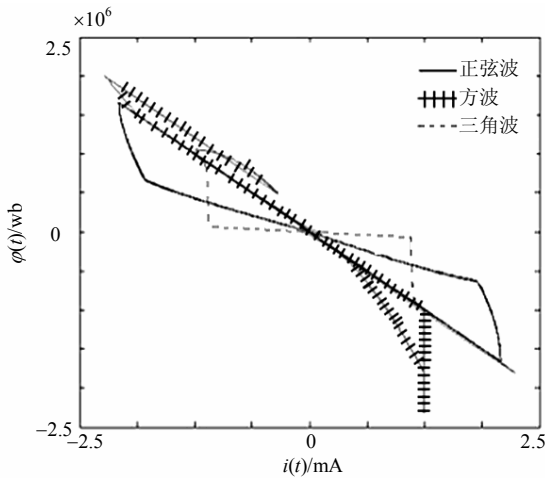
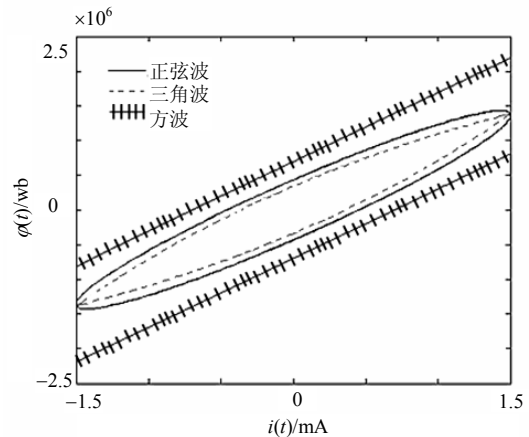


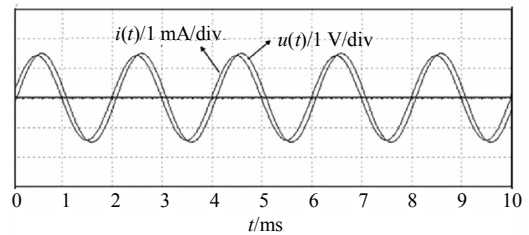
图3 不同交变信号激励下磁控忆感模拟器的韦-安关系

3.2 伏-安关系

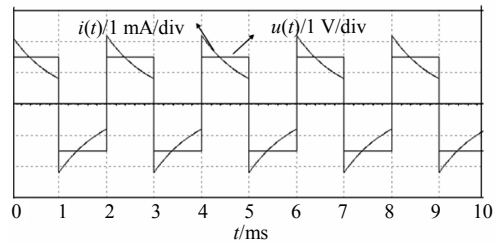
分别在图1所示电路的端口施加正弦波、方波和三角波电压信号, 并取交变电压信号的幅值 $A=1.5$ V, 频率 $f=500$ Hz, 首先, 基于Multisim仿真平台, 用示波器观察不同交变电压信号激励下忆感器的伏-安关系曲线, 之后将Multisim仿真平台下得到的数据导入Matlab仿真软件, 比较得到本文所设计的磁控忆感模拟器的伏-安关系如图4a所示, 图4b、图4c、图4d为在不同交变电压信号激励下, 在Multisim平台下用示波器观察到的磁控忆感模拟器端口的电压和电流时域波形。



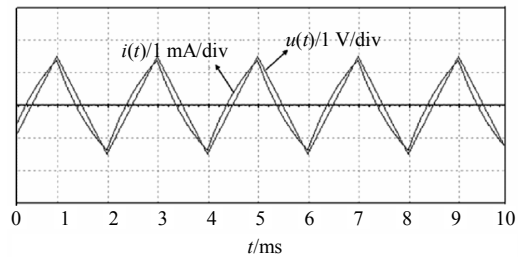
a. 不同交变信号激励下磁控忆感模拟器的伏-安曲线



b. 正弦波激励下磁控忆感模拟器端口的电压、电流时域波形



c. 方波激励下磁控忆感模拟器端口的电压、电流时域波形



d. 三角波激励下磁控忆感模拟器端口的电压、电流时域波形

图4 不同交变信号激励下磁控忆感模拟器的伏-安关系

由图4a可以看出,磁控忆感器呈现不同于传统的线性电感的伏安特性曲线;由图4b、图4c、图4d可以看出,在周期信号激励下,磁控忆感器端口的电压、电流时域关系也不同于传统的线性电感。

3.3 忆感值随时间、频率的变化关系

基于Matlab仿真平台,分别在图1所示电路端口施加正弦波、方波和三角波电压信号,取交变信号的幅值 $A=1V$,可画出本文所设计的磁控忆感器的忆感值随时间、频率变化的三维关系如图5所示。

由图5可以直观地看出,本文所实现的磁控忆感器是一种具有记忆特性的非线性电感。

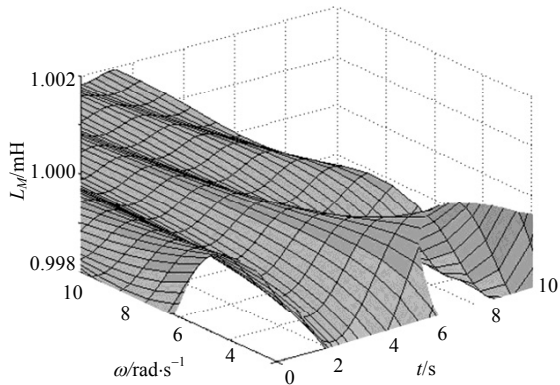
下面以激励信号为正弦电压 $u(t) = A\sin(\omega t)$ 为例说明。在图1所示电路参数下,由于忆感器的初始值为 $L_{M_0}=1\text{ mH}$, $\varphi_0=0\text{ wb}$, $k'=-1$, $k=1$,所以根据式(8)以及对图1电路的推导可得:

$$x(t) = -\frac{A}{\omega^2} \sin(\omega t) \quad (12)$$

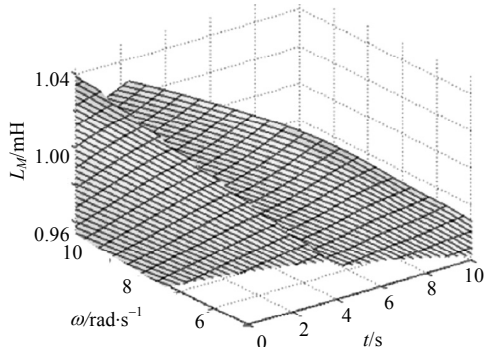
由式(12)可知,系统的状态变量 $x(t)$ 的大小与 ω 的平方成反比,所以随着 ω 的增加, $x(t)$ 逐渐减小。进一步由式(9)可得:

$$\frac{1}{L_M(t)} = \frac{1}{L_{M_0}} - \frac{Ak'}{\omega^2} \sin(\omega t) \quad (13)$$

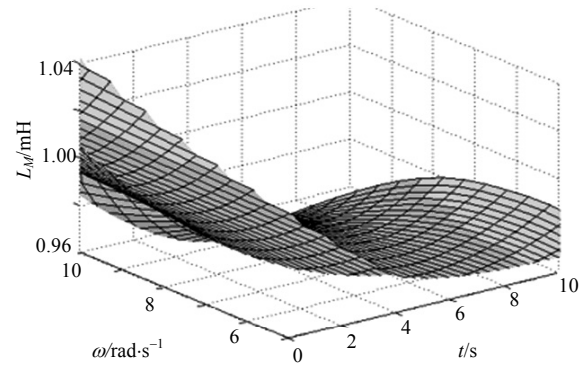
可见,本文所设计的磁控忆感器的忆感值 $L_M(t)$ 是频率的函数,随着 ω 的增大, $1/L_M(t)$ 逐渐增大,即忆感值 $L_M(t)$ 的变化越来越平缓。



a. 正弦波



b. 方波



c. 三角波

图5 不同交变信号激励下磁控忆感模拟器 $L_M-\omega-t$ 三维关系

此外,从图5所示的忆感值随时间的变化截面可以看出,本文所设计的磁控忆感器的忆感值随时间是连续性变化的,任一时刻的忆感值都与其上一时刻的忆感值相关,体现了忆感器的记忆特性。

4 结束语

本文直接从忆感器的定义出发,为简化电路实现,提出了一种用线性窗函数描述的磁控忆感器模型,并采用通用电路元器件设计了可任意接入电路使用的“浮地”电路模拟器。基于Matlab和Multisim混合仿真平台,研究了该磁控忆感器在不同交变电压信号以及不同参数设置下的韦-安关系、伏-安关系以及忆感值随时间、频率的变化关系,实验结果表明:所设计的磁控忆感器与理论概念上的忆感器特性相吻合,从而为忆感器在电子学领域产生新的应用电路提供了器件模拟实体。

参 考 文 献

- [1] CHUA L O. Memristor-the missing circuit element[J]. IEEE Trans Circuit Theory, 1971, 18(5): 507-519.
- [2] STRUKOV D B, SNIDER G S, STEWART D R, et al. The missing memristor found[J]. Nature, 2008, 453: 80-83.
- [3] VENTRA D M, PERSHIN Y V, CHUA L O. Circuit elements with memory: memristors, memcapacitors, and meminductors[J]. Proceedings of the IEEE, 2009, 97(10): 1717-1724.
- [4] BIOLEK D, BIOLKOVÁ V, KOLKA Z. Mutators simulating memcapacitors and meminductors[C]//2010 IEEE Asia Pacific Conference on Circuits and Systems (APCCAS). Kuala Lumpur: IEEE, 2010.
- [5] PERSHIN Y V, VENTRA D M. Memristive circuits simulate memcapacitors and meminductors[J]. Electronics Letters, 2010, 46(7): 517-518.
- [6] 梁燕, 于东升, 陈昊. 基于模拟电路的新型忆感器等效模型[J]. 物理学报, 2013, 62(15): 158501-1-158501-10.

- LIANG Yan, YU Dong-sheng, CHEN Hao. A novel meminductor emulator based on analog circuits[J]. *Acta Phys Sin*, 2013, 62(15): 158501-1-158501-10.
- [7] 史致远, 王春丽, 包伯成, 等. 忆感等效电路的特性分析与实验验证[J]. *电子科技大学学报*, 2014, 43(6): 845-879.
- SHI Zhi-yuan, WANG Chun-li, BAO Bo-cheng, et al. Characteristic analysis and experimental verification for meminductor equivalent circuit[J]. *Journal of University of Electronic Science and Technology of China*, 2014, 43(6): 845-879.
- [8] MUTHUSWAMY B. Implementing memristor based chaotic circuits[J]. *International Journal of Bifurcation and Chaos*, 2010, 20(5): 1335-1350.
- [9] PERSHIN Y V, VENTRA D M. Emulation of floating memcapacitors and meminductors using current conveyors[J]. *Electronic Letters*, 2011, 47(4): 243-244.
- [10] YU D S, LIANG Y, CHEN H, et al. Design of a practical memcapacitor emulator without grounded restriction[J]. *IEEE Transactions on Circuits and Systems-II*, 2013, 60(4): 207-211.
- [11] YU D S, CHEN H, IU H H C. A meminductive circuit based on floating memristive emulator[C]//2013 IEEE International Symposium on Circuits and Systems (ISCAS). Beijing, China: IEEE, 2013.
- [12] SAH M P, BUDHATHOKI R K, CHAN G Y, et al. A mutator-based meminductor emulator circuit[C]//2014 IEEE International Symposium on Circuits and Systems (ISCAS). Melbourne, Australia: IEEE, 2014.
- [13] FOUDA M E, RADWAN A G. Charge controlled memristor-less memcapacitor emulator[J]. *Electronics Letters*, 2012, 48(23): 1454-1455.
- [14] JOGLEKAR Y N, WOLF S J. The elusive memristor: properties of basic electrical circuits[J]. *European Journal of Physics*, 2009, 30(4): 661-675.
- [15] BIOLEK Z, BIOLEK D, BIOLKOVÁ V. SPICE model of memristor with nonlinear dopant drift[J]. *Radioengineering*, 2009, 18(2): 210-214.
- [16] BIOLEK D, BIOLEK Z V, BIOLKOVÁ V. Pinched hysteretic loops of ideal memristors, memcapacitors and meminductors must be 'self-crossing'[J]. *Electronics Letters*, 2011, 47(25): 1385-1387.
- [17] PERSHIN Y V, VENTRA D M. Teaching memory circuit elements via experiment-based learning[J]. *IEEE Circuits and Systems Magazine*, 2012, 12(1): 64-74.

编辑 税红