

• 电子信息材料与器件 •



二硫化钼反相器的高效干法转移与性能测试

梁亚春*, 邓晴阳, 焦陈寅, 徐博, 朱健凯, 肖飞,
夏娟, 王曾晖

(电子科技大学基础与前沿研究院 成都 610054)

【摘要】提出了一种利用干法转移制备的二硫化钼反相器并对其进行了性能研究。其中,反相器的核心结构由二硫化钼异质结晶体管和电阻串联组成,石墨烯则作为该器件的电极材料。为了提高二硫化钼晶体管和反相器的电学性能,利用热蒸发镀金法优化石墨烯电极与基底测试电极(Pad)之间的接触特性。研究发现,器件经过优化之后得到的二硫化钼晶体管的开关比(I_{ON}/I_{OFF})最大超过 10^5 ;二硫化钼反相器的增益大于 6,展示出典型的逻辑反相特性。结果表明,干法转移技术在二维晶体管、反相器及逻辑电路的制备和应用中极具潜力。

关键词 干法转移; 二硫化钼反相器; 二硫化钼晶体管; 二维材料

中图分类号 TN305.99 **文献标志码** A **doi**:10.12178/1001-0548.2022147

Fast Prototyping and Characterization of MoS₂ Inverter Enabled by Dry Transfer

LIANG Yachun*, DENG Qingyang, JIAO Chenyin, XU Bo, ZHU Jiankai, XIAO Fei,
XIA Juan, and WANG Zenghui

(Institute of Fundamental and Frontier Sciences, University of Electronic Science and Technology of China Chengdu 610054)

Abstract In this work, we report the fabrication and characterization of an MoS₂ inverter by a dry transfer method, where the inverter consists of an MoS₂ transistor and an MoS₂ resistor connected in series with graphene flakes serving as electrodes. To improve the electrical performance of the MoS₂ transistor and inverter, we utilize thermal evaporation (Au) through a stencil mask to improve the contact quality between the graphene electrodes and metal electrodes on the substrate. Upon such enhancement, we find that the MoS₂ transistor exhibits an $I_{ON}/I_{OFF} > 10^5$; the MoS₂ inverter shows a typical logic-conversion feature with voltage gain > 6 . Our work demonstrates that the dry transfer technique has great potential in the preparation and application of two-dimensional transistors, inverters and logic circuits.

Key words dry transfer; MoS₂ inverter; MoS₂ transistor; two-dimensional material

石墨烯(Graphene)、氮化硼(h-BN)、二硫化钼(MoS₂)作为典型的二维层状材料,具有原子级超薄厚度和优异的电学等物理特性^[1-4],在新型二维纳米电子器件,如二维晶体管、反相器和逻辑电路等研究中具有巨大潜力^[5-6]。研究报道 Graphene 具有超高的载流子迁移率,实验条件下可以达到 $200\ 000\ \text{cm}^2\text{V}^{-1}\text{s}^{-1}$ ^[7]。Graphene 具有的这种高迁移率和高导电性使其在二维电子电极接触研究中具有很大的优势。同时,由于它具有随电压可调的费米能级^[8],其作为电极材料与二维半导体材料接触

时,不会产生如金属与二维半导体接触时产生的肖特基势垒^[9-10]。二维 h-BN 属于性能稳定的绝缘材料,有大量研究 h-BN 作为二维电子器件中栅极介质材料的报道^[11]。MoS₂ 属于二维半导体材料,且 MoS₂ 具有可调的禁带宽度:禁带宽度随着材料的层数厚度可调,可从直接带隙半导体过渡到间接带隙半导体。如文献 [12-14] 提出单层 MoS₂ 具有 1.8 eV 禁带宽度,为直接带隙半导体;多层 MoS₂ 具有 1.2 eV 禁带宽度,为间接带隙半导体。因此,由于 MoS₂ 具有位于可见光范围的禁带宽度并且高效

收稿日期: 2022-05-16; 修回日期: 2022-06-22

基金项目: 国家自然科学基金(62004032, 12104086, 62104029)

作者简介: 梁亚春(1987-),男,博士生,主要从事二维半导体微纳电子器件方面的研究。

*通信作者: 梁亚春, E-mail: joe.yachunliang@std.uestc.edu.cn

可调, MoS₂ 作为新型沟道材料在新一代晶体管、反相器等逻辑器件与电路中极具潜力^[15-17]。

二维材料的干法转移是一种灵活、高效的材料转移方法^[18-19], 在二维纳米电子器件研究中具有十分重要的地位。干法转移不仅能够转移单一的二维材料, 而且还能够通过转移多种二维材料, 堆叠构建丰富的二维异质结体系^[20-21]。干法转移全程不需要接触任何溶剂, 可以保证转移的二维材料及二维异质结具有很高的清洁界面^[22]。

本文首先利用机械剥离法得到二维 Graphene、h-BN 和 MoS₂ 材料, 然后通过干法转移在含有预置电极的硅/二氧化硅 (Si/SiO₂) 衬底上制备出 MoS₂ 二维异质结反相器。该反相器由一个 MoS₂ 二维异质结晶体管和一个 MoS₂ 电阻串联组成, 器件的各端通过 Graphene 和 Si/SiO₂ 基底上的金电极 (Pad) 相连接, 进一步测试 graphene 作为与基底 Pad 的接触材料时反相器的电学特性。为了改善 MoS₂ 反相器的性能, 本文通过热蒸镀法在基底 Pad 与器件的 Graphene 电极之间沉积额外的金电极材料来优化其电学接触, 进而对反相器电学性能进行测试和对比研究, 证明了这一方法可以有效地提升器件的电学性能。

1 器件的制备

本文采用干法转移制备 MoS₂ 二维异质结反相器。在干法转移制备器件前, 需要清洗 Si/SiO₂ 基底 (基底含有预置金电极) 和机械剥离二维 Graphene、h-BN 和 MoS₂ 薄层材料。利用机械剥离法获得的二维薄层在聚二甲基硅氧烷 (Polydimethylsiloxane, PDMS) 上的光学照片, 如图 1a 所示。

通过干法转移将获得的二维薄层转移到目标衬底的步骤为: 1) 将要转移的二维薄层和 Si/SiO₂ 基底的目标区域进行对准, 并不断使二维薄层和基底表面接近, 直至完全接触且保持一段时间; 2) 缓缓提起 PDMS 至其离开基底表面后, 二维薄层依靠与基底之间的范德华力, 牢牢地粘附在基底表面。

图 1b 展示了干法转移制备 MoS₂ 二维异质结反相器核心结构 (MoS₂ 晶体管) 的关键步骤: 1) 在 Si/SiO₂ 基底上转移 Graphene 材料, 作为晶体管的背栅电极 (Gate); 2) 在 Graphene 相应的位置上转移 h-BN 材料, 作为晶体管的栅极介质, 形成 Graphene/h-BN 异质结结构; 3) 在 h-BN 相应的位置上转移 MoS₂ 材料, 作为晶体管的沟道材料, 形成 Graphene/h-BN/MoS₂ 异质结结构。

在此基础上, 继续通过干法转移 Graphene 形成器件的源极 (Source)、漏极 (Drain) 等电极材料和 MoS₂ 的电阻, 从而形成完整的器件结构。

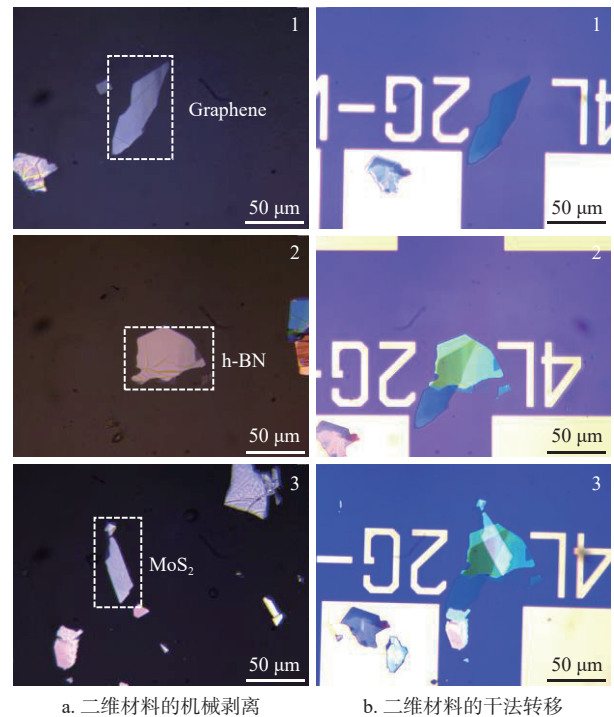
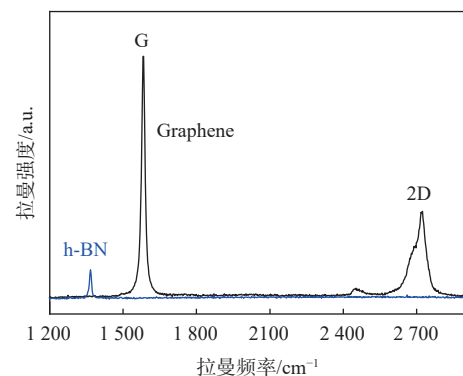


图 1 二维材料的机械剥离与干法转移

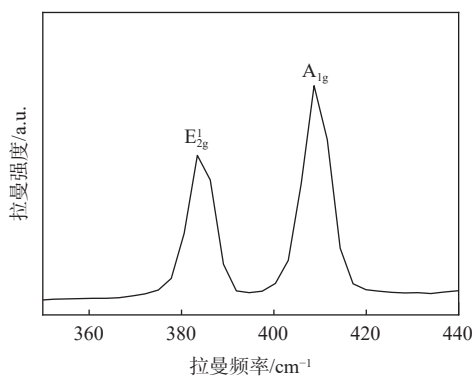
2 器件的光学表征

本文利用拉曼测量表征 MoS₂ 反相器中关键材料的结构特点。拉曼测量使用的激光波长为 532 nm, 激光功率为 0.5 mW, 测试积分时间为 60 s。

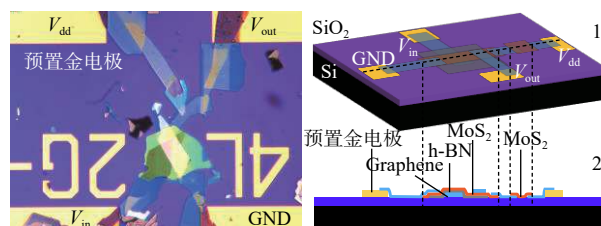
器件拉曼测量结果如图 2 所示: Graphene 具有 1 582 cm⁻¹ 的 G 峰和 2 718 cm⁻¹ 的 2D 峰^[23], h-BN 具有 1 366 cm⁻¹ 的特征峰^[24], MoS₂ 具有 383 cm⁻¹ 的特征峰 (E_{2g}¹, 面内振动模式) 和 408 cm⁻¹ 的特征峰 (A_{1g}, 面外振动模式)^[25]。反相器结构中这些关键材料的拉曼特征峰都符合文献的研究报道。



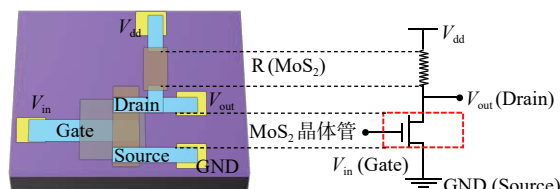
a. Graphene 和 h-BN 拉曼测量



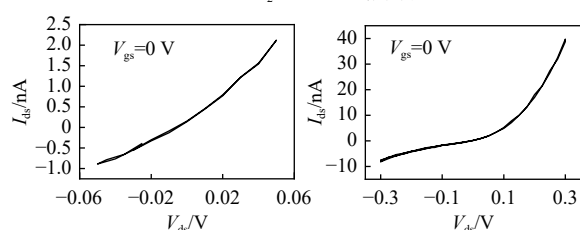
b. MoS₂ 拉曼测量
图 2 器件拉曼测量



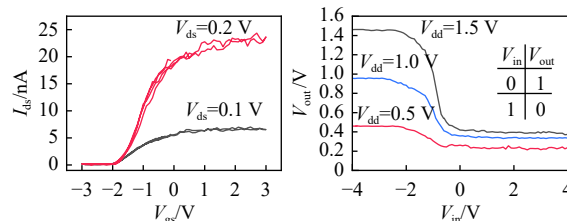
a. 基底 Pad 通过 Graphene 和器件电极相连接



b. MoS₂ 反相器电路结构



c. MoS₂ 晶体管输出特性曲线



d. MoS₂ 晶体管转移特性曲线 e. MoS₂ 反相器输入输出曲线

图 3 电学测试曲线 1

3 器件的电学测量

3.1 基底 Pad 通过 Graphene 和器件电极相连接

图 3a 分别展示了异质结反相器的三维示意图和结构侧视图。从图中可以看到, MoS₂ 晶体管和 MoS₂ 电阻通过 graphene 串联, 基底的金属 Pad 通过与 Graphene 的机械接触和 MoS₂ 器件的各端相连接。晶体管沟道和电阻采用不同的 MoS₂, 保证 MoS₂ 电阻具有固定的阻值 (不受晶体管栅极调控的影响)。这样的串联分压特性, 有利于高性能反相器的实现。

图 3b 更加清楚地展示出 MoS₂ 二维异质结反相器的结构特点, 以及二维器件中各组成部分所对应的电路元件。反相器的测试电极分别为输入 (V_{in})、输出 (V_{out})、地 (GND) 和工作电压 (V_{dd})。MoS₂ 晶体管与 MoS₂ 电阻通过 Graphene 相连接。MoS₂ 晶体管的 Gate, Drain 和 Source 分别通过 graphene 和 V_{in} , V_{out} 和 GND 相连接。

为了测量 MoS₂ 反相器的电学性能, 首先需要测量 MoS₂ 晶体管的电学特性。MoS₂ 晶体管的电学性能主要包括输出特性和转移特性。本文测试 MoS₂ 晶体管输出特性的方法为: 晶体管施加一定的栅极电压 (V_{gs}), 测量晶体管的源漏极电流 (I_{ds}) 与源漏极电压 (V_{ds}) 之间的关系。MoS₂ 晶体管输出特性曲线如图 3c 所示。在图 3c 左图中, V_{ds} 测试范围为 $-0.05 \sim 0.05$ V, V_{gs} 为 0 V。可以看到晶体管的 I_{ds} 随着 V_{ds} 的增大而增大, I_{ds} 的最大值为 2 nA, 且 I_{ds} 与 V_{ds} 之间表现出非线性。进一步, 增大晶体管 V_{ds} 的测试范围 (从 $-0.3 \sim 0.3$ V, V_{gs} 电压为 0 V), I_{ds} 最大输出为 39 nA, 且 I_{ds} 与 V_{ds} 之间的非线性表现的更加明显, 如图 3c 右图所示。MoS₂ 晶体管 I_{ds} 与 V_{ds} 之间的非线性关系成为限制晶体管性能的重要因素。

本文测试 MoS₂ 晶体管转移特性的方法为: 晶体管施加一定的 V_{ds} , 测量晶体管的 I_{ds} 和 V_{gs} 之间的关系。MoS₂ 晶体管转移特性曲线如图 3d 所示。 V_{gs} 测试范围为 $-3 \sim 3$ V, 当晶体管的 V_{ds} 为 0.1 V 时, I_{ds} 随着 V_{gs} 的增大而增大, 晶体管的 I_{ds} 最大输出值为 6.5 nA。当 V_{ds} 为 0.2 V 时, I_{ds} 随着 V_{gs} 的增大而增大, 晶体管的 I_{ds} 最大输出值为 22 nA。晶体管的转移特性曲线表明, 干法转移的 MoS₂ 晶体管属于电子导电类型, 符合文献 [26] 的研究报道。另一方面, 从转移特性曲线可以看到, MoS₂ 晶体管的 I_{ds} 值很小, I_{ds} 有一定的饱和, 且器件开关比 (I_{ON}/I_{OFF}) 很低。基于 MoS₂ 晶体管输出特性具有的非线性 (图 3c), 可以推断产生这种情况的原因应该是由 graphene 与基底 Pad 接触界面存在如下一些因素引起的, 如: 接触界面存在吸附性氧或水等分子、接触不稳定等 [27]。

在实现了 MoS₂ 晶体管正常“开启”和“关断”功能的基础上, 本文进一步测试 MoS₂ 反相器

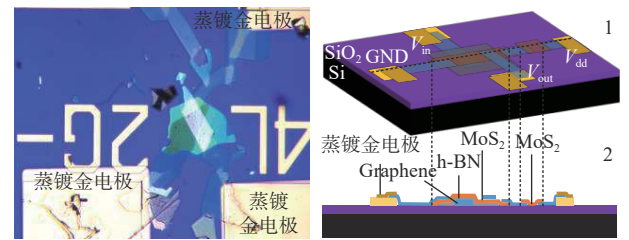
的电学性能, 测量结果如图 3e 所示。从测试图中可以看到反相器具有的逻辑反相特性: 当器件的 V_{in} 为低电压 (逻辑 0) 时, 器件的 V_{out} 为高电压 (逻辑 1); 当器件的 V_{in} 为高电压 (逻辑 1) 时, 器件的 V_{out} 为低电压 (逻辑 0), 符合图 3e 内置图中反相器的逻辑表。反相器由 MoS_2 晶体管和 MoS_2 固定电阻 R 串联组成, 这一结构特点决定了反相器的输入输出特性。当 V_{in} 为低电压时, 晶体管处于“关断”状态, MoS_2 晶体管呈现为高电阻, 此时反相器的 V_{out} 为高电压; 当 V_{in} 为高电压时, 晶体管处于“开启”状态, MoS_2 晶体管呈现为低电阻, 此时反相器的 V_{out} 为低电压。改变反相器的 V_{dd} , 器件均能得到逻辑反相特性。

从图 3e 所示的反相器输入输出曲线可以看出, 器件在较高 V_{in} 时, V_{out} 的值并没有足够低 (接近 0)。产生这种情况的原因是 MoS_2 晶体管的 Source、Drain 端 (Graphene) 与基底的金属 Pad 之间仅仅通过范德华力实现的机械接触, 没有形成很好的电学接触特性 (如有较大的接触电阻), 从而造成晶体管的 I_{ON}/I_{OFF} 较低。因此, 本文进一步通过热蒸镀金对基底金属 Pad 与器件 Graphene 电极之间的接触界面进行优化处理, 从而提高器件性能。

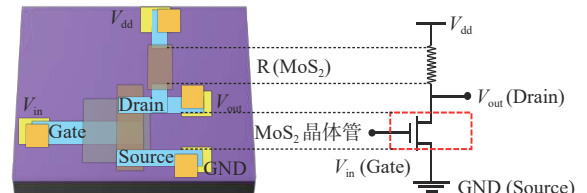
3.2 基底 Pad 通过蒸镀金和器件电极相连接

为了改善 MoS_2 反相器的性能, 本文利用热蒸镀金法^[28] 优化 Graphene 电极与 Pad 之间的接触特性: 在以上器件 (图 3a) 的基础上, 通过一系列针对器件形貌所定制的掩模版, 使用热蒸镀法 (温度为 $1\ 250\ ^\circ\text{C}$, 时间为 $900\ \text{s}$ 且真空度小于 $10^{-4}\ \text{mbar}$), 在反相器的 Graphene 电极与基底金属 Pad 接触的位置, 沉积额外的金电极。

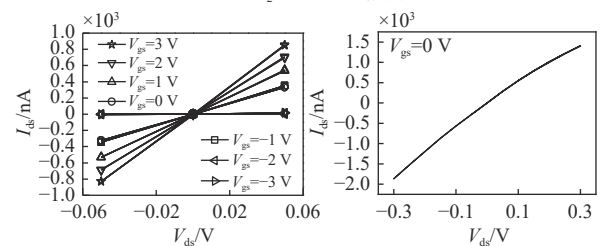
图 4a 展示了蒸镀金电极后, 器件的光学图片、三维结构示意图, 以及器件沿着 MoS_2 沟道方向的剖面示意图。从光学照片可以看到, 蒸镀的金电极完全覆盖了 graphene 与基底金属 Pad 相接触的区域。图 4b 更加清楚地展示出热蒸镀金后 MoS_2 二维异质结反相器的结构特点, 特别是热蒸镀的金在器件中的位置, 以及二维器件中各组成部分所对应的电路元件。反相器的测试电极分别为输入 (V_{in})、输出 (V_{out})、地 (GND) 和工作电压 (V_{dd}); MoS_2 晶体管与 MoS_2 电阻通过 Graphene 相连接; MoS_2 晶体管的 Gate, Drain 和 Source 分别通过 Graphene 和 V_{in} , V_{out} 和 GND 相连接。在基底 Pad 和 Graphene 电极接触界面蒸镀了一层金电极。



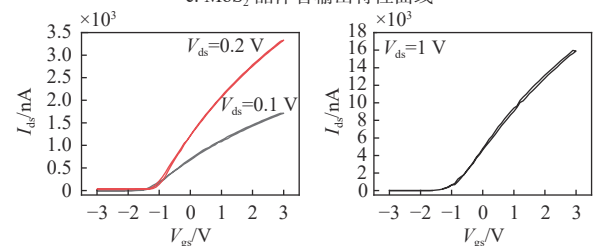
a. 基底 Pad 通过蒸镀金和器件电极相连接



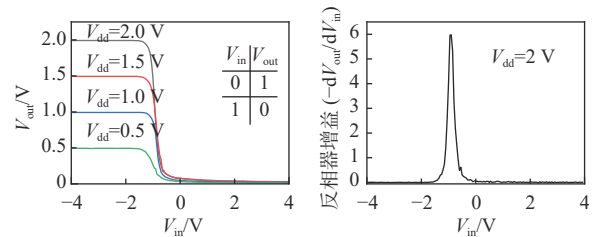
b. MoS_2 反相器电路结构



c. MoS_2 晶体管输出特性曲线



d. MoS_2 晶体管转移特性曲线



e. MoS_2 反相器输入输出曲线

f. MoS_2 反相器增益

图 4 电学测试曲线 2

本文首先测试 MoS_2 晶体管的输出特性和转移特性。图 4c 所示为 MoS_2 晶体管的输出特性曲线, 图中 V_{ds} 测试范围为 $-0.05\sim 0.05\ \text{V}$, 当 V_{gs} 为 $0\ \text{V}$ 时, I_{ds} 随着 V_{ds} 的增大而增大, I_{ds} 的值也大幅度提高 (相比于电极优化前的晶体管), 并且晶体管的 I_{ds} 与 V_{ds} 之间具有很好的线性特性。增大晶体管的 V_{gs} ($1\ \text{V}$, $2\ \text{V}$ 和 $3\ \text{V}$), 器件的 I_{ds} 会随之提高, 且均保持很好的线性特性。减小晶体管的 V_{gs} ($-2\ \text{V}$ 和 $-3\ \text{V}$), 器件的 I_{ds} 会非常小, 说明晶体管处于“关断”状态。晶体管的输出特性曲线随 V_{gs}

变化规律完全符合电子导电性晶体管的调控规律^[29]。进一步, 增大 MoS₂ 晶体管 V_{ds} 的测试范围 (-0.3~0.3 V, V_{gs} 电压为 0 V), 相比于电极优化前的晶体管 I_{ds} , 此时晶体管 I_{ds} 的最大值得到了很大提高, 达到了 1 400 nA, 如图 4c 右图所示。因此, 从测试数据可以看出, 经过热蒸镀法制备金电极, 基底 Pad 与器件 Graphene 电极接触界面得到了很大的改善, 从而使晶体管的输出特性得到明显提升。

进一步, 本文测试了 MoS₂ 晶体管的转移特性。图 4d 左图中, 器件的 V_{gs} 测试范围为 -3~3 V, 当 V_{ds} 为 0.1 V 时, I_{ds} 随着 V_{gs} 的增大而增大, 晶体管属于电子导电类型, 此时器件的 I_{ds} 最大值为 1 700 nA。增大器件的 V_{ds} 至 0.2 V, 晶体管的 I_{ds} 得到进一步增大, 最大能够达到 3 329 nA。增大晶体管的 V_{ds} 至 1 V, 晶体管的 I_{ds} 最大值为 15 976 nA, 如图 4d 右图所示。此时, 通过晶体管的转移特性曲线, 可以计算得到 MoS₂ 晶体管的 I_{ON}/I_{OFF} 超过 10^5 。具有高 I_{ON}/I_{OFF} 的晶体管为反相器性能的提升提供了必要的器件基础。

总结起来, MoS₂ 晶体管的接触界面及电学特性得到优化, 主要有如下 3 个方面的原因: 1) 热蒸镀过程也相当于一个器件高温、高真空退火的过程, 可以有效除去器件表面、界面水或氧分子等吸附物^[26]; 2) 热蒸镀金电极在一定程度上提高了 Graphene 与金属 Pad 之间范德华接触的机械稳定性, 有利于降低其间的接触电阻; 3) 热蒸镀金电极与 Graphene 和金属 Pad 之间同时形成的较好的电学连接, 相当于在此前 Graphene 和金属 Pad 间的电学连接之外, 又形成了一路与之并联的高质量低电阻电学连接, 从而有效地降低了从 MoS₂ 晶体管到金属 Pad 之间的电阻, 提升了器件性能。

在此基础上, 本文进一步测试 MoS₂ 反相器的输入输出特性, 如图 4e 所示。反相器的 V_{in} 测试范围为 -4~4 V, 反相器在不同的 V_{dd} 下都可以得到典型的逻辑反相曲线, 符合内置图中反相器的逻辑表。同时, MoS₂ 反相器在高 V_{in} 范围内可以得到足够小的 V_{out} 值, 且反相器在过渡区曲线更加陡峭。这主要是由于具有高 I_{ON}/I_{OFF} 的晶体管, 在输入高 V_{in} 时, MoS₂ 晶体管具有更低的沟道导电电阻。可以计算出当反相器的 V_{dd} 为 2 V 时, MoS₂ 反相器增益超过 6 (反相器增益表达式为 $-dV_{out}/dV_{in}$), 如图 4f 所示。对于由反相器级联组成的二维逻辑电路, 需要反相器的增益大于 1, 这样才能使前一级的反相器的输出成功驱动下一级反相器^[15]。

4 结 论

本文利用干法转移技术成功制备 MoS₂ 二维异质结反相器, 其中, 反相器由 MoS₂ 二维异质结晶体管 and MoS₂ 电阻串联组成, Graphene 作为电极材料。首先测试了 Graphene 作为基底 Pad 与器件电极接触材料时器件的电学特性, 并发现器件的电学性能极大地受限于基底 Pad 与 Graphene 电极之间的接触界面。为了提高晶体管及反相器的电学性能, 利用热蒸镀金的方法制备基底 Pad 与 Graphene 电极之间的接触电极, 并发现接触电极经过优化后 MoS₂ 晶体管具有很好的线性输出特性, 晶体管的 I_{ON}/I_{OFF} 超过了 10^5 , MoS₂ 反相器具有大于 6 的高增益。研究表明, 干法转移在二维晶体管、反相器及逻辑电路研究中具有很大潜力。

参 考 文 献

- [1] NOVOSELOV K S, GEIM A K, MOROZOV S V, et al. Two-Dimensional gas of massless Dirac fermions in graphene[J]. *Nature*, 2005, 438(7065): 197-200.
- [2] NOVOSELOV K S, GEIM A K, MOROZOV S V, et al. Electric field effect in atomically thin carbon films[J]. *Science*, 2004, 306(5696): 666-669.
- [3] WATANABE K, TANIGUCHI T, KANDA H. Direct-Bandgap properties and evidence for ultraviolet lasing of hexagonal boron nitride single crystal[J]. *Nature Materials*, 2004, 3(6): 404-409.
- [4] MAK K F, LEE C, HONE J, et al. Atomically thin MoS₂: A new direct-gap semiconductor[J]. *Physical Review Letters*, 2010, 105(13): 136805.
- [5] WANG Q H, KALANTAR-ZADEH K, KIS A, et al. Electronics and optoelectronics of two-dimensional transition metal dichalcogenides[J]. *Nature Nanotechnology*, 2012, 7(11): 699-712.
- [6] ZHU K, WEN C, ALJARB A A, et al. The development of integrated circuits based on two-dimensional materials[J]. *Nature Electronics*, 2021, 4(11): 775-785.
- [7] BOLOTINA K I, SIKESB K J, JIANG Z, et al. Ultrahigh electron mobility in suspended graphene[J]. *Solid State Communications*, 2008, 146(9-10): 351-355.
- [8] YU L, LEE Y H, LING X, et al. Graphene/MoS₂ hybrid technology for large-scale two-dimensional electronics[J]. *Nano Letters*, 2014, 14(6): 3055-3063.
- [9] TUNG R T. Chemical bonding and Fermi level pinning at metal-semiconductor interfaces[J]. *Physical Review Letters*, 2000, 84(26): 6078.
- [10] LIU H, NEAL A T, YE P D. Channel length scaling of MoS₂ MOSFETs[J]. *ACS Nano*, 2012, 6(10): 8563-8569.
- [11] LEE G H, YU Y J, LEE C, et al. Electron tunneling through atomically flat and ultrathin hexagonal boron nitride[J]. *Applied Physics Letters*, 2011, 99(24): 243114.
- [12] RADISAVLJEVIC B, RADENOVIC A, BRIVIO J, et al.

- Single-Layer MoS₂ transistors[J]. *Nature Nanotechnology*, 2011, 6(3): 147-150.
- [13] RADISAVLJEVIC B, KIS A. Mobility engineering and a metal-insulator transition in monolayer MoS₂[J]. *Nature Materials*, 2013, 12(9): 815-820.
- [14] BAO W, CAI X, KIM D, et al. High mobility ambipolar MoS₂ field-effect transistors: Substrate and dielectric effects[J]. *Applied Physics Letters*, 2013, 102(4): 042104.
- [15] RADISAVLJEVIC B, WHITWICK M B, KIS A. Integrated circuits and logic operations based on single layer MoS₂[J]. *ACS Nano*, 2011, 5(12): 9934-9938.
- [16] ZOU X, WANG J, CHIU C H, et al. Interface engineering for high-performance top-gated MoS₂ field-effect transistors[J]. *Advanced Materials*, 2014, 26(36): 6255-6261.
- [17] CHENG R, JIANG S, CHEN Y, et al. Few-Layer molybdenum disulfide transistors and circuits for high-speed flexible electronics[J]. *Nature Communications*, 2014, 5(1): 1-9.
- [18] LEE J, WANG Z, HE K, et al. High frequency MoS₂ nanomechanical resonators[J]. *ACS Nano*, 2013, 7(7): 6086-6091.
- [19] FRISENDA R, NAVARRO-MORATALLA E, GANT P, et al. Recent progress in the assembly of nanodevices and van der Waals heterostructures by deterministic placement of 2D materials[J]. *Chemical Society Reviews*, 2018, 47(1): 53-68.
- [20] LIANG Y, ZHU J, XIAO F, et al. Two-Dimensional inverters based on MoS₂-hBN-graphene heterostructures enabled by a layer-by-layer dry-transfer method[J]. *IEEE Journal of the Electron Devices Society*, 2021, 9: 1269-1274.
- [21] SCHRANGHAMER T F, SHARM M, SINGH R, et al. Review and comparison of layer transfer methods for two-dimensional materials for emerging applications[J]. *Chemical Society Reviews*, 2021, 50(19): 11032-11054.
- [22] 梁亚春, 焦陈寅, 肖飞, 等. 基于一种多功能系统的二维纳米器件高效制备[J]. *中国科学: 信息科学*, 2022, 52(2): 348-357.
- LIANG Y C, JIAO C Y, XIAO F, et al. Fast prototyping of nanodevices based on two dimensional materials using a multifunctional fabrication system[J]. *Scientia Sinica Informationis*, 2022, 52(2): 348-357.
- [23] NI Z, WANG Y, YU T, et al. Raman spectroscopy and imaging of graphene[J]. *Nano Research*, 2008, 1(4): 273-291.
- [24] SOUIBGUI M, AJLANI H, CAVANNA A, et al. Raman study of annealed two-dimensional heterostructure of graphene on hexagonal boron nitride[J]. *Superlattices and Microstructures*, 2017, 112: 394-403.
- [25] DHAKAL K P, DUONG D L, LEE J, et al. Confocal absorption spectral imaging of MoS₂: Optical transitions depending on the atomic thickness of intrinsic and chemically doped MoS₂[J]. *Nanoscale*, 2014, 6(21): 13028-13035.
- [26] YANG R, WANG Z, FENG P X L. Electrical breakdown of multilayer MoS₂ field-effect transistors with thickness-dependent mobility[J]. *Nanoscale*, 2014, 6(21): 12383-12390.
- [27] YANG R, ZHENG X, WANG Z, et al. Multilayer MoS₂ transistors enabled by a facile dry-transfer technique and thermal annealing[J]. *Journal of Vacuum Science & Technology B, Nanotechnology and Microelectronics: Materials, Processing, Measurement, and Phenomena*, 2014, 32(6): 061203.
- [28] 梁亚春, 朱健凯, 肖飞, 等. 二维纳米机电谐振器高效制备研究[J]. *电子科技大学学报*, 2022, 51(3): 452-457.
- LIANG Y C, ZHU J K, XIAO F, et al. Fast prototyping of two-dimensional nanoelectromechanical resonators[J]. *Journal of University of Electronic Science and Technology of China*, 2022, 51(3): 452-457.
- [29] DAS S, CHEN H Y, PENUMATCHA A V, et al. High performance multilayer MoS₂ transistors with scandium contacts[J]. *Nano Letters*, 2013, 13(1): 100-105.

编辑 叶芳