

基于PCI总线的DMA高速数据传输系统

颜建峰, 吴宁

(南京航空航天大学信息科学与技术学院 南京 210016)

【摘要】提出了基于PCI总线接口技术实现DMA数据传输系统的通用设计方法。该方法应用于雷达接收机综合测试仪,当雷达接收机工作时,采用DMA方式的数据传输速率可以稳定地达到70 MB/s,能够有效地采集并保存雷达各种参数,供主机快速进行雷达故障分析与判断。还重点介绍了数据传输系统中基于PCI总线的接口电路设计及基于WDM的PCI DMA驱动程序的开发。

关键词 DMA传输; PCI总线接口; PCI9054接口芯片; WDM驱动程序

中图分类号 TP311

文献标识码 A

High Speed DMA Data Transfer System Based on PCI Bus

YAN Jian-feng, WU Ning

(College of Information Science and Technology, Nanjing University of Aeronautics and Astronautics Nanjing 210016)

Abstract This paper describes the procedure of designing Direct Memory Access (DMA) data transfer system based on Peripheral Component (PCI) bus interface technology. The system is applied to the test instrument for radar receiver. When the radar receiver working, the PCI interface card based on DMA data transfer system can achieve 70 MB/s transfer rates, collect and save the parameter of radar effectively, and offer the data for computer to analyse rapidly. We emphasize the design of hardware circuit based on PCI bus interface technology and the development of PCI DMA driver program based on Windows Driver Model (WDM).

Key words DMA transfer; PCI bus interface; PCI9054 interface chip; WDM driver

PCI总线标准经过几年的发展,已经替代ISA、MAC等总线成为PC机主流总线标准。相对于ISA总线的8 MHz工作频率,其33 Hz(最高可支持66 Hz)的总线工作频率在总线宽度为32位时,传输速率为132 MB/s(或264 MB/s,对应64位总线宽度)^[1]。在一定意义上可以认为,PCI总线标准解决了高性能的CPU处理能力和低效的系统结构之间的瓶颈问题。在高速数据采集与传输应用系统中,可以通过PCI桥接芯片实现DMA数据传输,完成主机与外部设备间的高速数据交换。本文介绍基于PCI总线接口技术的DMA数据传输系统的一种通用设计方法。

1 基于PCI总线接口技术的DMA传输系统

设计基于PCI总线接口技术的DMA传输系统,需要解决的主要问题是基于PCI总线的接口电路的设计,以及在Windows操作系统下的DMA驱动程序的开发。

一般来说,一个PCI接口电路的设计主要围绕需

要实现的功能来考虑^[2]。(1) PCI总线的命令译码。接口电路对C/BE[3:0]和IDSEL总线信号进行译码,以确定来自主机的PCI命令是I/O访问还是存储器访问,并产生相应的控制信号。(2) 地址产生电路。在PCI突发传输方式中包含一个地址周期和若干个数据周期,因此PCI接口电路必须能向前端的数据采集电路提供连续的地址。(3) 控制信号产生。PCI总线的数据传输基本上由FRAME#、IRDY#、TRDY#、DEVSEL#四个总线信号控制,因此,PCI接口电路必须产生这些控制信号。(4) DMA控制器的功能。在DMA传输时,接口电路必须能够实现DMA。综合以上四个方面,设计中选用PLX公司的PCI9054作为接口芯片,能够完全实现PCI总线控制器以及DMA控制器的功能。基于PCI接口电路的数据传输系统原理框图如图1所示^[3]。

系统中,存储模块用于采集数据的缓存;控制模块实现对存储模块的读写控制;EEPROM存储PCI接口模块的配置信息。

配置信息是PC机识别接口设备并分配相应资

源的依据,如果配置不当,会引起计算机不能正常启动。在本文系统中,当主机启动时,EEPROM完成对PCI9054内部的PCI总线配置寄存器和局部总线(Local Bus)配置寄存器的初始化。局部总线配置寄存器主要实现局部地址资源的分配,即局部总线端映射到PCI端的地址,包括存储器空间与I/O空间^[4]。

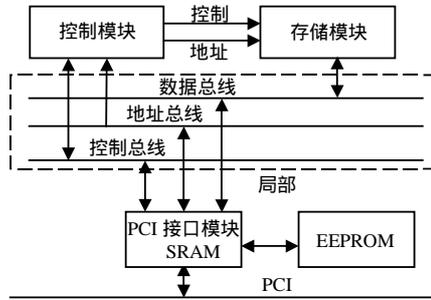


图1 DMA传输系统硬件框图

PCI9054有PCI BAR0~PCI BAR5六个基址寄存器^[5]。其中PCI BAR0和PCI BAR1用来访问PCI9054 Local端配置寄存器的基地址, BAR0映射到内存, BAR1映射I/O空间的基地址,就可以以内存方式或I/O的方式访问PCI9054 Local端配置寄存器。BAR2~BAR3提供访问Local端的芯片,其他的保留不用。在本文系统设计中, BAR2映射到Local端的“0地址空间”,使用内存映射方式。当Local端内存基地址为0x20000000,且大小为1 M时,配置LAS0BA为0x20000000、LAS0RR为0xFFF00000。

2 DMA数据传输系统中各个模块的设计

2.1 PCI接口模块

PCI接口模块由PCI9054来实现。PCI9054是一个32位33 MHz总线主控I/O加速器,它是当今最先进的通用总线主控设备,能完美地实施PCI 2.2版规范的要求,可获得高达132 MB/s的突发传输速度。PCI9054提供PCI总线、E²PROM总线和Local总线三个接口。Local总线有J、M和C三种工作模式。本文系统里将Local总线设置为C模式。

PCI9054作为桥接芯片,在PCI总线和Local总线之间有PCI Initiator(PCI 起始器)、PCI Target(目标数据传输模式)和DMA传输模式三种数据传输模式。

PCI Initiator传输模式支持局部总线直接访问PCI总线的存储空间和I/O空间,而PCI Target模式则支持PCI总线主设备通过9054访问局部总线的存储空间和I/O空间^[6]。当设定PCI9054为PCI Target模式时,支持三个PCI to Local地址空间。任何PCI总线的

主设备可以以可编程的等待状态、总线宽度和突发传输功能访问PCI9054的三个Local空间。

PCI9054有两个相互独立的DMA传输通道,通道0和通道1都支持从PCI to Local或Local to PCI的DMA数据传输。两个通道都具备块传输和分散/集中传输模式,通道0还支持请求模式的DMA传输。在DMA方式传输时,PCI9054对于PCI和Local两总线来说都是主控设备。DMA传输前,必须设置主控设备使能位(PCICR[2])使PCI9054成为PCI总线的主设备。

分散/集中DMA传输模式要求主机在PCI空间或Local空间设定描述符模块,其中包括PCI和Local总线的起始地址、传输字节、传输方向和下一个描述符模块的地址。在PCI9054的DMA控制寄存器中,分散/集中模式使能位为DMAMODE0[9]或者DMAMODE1[9],发起传输的控制位为DMACSR0[1:0]或者DMACSR1[1:0]。PCI9054在载入第一个描述符模块时发起传输,此后连续加载下一个模块,直至监测到链结束位(DMADPR0[1]或者DMADPR1[1])有效,则设置传输结束位(DMACSR0[4]或者DMACSR1[4]),结束DMA传输。

DMA块传输模式要求PCI主机或Local主机提供传输时的PCI空间和Local空间起始地址、传输字节、传输方向,并由主机设定DMA开始位启动一次数据传输,一旦传输完成,设置传输结束位,结束DMA传输。

在雷达接收机综合测试系统中,运用PCI Target传输模式实现对DMA控制寄存器读写,运用DMA块传输模式实现对存储模块的数据传输。

2.2 存储模块

利用DMA方式进行数据传输时,PCI9054内部的FIFO大小远远不能满足数据传输的要求。因此在Local总线上外加存储器用于缓冲数据的存取。系统采用的存储芯片为MT58L128L32F1,可以满足设计要求^[7]。

2.3 控制模块

控制模块主要实现对存储模块的读写控制,其提供的控制信号如图2所示。

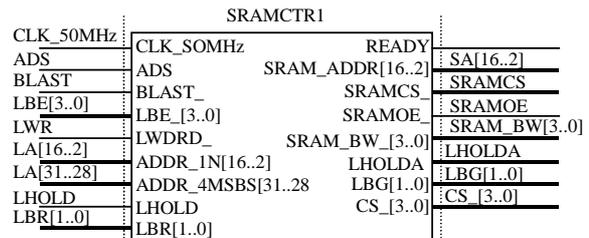


图2 控制模块的接口

SRAM需要的主要控制信号为：片选(SRAMCS#)、使能输出(SRAMOE#)、字节使能位(SRAM_BW_(3:0))及SRAM的地址^[8]。片选信号(SRAMCS#)由局部总线的高四位地址线(LA31-LA28)译码而得,SRAM的地址信号SA[16..2]由局部总线输入地址信号LA[16..2]通过CPLD的内置计数器给出。低有效的READY信号用于终止PCI9054的存储周期。控制模块根据相应的局部总线请求信号LBR[1..0]和PCI9054的总线请求信号LHOLD产生对应的应答信号LGB[1..0]和LHOLDA。

设计时选用ALTERA的CPLD EPM7128AE芯片,用VHDL语言编写代码实现硬件控制逻辑的设计。PCI9054产生LHOLD信号申请本地总线,如果本地总线空闲, EPM7128AE向PCI9054产生LHOLDA应答信号,则PCI9054掌握本地总线控制权。然后产生ADS#信号,在下降沿处总线上开始出现要访问的地址,接着进行数据burst传输,每个burst读4个32 b数据,数据传送到最后一个字节时, PCI9054产生BLAST#信号表示传输结束,则EPM7128AE将READY#信号置有效,等待读取第二组数据。时序关系图如图3所示。

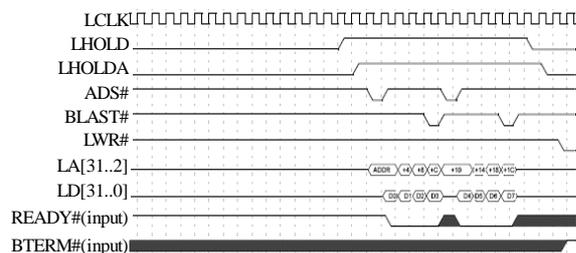


图3 PCI9054 DMA传输时序

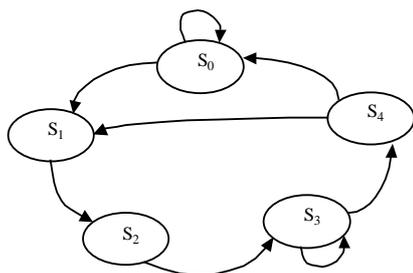


图4 突发周期状态机设计

以上功能可以采用图4所示的状态机来描述^[9]。图中, S_0 为空闲状态, S_1 为突发开始状态, S_2 为突发等待状态, S_3 为突发重复状态, S_4 为突发最后状态。用VHDL语言编写该状态机变化的代码,则可实现对存储模块的读写控制逻辑的硬件设计。

3 DMA驱动程序开发

3.1 DriverStudio简介

DriverStudio是Numega公司推出的一套开发驱动程序完整工具包,几乎包含了开发驱动所用到的大部分工具,但可以用来开发虚拟设备驱动(vxd),而且也可以开发WDM(Windows Driver Model)驱动,还包含一个用于调试设备驱动的工具SOFTICE。DriverWorks是DriverStudio的一个组成部分,DriverWorks中的类库封装了针对驱动程序的各种通用操作,使用其中的DriverWizard向导功能,不仅能帮助开发人员直接进入设备驱动程序的开发过程,而且有助于缩短开发周期,开发出高质量、结构化的驱动程序^[10]。

3.2 Windows环境下设计DMA驱动程序的方法

DriverWorks提供了KdmaAdapter、KdmaTransfer和KcommonDmaBuffer三个类,用于实现DMA操作。KdmaAdapter类用于建立一个DMA适配器,说明DMA通道的特性;KdmaTransfer类用于DMA传输控制;KcommonDmaBuffer类用于申请系统提供的公共缓冲区。实现DMA既可以由主机发起,也可以由外部设备(即Local主机)发起。当由主机发起DMA时,主机的程序需要对PCI9054的DMA寄存器进行设置(如DMA地址、DMA传输长度、DMA传输方向以及中断控制等),最后通过使能DMA命令/状态寄存器(DMACSR)启动一次DMA。在传输的过程中,当DMA传输计数器为0或者有中断到来时,终止DMA传输。

3.3 基于PCI总线接口技术的DMA驱动程序设计

定义PCI接口卡局部总线的接口模式为C模式,访问资源有三个。基址寄存器0和1固定,分别对应9054芯片的操作寄存器的内存映射地址和I/O映射地址;基址寄存器2为Memory映射空间,对应于存储模块的内存映射地址。访问资源的映射在驱动程序初始化设备时实现。

设计DMA驱动程序时,首先在设备类中定义一个KdmaAdapter类的对象作为成员变量 m_Dma ,然后在函数OnStartDevice(KIrp I)中初始化该变量 m_Dma 。同时,还需在设备类中定义一个KcommonDmaBuffer类的对象 $m_comDmaBuf$ 和一个KdmaTransfer类的对象 $m_CurrentTransfer$,其中 $m_CurrentTransfer$ 既可以作为全局静态变量,也可以作为设备类的成员变量。

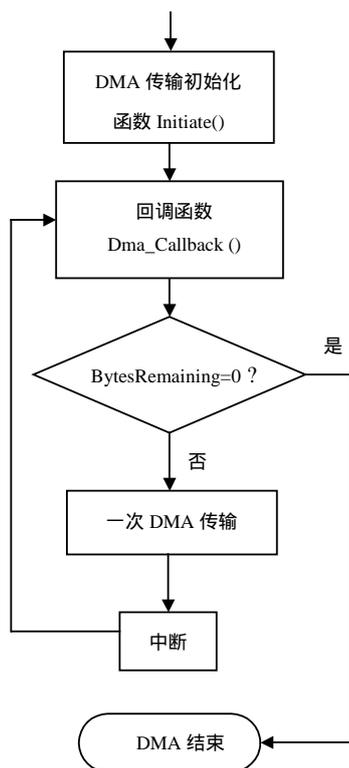


图5 DMA传输流程

当需要DMA传输时,驱动程序调用KdmaTransfer类的成员函数Initiate()来初始化。Initiate()函数将分配DMA适配器,建立传输的初始段并调用回调函数。在DMA传输中,总是将一次传输分成多个片断进行,所以需要有一个回调函数启动第一次传输和在一个片断传输完成后启动下一次传输。回调函数定义为DEV_MEMBER_DMAREADY(PCI9054Device, Dma_Callback)。

在回调函数中,首先检查DMA传输是否完成(可以通过调用成员函数BytesRemaining()实现),如果返回值为0,则调用成员函数Terminate()结束本次DMA传输;否则传输继续进行。回调函数通知设备开始传输,然后立即返回,并不等待传输完成。当一个片断传输完成后,一般硬件将会产生一个中断,

此时驱动程序将会进入中断处理程序。在中断处理程序中,调用KdmaTransfer类的成员函数Continue()结束本次传输并开始建立下一次传输的片段,再一次调用回调函数。最终DMA传输将在回调函数Dma_Callback()中结束。DMA传输流程如图5所示。

4 结束语

本文主要阐述了在雷达接收机综合测试系统中,基于PCI总线接口技术实现DMA数据传输的设计模式及其驱动程序的设计思想。实践证明,PCI9054以其强大的功能和简单的用户接口,为基于PCI总线接口技术的DMA传输系统的设计开发提供了简便的方法,大大减少了工作量,提高了设计的可靠性。目前,设计的PCI数据接口卡已经用于测试系统,数据传输速率可以稳定地达到70 MB/s。

参考文献

- [1] 李贵山, 戚德虎. PCI局部总线开发者指南[M]. 西安: 西安电子科技大学出版社, 2001.
- [2] PCI SIG. PCI local bus specification revision 2.2[DB/OL]. <http://www.Pcisig.com.>, 2005-06-25.
- [3] SHANLEY T, ANDERSON D. PCI system architecture[M]. 北京: 电子工业出版社, 2001.
- [4] 张杰, 马庭强. PCI设备空间的访问及实现[J]. 重庆邮电学院学报, 2000, 12(3): 60-63, 90.
- [5] Plx Technology. PCI 9054 data book V2.1, 2000[DB/OL]. <http://www.plxtech.com.>, 2005-06-25.
- [6] 戴紫彬, 孙万忠. PCI9054局部总线设计及应用[J]. 微电子学与计算机, 2003, 20(8): 122-124.
- [7] 谭博钊, 徐元军. PCI总线接口技术及其在高速数据采集系统中的应用[J]. 电子技术应用, 2002, 28(1): 21-23.
- [8] 苗浩, 韩焱. 基于外围部件互连总线接口电路的实现与应用[J]. 测试技术学报, 2002, 16(4): 16-24.
- [9] 袁俊泉, 孙敏琪, 曹瑞. Verilog HDL 数字系统设计及其应用[M]. 西安: 西安电子科技大学出版社, 2003.
- [10] 郑伟绩. 用DriverStudio开发PCI设备驱动程序[J]. 微型计算机与应用, 2002, 21(9): 13-14, 45.

编辑 熊思亮